

ADI 处理器实用丛书

ADI 实验室电路合集(第 1 册)

(下册)

ADI 公司 编译

北京航空航天大学出版社

内 容 简 介

本书主要介绍由 ADI 工程师亲自参与设计、调试并验证的实验室电路。通过这些实验室电路,可以将这些产品迅速和放心地组合起来。这些电路为许多通用应用提供解决方案。每款电路包含详细的设计文档、常见电路变化以及更多信息。电路功能和性能已经过硬件验证。

本书将是广大工程技术人员、高等院校师生进行电路设计的参考书。

图书在版编目(CIP)数据

ADI 实验室电路合集. 1/ADI 公司编译; --北京:
北京航空航天大学出版社, 2011. 1
ISBN 978-7-5124-0311-6

I. ①A… II. ①A… III. ①实验室—电路 IV.
①TM13

中国版本图书馆 CIP 数据核字(2011)第 004123 号

版权所有,侵权必究。

ADI 实验室电路合集(第 1 册)

ADI 公司 编译

责任编辑 张楠王松

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: emsbook@gmail.com 邮购电话:(010)82316936

印刷有限公司印装 各地书店经销

*

开本:787×960 1/16 印张:23.25 字数:521 千字

2011 年 1 月第 1 版 2011 年 1 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0311-6 定价:49.00 元

关于 ADI 实验室电路及免责声明

ADI 公司的已验证电路由 ADI 工程师设计和搭建。每个电路的设计和搭建均采用标准的工程实践技术,其功能和性能已经在室温下的实验室环境中经过了测试和验证。但是,用户需负责自行测试电路,并决定它对自己是否适用。因而,ADI 公司将不对由任何原因、连接到任何已验证电路上的任何物品所导致的直接、间接、特殊、偶然、必然或者惩罚性的损害负责。在文档的“常见变化”章节里描述的其他变化电路也未必被实际搭建和测试过。

已验证电路仅供与 ADI 公司产品一起使用,并且其知识产权为 ADI 公司或其授权方所有。虽然用户可能在自己的产品中使用已验证电路,但是并未被默认授予其他许可,或是通过此已验证电路的应用及使用而获得任何专利或其他知识产权。ADI 公司提供的信息被认为是准确及可靠的。不过,已验证电路是以“原样”的方式提供的,并不具有任何种类的承诺,包括但不限于:明示、暗示或者法定承诺,任何商业性、未侵权或者某特定用途实用性的暗示承诺,ADI 公司无需为已验证电路的使用承担任何责任,也不对那些可能由于其使用而造成任何专利或其他第三方权利的侵权负责。ADI 公司有权在任何时候修改任何已验证电路,而不另行通知。所有商标及注册商标均属于其相应公司。

©2008,ADI 公司保留所有权利。

关于 ADI 公司

Analog Devices, Inc. (简称 ADI)将创新、业绩和卓越作为企业的文化支柱,并基此成长为该技术领域最持久高速增长的企业之一。ADI 公司是业界广泛认可的数据转换和信号处理技术全球领先的供应商,拥有遍布世界各地的 60 000 客户,涵盖了全部类型的电子设备制造商。作为领先业界 40 多年的高性能模拟集成电路(IC)制造商,ADI 的产品广泛用于模拟信号和数字信号处理领域。公司总部设在美国马萨诸塞州诺伍德市,设计和制造基地遍布全球。

目 录

第一部分 放大器应用电路

在不使用精密电阻的情况下产生负精密基准电压(CN0005)	3
ADL5315 与跨导线性对数放大器实现接口(CN0056)	5
ADL5317 与跨导线性对数放大器实现接口(CN0057)	8
利用 ADG1211 开关实现采样保持电路(CN0058)	11
利用具有禁用功能的运算放大器 ADA4853-2 实现视频切换应用低成本视频多路复用器 (CN0076)	13
利用差动放大器 AD8276 和运算放大器 AD8603 构建高精度、低成本电流源(CN0099) ...	16
利用数字电位计 AD5292 和运算放大器 OP184 构建可变增益同相放大器(CN0112)	19
利用数字电位计 AD5292 和运算放大器 OP184 构建可变增益反相放大器(CN0113)	23
利用数字电位计 AD5292 和仪表放大器 AD8221 构建低成本、高电压、可编程增益仪表 放大器(CN0114)	27
利用数字电位计 AD5292、运算放大器 OP184 和 MOSFET 构建具有升压输出电流的可 编程高电压源(CN0115)	31
利用电流检测放大器 AD8210 和差动放大器 AD8274 实现高电压、高精度电流检测和输出 电平转换(CN0116)	35
利用数字电位计 AD5292 和运算放大器 ADA4091-4 构建可编程双向电流源(CN0117)	39
利用数字电位计 AD5292 提供对数音量控制并减少毛刺(CN0120)	43
利用差动放大器 AD8271 和 JFET 输入运算放大器 ADA4627-1 构建高速仪表放大器 (CN0122)	47
利用运算放大器 ADA4505-2、并联基准电压源 ADR1581 和开关 ADG1636 实现精密脉搏 血氧仪 LED 的电流测量(CN0125)	50

目 录

第二部分 模数转换器(ADC)应用电路

使用 AD8376 VGA 驱动高 IF 交流耦合应用中的宽带宽 ADC (CN0002)	57
使用 ADF4002 PLL 产生高速模数转换器所需的极低抖动编码(采样)时钟(CN0003)	61
采用差分 PulSAR ADC AD7982 转换单端信号(CN0032)	63
采用差分 PulSAR ADC AD7984 转换单端信号(CN0033)	66
差分和单端应用中的 SAR ADC AD7266(CN0039)	69
采用低失真差分 ADC 驱动器 AD8138 和双通道、3 MSPS、12 位 SAR 型 ADC AD7352 实现单端至差分转换(CN0040)	71
采用低失真差分 ADC 驱动器 AD8138 和 5 MSPS、12 位 SAR 型 ADC AD7356 实现单 端至差分转换(CN0041)	73
在低失真直流耦合应用中驱动双极性 SAR ADC AD7366 (CN0042)	75
AD8599 运算放大器用作 4 通道、12 位 ADC AD7991 的超低失真驱动器(CN0043)	77
AD8599 运算放大器用作 4 通道、10 位 ADC AD7995 的超低失真驱动器(CN0044)	79
AD8599 运算放大器用作 4 通道、8 位 ADC AD7999 的超低失真驱动器(CN0045)	81
使用 AD8352 作为高速 ADC 的超低失真差分 RF/IF 前端(CN0046)	83
在单端应用中使用 8 通道 ADC AD7328(CN0047)	87
利用高速运放 AD8022 实现差分 and 单端配置的 12 位、3 通道 SAR ADC AD7265 (CN0048)	89
双中频增益模块 ADL5534 与高速 ADC AD9640 的接口(CN0049)	91
在交流耦合基带应用中驱动 AD9233/9246/9254 ADC (CN0051)	94
采用 ADA4851 放大器和 ADV7180 视频解码器的低成本差分视频接收器(CN0060)	97
利用低失真差分 ADC 驱动器 AD8138 和双路、4.2MSPS、14 位 SAR ADC AD7357 实现 直流耦合、单端全差分转换(CN0061)	100
正交 I/Q 解调器 ADL5382 与 16 位连续时间 Σ - Δ 型 ADC AD9262 接口,实现射频到 比特流解决方案(CN0062)	102
基于 24 位 Σ - Δ 型 ADC AD7793 和数字隔离器 ADuM5401 的全隔离输入模块(CN0066)	105
基于 24 位 Σ - Δ 型 ADC AD7793、数字隔离器 ADuM5401 和高性能仪表放大器的全隔离 输入模块(CN0067)	108

利用精密模拟微控制器 AD μ C7061 和外部 RTD 构建基于 USB 的温度监控器(CN0075)	111
16 位、6 MSPS PulSAR ADC AD7625 的高速、精密、差分交流耦合驱动电路(CN0080)	114
电容数字转换器(CDC) AD7150 用于近程传感应用(CN0095)	117
高频 AD8331 VGA 与 10 位、65 MSPS/80 MSPS/105 MSPS ADC AD9215 的接口 (CN0096)	121
利用差动放大器 AD629、运算放大器 AD8603、基准电压源 AD780 和 12 位 ADC AD7453 等单电源器件测量 -48 V 高端电流(CN0100)	124
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7190 实现精密电子秤设计 (CN0102)	127
采用 PMU AD5522 及 16 位 ADC AD7685 的 ATE 应用参数测量单元和支持器件 (CN0104)	131
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7780 实现电子秤设计 (CN0107)	136
利用内置 PGA 的 20 位 Σ - Δ 型 ADC AD7781 实现电子秤设计 (CN0108)	140
使用差分放大器 ADL5562 驱动高 IF 交流耦合应用中的宽带宽 ADC (CN0110)	144
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7191 实现精密电子秤设计(CN0118)	148
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7192 实现精密电子秤设计(CN0119)	152
扩展电容数字转换器 AD7745/AD7746 的容性输入范围(CN0129)	156
利用精密模拟微控制器 AD μ C7024 和数字加速度计 ADXL345 检测低 g 加速度(CN0133) ...	161
利用开关稳压器 PMU ADP5020 为 8 通道超声 ADC/LNA/VGA/AAF AD9272 供电, 以提高效率 (CN0135)	164
利用同步降压 DC-DC 稳压器 ADP2114 为双通道、16 位、125 MSPS 模数转换器 AD9268 供电,以提高效率(CN0137)	168

第三部分 数模转换器(DAC)应用电路

利用 AD5764 DAC 实现高精度、双极性电压输出数模转换(CN0006)	175
利用 AD5380 DAC 实现 40 通道可编程电压以及出色的温度漂移性能(CN0007)	178
利用 AD5380 多通道 DAC 实现输出通道监控(CN0008)	180
利用 AD5662 DAC 实现 4 mA~20 mA 过程控制环路(CN0009)	182
利用 AD5381 DAC 实现 40 通道可编程电压以及出色的温度漂移性能(CN0010)	185

目 录

利用 AD5382 DAC 实现 32 通道可编程电压以及出色的温度漂移性能(CN0011)	187
AD5382 通道监控功能(CN0012)	189
AD5381 通道监控功能(CN0013)	191
利用 AD5383 DAC 实现 32 通道可编程电压以及出色的温度漂移性能(CN0014)	193
AD5383 通道监控功能(CN0015)	195
I/Q 调制器 ADL5370 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0016)	197
I/Q 调制器 ADL5371 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0017)	200
I/Q 调制器 ADL5372 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0018)	203
ADL5373 I/Q 调制器与 AD9779A 双通道、1 GSPS 高速 DAC 实现接口(CN0019)	206
ADL5374 I/Q 调制器与 AD9779A 双通道、1 GSPS 高速 DAC 实现接口(CN0020)	210
I/Q 调制器 ADL5375 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0021)	213
利用 AD5546/AD5556 DAC 实现精密、单极性、反相转换(CN0022)	217
利用 AD5546/AD5556 DAC 实现精密、单极性、同相配置(CN0023)	219
AD5546/AD5556 DAC 的精密、双极性配置(CN0024)	222
利用 AD5546/AD5556 乘法 DAC 实现精密、交流基准信号衰减器(CN0025)	224
利用 AD5547/AD5557 DAC 实现精密、单极性、反相转换(CN0026)	226
利用 AD5547/AD5557 DAC 实现精密、单极性、同相配置(CN0027)	228
AD5547/AD5557 DAC 的精密、双极性配置(CN0028)	231
利用 AD5390/AD5391/AD5392 DAC 实现 8-16 通道可编程电压以及出色的温度漂移性能(CN0029)	233
AD5390/91/92 通道监控功能(CN0030)	235
利用 8-12 位 DAC AD5426/32/43 实现单极性、精密直流转换(CN0034)	237
8 位至 12 位 DAC AD5426/AD5432/AD5443 的精密、双极性配置(CN0036)	239
利用 AD5426/32/43、Iout DAC 处理交流信号(CN0037)	241
采用 AD5426/AD5432/AD5443 电流输出 DAC 的可编程增益元件(CN0038)	243
利用 8-14 位 DAC AD5450/1/2/3 实现单极性、精密直流数模转换(CN0052)	245
8-14 位 DAC AD5450/1/2/3 的精密、双极性配置(CN0053)	248
利用 AD5450/1/2/3 电流输出 DAC 处理交流信号(CN0054)	250
采用 AD5450/1/2/3 电流输出 DAC 系列的可编程增益元件(CN0055)	253

采用 AD5662 DAC、AD μ M1401 数字隔离器和外部放大器的 16 位全隔离电压输出模块 (CN0063)	255
采用 AD5662 DAC、AD μ M1401 数字隔离器和外部放大器的 16 位全隔离 4 mA~20 mA 输出模块(CN0064)	258
利用单芯片电压和电流输出 DAC AD5422 及数字隔离器 AD μ M1401 构建 16 位全隔离输出模块(CN0065)	261
利用正交调制器 ADL5386 和 12 位 DAC AD5621 实现对 I/Q 调制器输出功率的精密控制 (CN0070)	264
利用 AD5765 DAC 实现高精度、双极性电压输出数模转换(CN0073)	269
利用 AD5763 DAC 实现高精度、双极性电压输出数模转换(CN0074)	272
利用 AD5422 提供 16 位电压输出和 4 mA~20 mA 输出简化解决方案(CN0077)	275
利用 16 位电压输出 DAC AD5542/AD5541、基准电压源 ADR421 和自稳零运算放大器 AD8628 实现高精度数模转换(CN0079)	278
利用电流源 DAC AD5410 提供 12 位、4 mA~20 mA 输出简化解决方案(CN0081)	283
利用 AD5754R DAC 提供软件可配置的 16 位、4 通道、单极性/双极性电压输出(CN0083)	285
利用 AD5734R DAC 提供软件可配置的 14 位、4 通道、单极性/双极性电压输出(CN0084)	287
利用 AD5724R DAC 提供软件可配置的 12 位、4 通道、单极性/双极性电压输出(CN0085)	289
利用 AD5754 DAC 提供软件可配置的 16 位、4 通道、单极性/双极性电压输出(CN0086)	291
利用 AD5734 DAC 提供软件可配置的 14 位、4 通道、单极性/双极性电压输出(CN0087)	293
利用 AD5724 DAC 提供软件可配置的 12 位、4 通道、单极性/双极性电压输出(CN0088)	295
利用 AD5752R DAC 提供软件可配置的 16 位、双通道、单极性/双极性电压输出(CN0089)	297
利用 AD5732R DAC 提供软件可配置的 14 位、双通道、单极性/双极性电压输出(CN0090)	299
利用 AD5722R DAC 提供软件可配置的 12 位、双通道、单极性/双极性电压输出(CN0091)	301
利用 AD5752 DAC 提供软件可配置的 16 位、双通道、单极性/双极性电压输出(CN0092)	303
利用 AD5732 DAC 提供软件可配置的 14 位、双通道、单极性/双极性电压输出(CN0093)	305
利用 AD5722 DAC 提供软件可配置的 12 位、双通道、单极性/双极性电压输出(CN0094)	307
利用 AD5412 提供 12 位电压和 4 mA~20 mA 输出简化解决方案(CN0097)	309
利用 AD5420 提供 16 位、4 mA~20 mA 输出简化解决方案(CN0098)	311
在视频编码器 ADV7393 之后采用放大器 ADA4430-1 的重构视频滤波器(CN0101)	313

目 录

利用数字电位计 AD5292 构建 30 V 低成本 DAC(CN0111)	316
利用自动校准技术将 16 通道、16 位 DAC AD5360 的失调电压降至 1 mV 以下(CN0123)	320
利用 16 位电压输出 DAC AD5360 提供具有可编程输出范围的 16 通道输出(CN0131)	323
在反向模式下利用电流输出 DAC 构建单电源、低噪声 LED 电流源驱动器(CN0139) ...	325
利用同步降压 DC-DC 调节器 ADP2105 为 800 MSPS TxDAC 数模转换器 AD9788 供电, 以提高功率(CN0141)	327

第四部分 射频应用电路

适用于 RF 的稳定闭环自动功率控制 (CN0050)	333
利用可变增益放大器 AD8368 扩展对数检波器 ADL5513 的动态范围(CN0072).....	337
利用 ADL5331 RFVGA 和 AD8319 对数检波器产生恒定包络信号(CN0082)	340
利用 500 MSPS/1GSPS DDS AD9958/AD9858 和时钟分配 IC AD9515 实现用于高性能 ADC 的低抖动采样时钟发生器(CN0109)	344
同步多个 1 GSPS 直接数字频率合成器 AD9910 (CN0121)	348
宽带低 EVM 直接变频发射机 (CN0134)	351
高性能、双通道 IF 采样接收机 (CN0140)	356

第三部分 数模转换器(DAC) 应用电路

利用 AD5764 DAC 实现高精度、 双极性电压输出数模转换(CN0006)

电路类型:多通道;优化特性:高性能、高精度;应用:通用、仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0006/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、16 位、串行输入、双极性电压输出 DAC AD5764,可提供高精

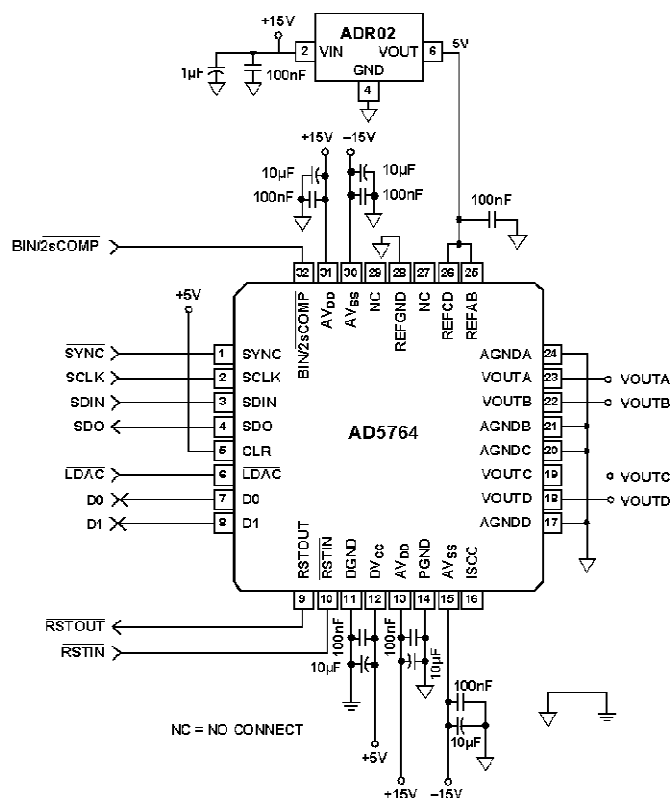


图 1 采用精密基准电压源的 AD5764 DAC 高精度、双极性配置

第三部分 数模转换器(DAC)应用电路

度、双极性数据转换。它利用精密基准电压源 ADR02 在整个工作温度范围内实现最佳 DAC 性能。该 16 位精密 DAC 所需的外部器件只有基准电压源、电源引脚和基准输入上的去耦电容以及可选的短路电流设置电阻,从而可节省成本和电路板空间。本电路非常适合闭环伺服控制和开环控制应用。

电路描述

AD5764 是一款高性能数模转换器,可保证单调性,积分非线性(INL)误差为 ± 1 LSB(8 级器件),噪声低,建立时间为 $10\ \mu\text{s}$ 。在较宽的工作电压范围内,保证具有额定性能。 AV_{DD} 电源电压范围为 $+11.4\ \text{V} \sim +16.5\ \text{V}$, AV_{SS} 工作电压范围为 $-11.4\ \text{V} \sim -16.5\ \text{V}$,标称满量程输出电压范围为 $\pm 10\ \text{V}$ 。

为使该 DAC 在整个工作温度范围内达到最佳性能,必须使用精密基准电压源。AD5764 内置基准电压源缓冲器,因而无需外部正负基准电压源及相关的缓冲器,这样便进一步节省了成本和电路板空间。因为基准输入(REFAB、REFCD)上施加的电压用来产生 DAC 内核所用的内部缓冲正负基准电压,所以外部基准电压的任何误差均会通过该器件的输出反映出来。

针对高精度应用选择基准电压源时,需要考虑四种可能的误差源:初始精度、输出电压的温度系数、长期漂移和输出电压噪声。表 1 列出了 ADI 公司的其他 $5\ \text{V}$ 精密基准电压源候选产品及其特性。

表 1 精密基准电压源特性

产品型号	初始精度 (最大值,mV)	长期漂移 (典型值,ppm)	温度漂移 (最大值,ppm/°C)	0.1 Hz~10 Hz 噪声 (典型值, μV 峰峰值)
ADR435B	± 2	40	3	8
ADR425B	± 1	50	3	3, 4
ADR02B	± 3	50	3*	10
ADR395B	± 5	50	9	8
AD586T	± 2.5	15	10	4

在任何注重精度的电路中,精心考虑电源和接地回路布局有助于确保达到额定性能。安装 AD5764 所用的 PCB 必须采用模拟与数字部分的分离设计,并限制在电路板的一定区域内。如果 AD5764 所在系统中有多器件要求 AGND 至 DGND 连接,则只能在一个点上连接。星形接地点尽可能靠近器件。AD5764 的每个电源上必须有足够大的旁路电容 $10\ \mu\text{F}$,与 $0.1\ \mu\text{F}$ 电容并联,并且尽可能靠近封装,最好是正对着该器件。 $10\ \mu\text{F}$ 电容为钽珠型电容。 $0.1\ \mu\text{F}$ 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESL),如高频时提供低阻抗接地路径的普通陶瓷型电容,以便处理内部逻辑开关所引起的瞬态电流。

AD5764 的电源走线必须尽可能宽,以提供低阻抗路径,并减小电源线路上的突波效应。时钟等快速开关信号必须利用数字地屏蔽起来,以免向电路板上的其他器件辐射噪声,并且绝不应靠近基准输入。SDIN 线路与 SCLK 线路之间布设接地线路有助于降低二者之间的串扰(多层电路板上不需要,因为它有独立的接地层;不过,接地线路有助于分开不同线路)。基准输入上的噪声必须降至最低,因为这种噪声会被耦合至 DAC 输出。应避免数字信号与模拟信号交叠。电路板相反两侧上的走线必须彼此垂直,这样有助于减小电路板上的馈通效应。推荐使用微带线技术,但这种技术对于双面电路板未必始终可行。采用这种技术时,电路板的元件侧专用于接地层,信号走线则布设在焊接侧。电路板至少需要 4 层才能实现最佳布局 and 性能:一个接地层、一个电源层和 2 个信号层。

第三部分 数模转换器(DAC)应用电路

利用 AD5380 DAC 实现 40 通道可编程电压 以及出色的温度漂移性能(CN0007)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0007/vc.html>

电路功能与优势

图 1 所示电路为多通道 DAC 配置,具有出色的温度漂移性能。它提供 40 个独立输出电压通道,分辨率为 14 位,温度稳定性典型值低于 3 ppm/°C。

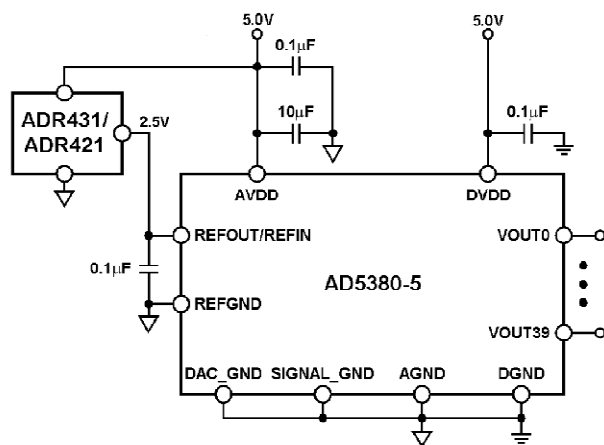


图 1 采用外部基准电压源的 AD5380 典型配置(原理示意图)

电路描述

图 1 显示采用外部基准电压源的 AD5380-5 典型配置。在所示电路中,所有 AGND、SIGNAL_GND 和 DAC_GND 引脚均连在一起,并与一个公共 AGND 引脚相连。在 AD5380 器件上,AGND 与 DGND 连在一起。上电时,AD5380 默认采用外部基准电压源工作。

此设计使用两个独立的 5.0 V 电源,一个电源为基准电压源和 AD5380 的模拟部分

(AVDD)供电,另一个电源为 AD5380 的数字部分(DVDD)供电。为获得最佳性能,务必使用线性稳压器驱动电路的模拟部分。如果用开关稳压器驱动数字部分,应注意将 DVDD 电源引脚上的开关噪声降至最低。可能还需要利用串联的铁氧体磁珠进行额外去耦。AD5380 数字(DVDD)电源可以采用 3 V 或 5 V 电源,与数字元件接口时,这种电源可以带来极大的灵活性。两个电源引脚可以连在一起,并连至从线性稳压器获得的共同 5 V 电源。有关电源设计的指导信息,请参考 ADIsimPower 设计工具。

建议使用 0.1 μF 陶瓷电容和 10 μF 钽电容,对靠近器件的各电源引脚去耦。

本应用中,AD5380 的基准电压从 2.5 V 外部基准电压源 ADR421 或 ADR431 获得。

ADR431 具有较低的输出电压噪声,适合特别注重这一特性的应用。应使用 0.1 μF 电容在器件的 REFOUT/REFIN 引脚对基准电压源去耦。

常见变化

本电路的一种变化形式是使用 AD5380-3(3 V 器件)和 1.2 V 基准电压源 ADR280,所有其他元件均与以上所述相同。

第三部分 数模转换器(DAC)应用电路

利用 AD5380 多通道 DAC 实现 输出通道监控(CN0008)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0008/vc.html>

电路功能与优势

图 1 所示电路利用一个单通道 SAR ADC 实现多通道 DAC 的输出通道监控。在多通道系统中,能够通过单一源监控所有的输出,这对于调试和诊断分析非常有利。

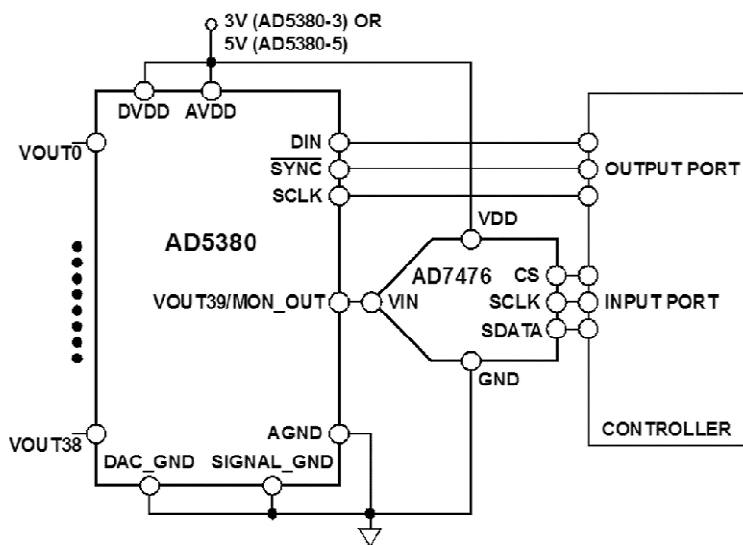


图 1 典型通道监控电路

电路描述

图 1 所示电路含有一个内部多路复用器,它可以将所有 40 个输出通道分别路由至一个单输出引脚(MON_OUT),以便通过一个外部 ADC 进行监控。若在外实现此功能,还可以明

显减少所需的电路。

AD5380 是一款完整的 40 通道、14 位 DAC,采用单电源供电。所有 40 个通道均具有一个轨到轨片内输出放大器。AD5380 内置通道监控功能,该功能由一个通过串行接口寻址的多路复用器实现,任意通道输出均可路由至监控输出(MON_OUT)引脚,以便利用一个外部 ADC 进行监控。任何通道要路由至 MON_OUT,首先必须在控制寄存器中使能该通道监控功能。微控制器/处理器可以通过一个串行输出端口选择要监控的输出通道,然后通过一个串行输入端口读取 ADC 转换的数据。

AD7476 ADC 提供 12 位分辨率,采用 2.35 V~5.25 V 单电源供电,集成基准电压源,具有低功耗、小尺寸特点和串行接口,吞吐量最高可达 1 MSPS,并提供 6 引脚 SOT23 封装,能够满足应用要求。转换速率由 SCLK 决定,吞吐量最高可达 1 MSPS。在能接受较低分辨率转换的应用中,可以使用 AD7476 的引脚兼容产品(10 位 AD7477 和 8 位 AD7478)。

第三部分 数模转换器(DAC)应用电路

利用 AD5662 DAC 实现 4 mA~20 mA 过程控制环路(CN0009)

电路类型:乘法;优化特性:隔离;应用:过程控制

<http://www.analog.com/en/verifiedcircuits/CN0009/vc.html>

电路功能与优势

在许多过程控制应用中,经常使用两线式电流发射器在高噪声环境中传输模拟信号。这些电流发射器的零电平信号电流为 4 mA,满量程信号电流为 20 mA,因此得名“4 mA~20 mA 转换器”。图 1 所示电路提供一种具有 16 位分辨率和单调性的低功耗电流发射器,它直接采用 4 mA~20 mA 控制环路电源供电,功耗低于 4 mA。功耗高于 4 mA 的发射器无法直接采用环路电源供电,因而需要一个附加电源。

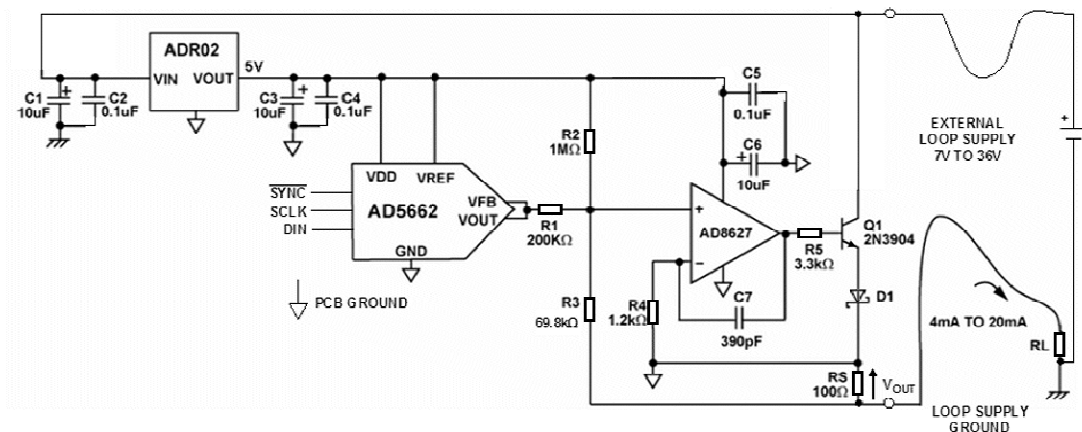


图 1 可编程 4 mA~20 mA 过程控制器(原理示意图)

电路描述

本电路将 AD5662 nanoDAC 转换器用作控制器,提供 4 mA 至 20 mA 可编程输出电流。

环路电流通过测量 RS 上的压降 V_{OUT} 进行检测。如果 DAC 输出为 0 V, 则电流为

$$\frac{V_{REF}}{R2} = \frac{5 \text{ V}}{1 \text{ M}\Omega} = 5 \mu\text{A}$$

流经 R2 和 R3, 迫使 PCB 地电压比 RS 负载端测得的电压正值高出 349 mV。这相当于环路电流为

$$\frac{V_{OUT}}{RS} = \frac{349 \text{ mV}}{100 \Omega} = 3.49 \text{ mA}$$

当 DAC 输出 5 V 满量程电压时, 流经 R2 的电流为

$$\frac{V_{REF}}{R2} = \frac{5 \text{ V}}{1 \text{ M}\Omega} = 5 \mu\text{A}$$

流经 R1 的电流为

$$\frac{V_{REF}}{R1} = \frac{5 \text{ V}}{200 \Omega} = 25 \mu\text{A}$$

因此, 流经 R3 的电流为

$$\frac{V_{REF}}{R2} + \frac{V_{REF}}{R1} = 5 \mu\text{A} + 25 \mu\text{A} = 30 \mu\text{A}$$

这就迫使 RS 上的电压 V_{OUT} 等于

$$30 \mu\text{A} \times 69.8 \text{ k}\Omega = 2.09 \text{ V}$$

围绕 AD8627 的反馈环路迫使其同相输入端的电压等于 PCB 地电压。因此, 输出电流与数字码成正比。AD8627 调节 DAC 输出电流, 以满足其同相节点上的电流求和条件。输出电流可通过以下公式计算:

$$I_{OUT} = \frac{1}{RS} \left[\left(V_{DAC} \times \frac{R3}{R1} \right) \right] + \left[\left(V_{REF} \times \frac{R3}{R2} \right) \right]$$

对于图 1 所示的值:

$$I_{OUT} = (0.266 \mu\text{A} \times D) + 3.49 \text{ mA}$$

其中 $0 \leq D \leq 65535$ 。当 AD5662 的数字码等于 0xFFFF 时, 本电路提供 20.9 mA 满量程输出电流。同样, 当 AD5662 的数字码等于 0x0000 时, 输出电流将为 3.49 mA。扩展电流范围(3.49 mA~20.9 mA)允许用户利用软件和 AD5662 的 16 位分辨率校准 4 mA~20 mA 范围。本电路需要使用肖特基二极管, 以防止环路电源上电瞬态将 AD8627 的同相输入端拉至反相输入端 300 mV 以下。该肖特基二极管必须能够处理至少 20 mA 的全环路负载。

控制器的偏置电压由 5 V 精密基准电压源 ADR02 提供, 而且本电路无需外部调整, 因为 ADR02 的初始输出电压容差很小, 并且 AD8627 和 AD5662 的电源电流很低。

容许的环路电源限值由 ADR02 的最小输入电压(7 V)和最大输入电压(36 V)设置。25 °C 时 2N3904 的最大容许功耗为 625 mW, 因此如果环路电源超过约 30 V, 必须使用更高功耗的晶体管。添加适当的降压电阻, 并与 2N3904 的集电极串联, 可以降低 2N3904 的功耗。

第三部分 数模转换器(DAC)应用电路

常见变化

这款基本电路比较灵活,可以使用多种不同的基准电压源、电压输出 DAC 和运放。需要考虑的是基准电压源的精度,DAC 的分辨率和放大器的失调电压。主要要求是整个电路必须工作在环路电压下,并且静态电流小于 4mA(DAC 码 0x0000)。

利用 AD5381 DAC 实现 40 通道可编程电压 以及出色的温度漂移性能(CN0010)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0010/vc.html>

电路功能与优势

图 1 所示电路为多通道 DAC 配置,具有出色的温度漂移性能。它提供 40 个独立输出电压通道,分辨率为 12 位,温度稳定性典型值低于 3 ppm/°C。

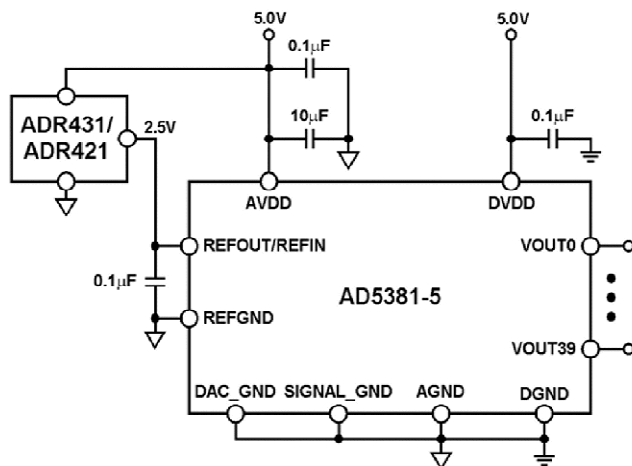


图 1 采用外部基准电压源的 AD5381 典型配置(原理示意图)

电路描述

图 1 显示采用外部基准电压源的 AD5381 典型配置。在所示电路中,所有 AGND、SIGNAL_GND 和 DAC_GND 引脚均连在一起,并与一个公共 AGND 引脚相连。在 AD5381 器件上,AGND 与 DGND 连在一起。上电时,AD5381 默认采用外部基准电压源工作。

此设计使用两个独立的 5.0 V 电源,一个电源为基准电压源和 AD5381 的模拟部分

第三部分 数模转换器(DAC)应用电路

(AVDD)供电,另一个电源为 AD5381 的数字部分(DVDD)供电。为获得最佳性能,务必使用线性稳压器驱动电路的模拟部分。如果用开关稳压器驱动数字部分,应注意将 DVDD 电源引脚上的开关噪声降至最低。可能还需要利用串联的铁氧体磁珠进行额外去耦。AD5381 数字(DVDD)电源可以采用 3 V 或 5 V 电源,与数字元件接口时,这种电源可以带来极大的灵活性。如果电源从线性稳压器获得,则两个电源引脚可连在一起,并连至共同的 5 V 电源。有关电源设计的指导信息,请参考 ADIsimPower 设计工具。

建议使用 0.1 μF 陶瓷电容和 10 μF 钽电容,对靠近器件的各电源引脚去耦。本电路中,AD5381 的基准电压从 2.5 V 外部基准电压源 ADR421 或 ADR431 获得。ADR431 具有较低的输出电压噪声,适合特别注重这一特性的应用。应使用 0.1 μF 电容在器件的 REFOUT/REFIN 引脚对基准电压源去耦。

常见变化

本电路的一种变化形式是使用 AD5381-3(3 V 器件)和 1.2 V 基准电压源 ADR280,所有其他连接和元件均与以上所述相同。

利用 AD5382 DAC 实现 32 通道可编程电压 以及出色的温度漂移性能(CN0011)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0011/vc.html>

电路功能与优势

图 1 所示电路为多通道 DAC 配置,具有出色的温度漂移性能。它提供 32 个独立电压通道,分辨率为 14 位,温度稳定性典型值低于 3 ppm/°C。

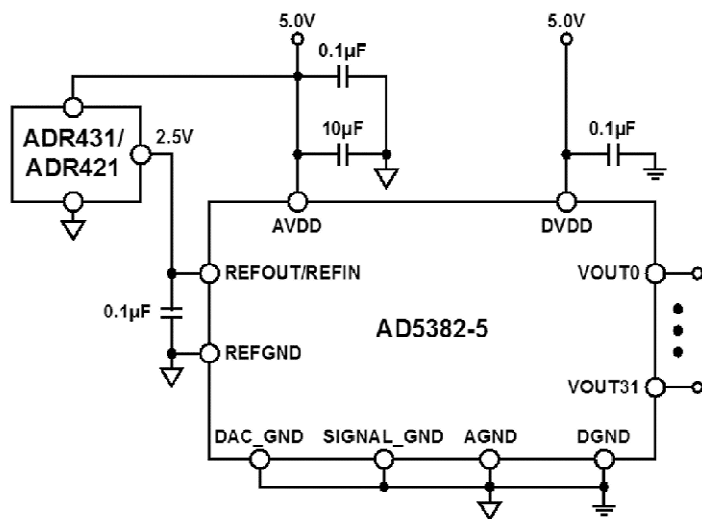


图 1 采用外部基准电压源的 AD5382 典型配置(原理示意图)

电路描述

图 1 显示采用外部基准电压源的 AD5382 典型配置。在所示电路中,所有 AGND、SIGNAL_GND 和 DAC_GND 引脚均连在一起,并与一个公共 AGND 引脚相连。在 AD5382 器

第三部分 数模转换器(DAC)应用电路

件上,AGND 与 DGND 连在一起。上电时,AD5382 默认采用外部基准电压源工作。

此设计使用两个独立的 5.0 V 电源,一个电源为基准电压源和 AD5382 的模拟部分(AVDD)供电,另一个电源为 AD5382 的数字部分(DVDD)供电。

为获得最佳性能,务必使用线性稳压器驱动电路的模拟部分。如果用开关稳压器驱动数字部分,应注意将 DVDD 电源引脚上的开关噪声降至最低。可能还需要利用串联的铁氧体磁珠进行额外去耦。AD5382 数字(DVDD)电源可以采用 3 V 或 5 V 电源,与数字元件接口时,这种电源可以带来极大的灵活性。如果电源从线性稳压器获得,则两个电源引脚可连在一起,并连至共同的 5 V 电源。有关电源设计的指导信息,请参考 ADIsimPower 设计工具。

建议使用 0.1 μF 陶瓷电容和 10 μF 钽电容,对靠近器件的电源去耦。本电路中,AD5382 的基准电压从 2.5 V 外部基准电压源 ADR421 或 ADR431 获得。ADR431 具有较低的输出电压噪声,适合特别注重这一特性的应用。应使用 0.1 μF 电容在器件的 REFOUT/REFIN 引脚对基准电压源去耦。

常见变化

该电路的一种变化形式是 AD5382-3 采用 1.2 V 基准电压源 ADR280,所有其他连接和元件均与以上所述相同。

AD5382 通道监控功能(CN0012)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0012/vc.html>

电路功能与优势

在多通道 DAC 系统中,能够在单一点上监控所有输出对于排除故障和诊断分析非常有利。图 1 所示电路利用一个单通道 SAR 型 ADC 实现多通道 DAC 的输出通道监控。

AD5382 与 AD7476 组合可提供一种完整的 32 通道模拟输出控制解决方案,并针对系统调试、故障和诊断分析实现节省空间的监控功能。

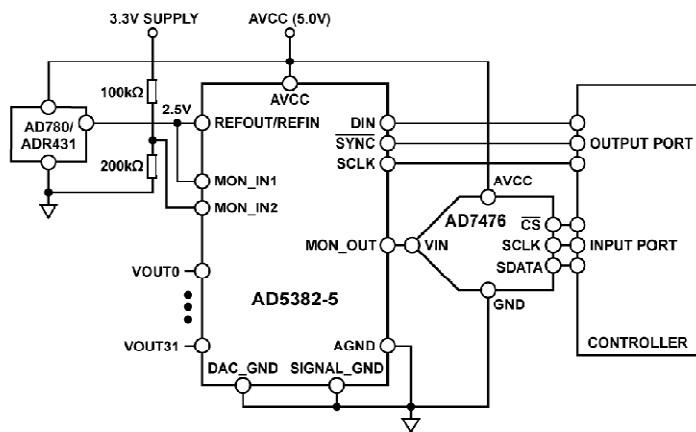


图 1 高效通道监控电路(原理示意图)

电路描述

本电路利用 32 通道、14 位 DAC AD5382 的内部多路复用器,使所有 32 个输出通道均能分别路由至单一输出引脚(MON_OUT),然后通过外部 ADC (AD7476)进行监控。与单独监控每个通道所需的电路相比,这种方法利用的电路少得多。

在可变光衰减器、自动测试设备(ATE)电平设置、仪器仪表和工业控制系统等应用中,选择 ADC 的重要标准是简单、易用。监控功能使能后,控制器输出端口会选择要监控的通道,

第三部分 数模转换器(DAC)应用电路

输入端口则读取 ADC 转换的数据。AD7476 等 SAR 型 ADC 非常适合这种应用。

AD5382 是一款完整的 32 通道、14 位 DAC,采用单电源供电,提供 100 引脚 LQFP 封装。32 个通道各有一个轨到轨片内输出放大器。AD5382 内置通道监控功能,该功能由一个通过串行接口寻址的多路复用器实现,任意通道输出均可路由至监控输出(MON_OUT)引脚,以便利用一个外部 ADC 进行监控。AD5382 还可以监控四路外部输入(MON_IN1、MON_IN2、MON_IN3 和 MON_IN4)。图 1 中,基准电压由 MON_IN1 直接监控。3.3 V 电源总线电压按 2/3 的比例分压(用 100 k Ω 和 200 k Ω 电阻),并由 MON_IN2 监控。分压器将监控电压设置在 2.2 V,该电压大约处于 ADC 范围的中间(满量程电压为 AVCC)。任何通道要路由至 MON_OUT,首先必须在控制寄存器中使能该通道监控功能。

AD7476 ADC 提供 12 位分辨率,采用 2.35 V 至 5.25 V 单电源供电,集成基准电压源,具有低功耗、小尺寸特点和串行接口,吞吐速率最高可达 1 MSPS,并提供 6 引脚 SOT-23 封装,能够满足应用要求。该器件的基准电压从 AVCC 内部获得,从而为 ADC 提供了最宽的动态输入范围,因此,其模拟输入范围为 0 至 AVCC,涵盖了监控通道的全部输出范围。转换速率由 SCLK 决定,吞吐速率最高可达 1 MSPS。

AD5382 和 AD7476 必须采用足够大的 10 μ F 电源旁路电容,与每个电源引脚上的 0.1 μ F 电容并联,并且尽可能靠近封装,最好是正对着这些器件(示意图上未显示此状态)。10 μ F 电容为钽珠电容。0.1 μ F 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESL),如高频时提供低阻抗接地路径的普通陶瓷电容,以便处理内部逻辑开关所引起的瞬态电流。

电源走线应尽可能宽,以提供低阻抗路径,并减小电源线路上的突波效应。时钟等快速开关信号必须利用地线路屏蔽起来,以免向电路板上的其他器件辐射噪声,并且绝不靠近模拟信号。SDATA 线路与 SCLK 线路之间布设接地线路有助于降低二者之间的串扰(多层电路板上不需要,因为它有独立的接地层;不过,接地线路有助于分开不同线路)。应避免数字信号与模拟信号交叠。电路板相反两侧上的走线应彼此垂直,这样有助于减小电路板上的馈通效应。推荐使用微带线技术,但这种技术对于双面电路板未必始终可行。采用这种技术时,电路板的元件侧专用于接地层,信号走线则布设在焊接侧。电路板至少需要 4 层才能实现最佳布局 and 性能:一个接地层、一个电源层和 2 个信号层。

常见变化

在能接受较低分辨率转换的应用中,可以使用 AD7476 的引脚兼容产品(10 位 AD7477 和 8 位 AD7478)。这在许多应用中或许是可行的,因为监控功能是一种辅助功能,并非主信号链的一部分。精度并不是最重要的,用 AVCC 作为基准电压所产生的影响可以接受。

AD5381 通道监控功能(CN0013)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0013/vc.html>

电路功能与优势

图 1 所示电路通过实施一种辅助功能,使多通道系统中的所有通道都可以通过一个单节点轻松监控。这对系统调试、故障和诊断分析均很有帮助。

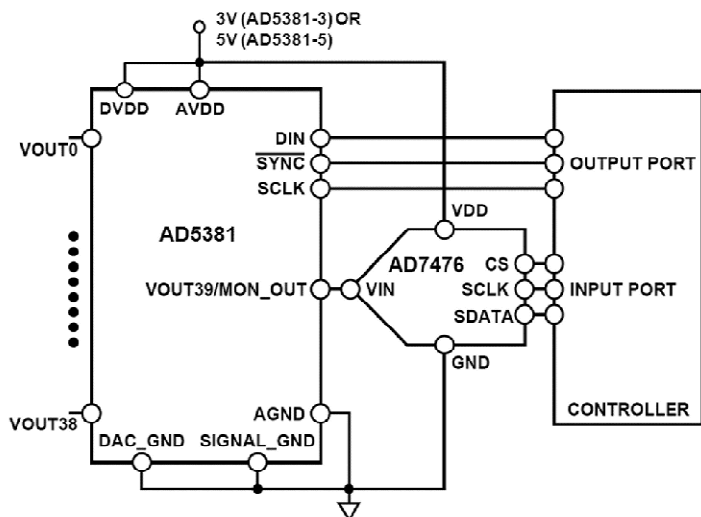


图 1 通道监控电路

图 1 中的电路利用 AD5381 的内部多路复用器,使所有 40 个 DAC 输出通道均能独立地路由至一个单输出引脚(MON_OUT),并通过外部 8 到 12 位 ADC 监控。在可变光衰减器、自动测试设备(ATE)电平设置、仪器仪表和工业控制系统等应用中,选择 ADC 的重要标准是简单、易用。监控功能使能后,控制器输出端口会选择要监控的通道,输入端口则读取 ADC 转换的数据。

第三部分 数模转换器(DAC)应用电路

电路描述

AD5381 是一款完整的 40 通道、12 位 DAC,采用单电源供电,提供 100 引脚 LQFP 封装。所有 40 个通道均具有一个轨到轨片内输出放大器。AD5381 内置通道监控功能,该功能由一个通过串行接口寻址的多路复用器实现,任意通道输出均可路由至监控输出(MON_OUT)引脚,以便利用一个外部 ADC 进行监控。任何通道要路由至 MON_OUT,首先必须在控制寄存器中使能该通道监控功能。AD5381 还含有通向内部多路复用器的非专用输入,因而用户能够监控来自基准电压源或电源等外部来源的输入。

AD7476 ADC 提供 12 位分辨率,采用 2.35 V 至 5.25 V 单电源供电,集成基准电压源,具有低功耗、小尺寸特点和串行接口,吞吐量最高可达 1 MSPS,并提供 6 引脚 SOT23 封装,能够满足应用要求。该器件的基准电压从 VDD 内部获得,从而为 ADC 提供了最宽的动态输入范围,因此,其模拟输入范围为 0 至 VDD。转换速率由 SCLK 决定,吞吐量最高可达 1 MSPS。在能接受较低分辨率转换的应用中,可以使用 AD7476 的引脚兼容产品(10 位 AD7477 和 8 位 AD7478)。

AD5381 与 AD7476 组合可提供一个完整的 40 通道模拟输出控制解决方案,并针对系统调试、故障和诊断分析实现节省空间的监控功能。

第三部分 数模转换器(DAC)应用电路

件上,AGND 与 DGND 连在一起。上电时,AD5383 默认采用外部基准电压源工作。

此设计使用两个独立的 5.0 V 电源,一个电源为基准电压源和 AD5383 的模拟部分(AVDD)供电,另一个电源为 AD5383 的数字部分(DVDD)供电。为获得最佳性能,务必使用线性稳压器驱动电路的模拟部分。如果用开关稳压器驱动数字部分,应注意将 DVDD 电源引脚上的开关噪声降至最低。可能还需要利用串联的铁氧体磁珠进行额外去耦。AD5383 数字(DVDD)电源可以采用 3 V 或 5 V 电源,与数字元件接口时,这种电源可以带来极大的灵活性。如果电源从线性稳压器获得,则两个电源引脚可连在一起,并连至共同的 5 V 电源。有关电源设计的指导信息,请参考 ADIsimPower 设计工具。

建议使用 0.1 μF 陶瓷电容和 10 μF 钽电容,对靠近器件的电源去耦。本电路中,AD5383 的基准电压从 2.5 V 外部基准电压源 ADR421 或 ADR431 获得。ADR431 具有较低的输出电压噪声,适合特别注重这一特性的应用。应使用 0.1 μF 电容在器件的 REFOUT/REFIN 引脚对基准电压源去耦。

常见变化

该电路的一种变化形式是 AD5383-3 采用 1.2 V 基准电压源 ADR280,所有其他连接和元件均与以上所述相同。

AD5383 通道监控功能(CN0015)

电路类型:多通道;优化特性:高性能、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0015/vc.html>

电路功能与优势

图 1 所示电路通过实施一种辅助功能,使多通道系统中的所有通道都可以通过一个单节点轻松监控。这对系统调试、故障和诊断分析均很有帮助。

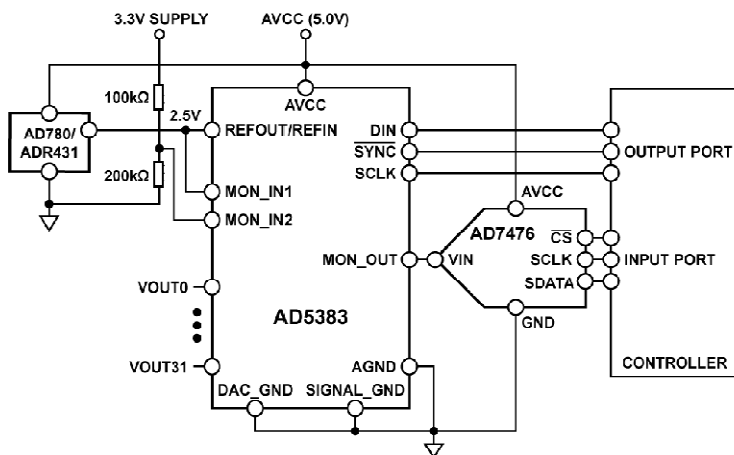


图 1 典型通道监控电路

图 1 中的电路利用 AD5383 的内部多路复用器,使所有 32 个 DAC 输出通道均能独立地路由至一个单输出引脚(MON_OUT),并通过外部 8 到 12 位 ADC 监控。在可变光衰减器、自动测试设备(ATE)电平设置、仪器仪表和工业控制系统等应用中,选择 ADC 的重要标准是简单、易用。监控功能使能后,控制器输出端口会选择要监控的通道,输入端口则读取 ADC 转换的数据。

电路描述

AD5383 是一款完整的 32 通道、12 位 DAC,采用单电源供电,提供 100 引脚 LQFP 封装。

第三部分 数模转换器(DAC)应用电路

所有 32 个通道均具有一个以轨到轨方式工作的片内输出放大器。AD5383 内置通道监控功能,该功能由一个通过串行接口寻址的多路复用器实现,任意通道输出均可路由至监控输出(MON_OUT)引脚,以便利用一个外部 ADC 进行监控。任何通道要路由至 MON_OUT,首先必须在控制寄存器中使能该通道监控功能。AD5383 还提供两路外部输入,因而也能够监控两路外部输入,如图 1 所示的基准电压源和电源等。在电源监控方面,可以用两个 $100\text{ k}\Omega$ 电阻将电源的监控电压移至 ADC 动态范围的中部,同时将从电源汲取的电流降至最小。

AD7476 ADC 提供 12 位分辨率,采用 $2.35\text{ V}\sim 5.25\text{ V}$ 单电源供电,集成基准电压源,具有低功耗、小尺寸特点和串行接口,吞吐量最高可达 1 MSPS ,并提供 6 引脚 SOT23 封装,能够满足应用要求。该器件的基准电压从 AVCC 内部获得,从而为 ADC 提供了最宽的动态输入范围,因此,其模拟输入范围为 0 至 AVCC。转换速率由 SCLK 决定,吞吐量最高可达 1 MSPS 。在能接受较低分辨率转换的应用中,可以使用 AD7476 的引脚兼容产品(10 位 AD7477 和 8 位 AD7478)。特别是因为监控功能是一种辅助功能,而不是主信号链的一部分,因此精度并不是最重要的,用 AVCC 作为基准电压所产生的影响可以接受。

AD5383 与 AD7476 组合可提供一个完整的 32 通道模拟输出控制解决方案,并针对系统调试、故障和诊断分析实现节省空间的监控功能。

I/Q 调制器 ADL5370 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0016)

电路类型:调制器;优化特性:高性能、高速;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0016/vc.html>

电路功能与优势

图 1 所示电路在 I/Q 调制器 ADL5370 与高速 DAC AD9779A 之间提供一种简单有效的接口。由于 ADL5370 与 AD9779A 具有相同的偏置电平和相似的高信噪比(SNR),因而二者可实现良好匹配。利用匹配的 500 mV 偏置电平,可实现“无缝”接口,且无需使用电平转换网络,相应地也不会因增添元件而增加噪声和插入损耗。加入限幅电阻(RSLI、RSLQ)可以适当调整 DAC 摆幅,同时分辨率或 0.5 V 偏置电平则不受影响。各器件的高信噪比使整个电路保持高信噪比。

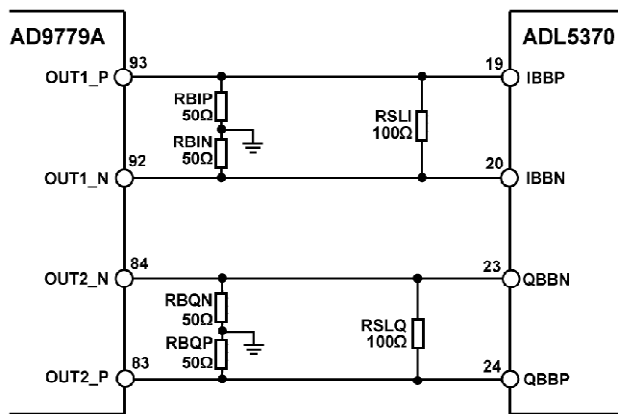


图 1 AD9779A 与 ADL5370 之间的接口,利用 50 Ω 接地电阻为 ADL5370 基带输入提供 500 mV 直流偏置电压(原理示意图)

电路描述

ADL5370 用于以最少的元件与 ADI 公司 TxDAC 系列转换器(AD97xx)实现接口,其基

第三部分 数模转换器(DAC)应用电路

带输入要求采用 500 mV 的直流共模偏置电压。AD9779A 每路输出的摆幅为 0 mA 至 20 mA, 因此在各 DAC 输出端配置一个 50 Ω 接地电阻, 便可提供所需的 500 mV 直流偏置电压。仅配置四个 50 Ω 电阻时, 每个引脚上的电压摆幅为 1 V 峰峰值, 这使得每个输入对上的差分电压摆幅为 2 V 峰峰值。

在接口中增加电阻 RSLI 和 RSLQ 之后, 可以减小 DAC 的输出摆幅, 而 DAC 分辨率则不受影响。如图 1 所示, 该电阻配置在差分对两侧之间, 用作分流电阻, 具有减小交流摆幅的作用, 但不会改变已由 50 Ω 电阻确立的直流偏置电压和 DAC 输出电流。

该交流限幅电阻值根据所需的交流电压摆幅来选择。图 2 所示为使用 50 Ω 偏置设置电阻时, 限幅电阻与其产生的峰峰值交流摆幅之间的关系。请注意, ADI 公司的所有 I/Q 调制器均在其基带输入上提供相对较高的输入阻抗(通常大于 1 k Ω)。因此, I/Q 调制器的输入阻抗将不会影响 DAC 输出信号的量程。

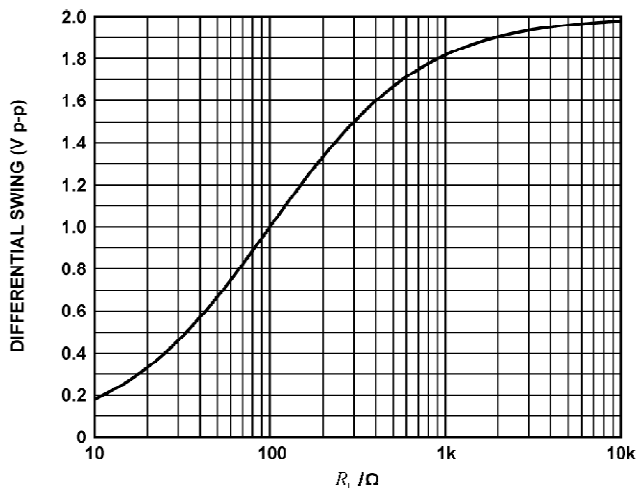


图 2 使用 50 Ω 偏置设置电阻时, 交流限幅电阻与峰峰值电压摆幅之间的关系

驱动调制器时, 一般需要用低通滤波器对 DAC 输出进行滤波, 以便消除镜像频率。以上接口非常适合接入这种滤波器。低通滤波器可以插入在直流偏置设置电阻与交流限幅电阻之间, 这样可确定滤波器的输入与输出阻抗。

图 3 为一个模拟滤波器示例, 它采用三阶椭圆滤波器, 其 3 dB 频率为 3 MHz。输入与输出阻抗匹配有助于简化滤波器设计, 因此所选分流电阻为 100 Ω ; 对于 0 mA 至 20 mA DAC 满量程输出电流, 该电阻可产生 1 V 峰峰值差分交流摆幅。在实际应用中, 用标准值元件, 再配合 I/Q 调制器的输入阻抗(2 900 k Ω , 与几 pF 输入电容并联)会略微改变本电路的频率响应特性。

ADL5370 的所有电源引脚都必须连至同一 5 V 电源。相同名称的相邻引脚可以连在一起, 并采用 0.1 μ F 电容对一个大面积接地层去耦。这些电容应尽可能靠近器件。电源电压的

范围为 4.75 V 至 5.25 V。

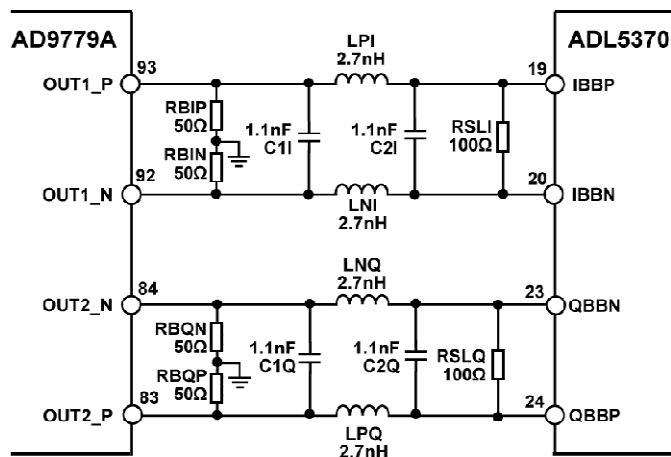


图 3 DAC 调制器与 3 MHz、三阶、低通滤波器接口(计算得出的器件值)

COM1 引脚、COM2 引脚、COM3 引脚和 COM4 引脚应通过低阻抗路径连至同一接地层。封装下侧的裸露焊盘也应焊接至低热阻抗和电阻抗接地层。如果接地层跨越电路板上的多层,则这些层应利用裸露焊盘下面的 9 个过孔拼接在一起。应用笔记 AN-772 详细讨论了 LFCSP_VQ 的热接地和电接地。

199

常见变化

利用本文所描述的接口,可以将任何具有 0 mA 至 20 mA 对地参考输出电流的 TxDAC 转换器与任何具有 0.5 V 输入偏置电平的 I/Q 调制器进行接口。对于零中频应用,AD9783 双通道 DAC 可提供 LVDS 接口,而 CMOS 驱动的双通道 DAC AD9788 则可以为 I/Q 调制器产生高分辨率复合中频输入。ADL5370/ADL5371/ADL5372/ADL5373/ADL5374 系列 I/Q 调制器提供窄带操作,具有高输出 1 dB 压缩点和 OIP3,而 ADL5375 则在 400 MHz 至 6 GHz 范围内提供宽带高性能操作。ADL5385 I/Q 调制器采用一个 $2 \times \text{LO}$,工作频率范围为 50 MHz~2.2 GHz。

第三部分 数模转换器(DAC)应用电路

I/Q 调制器 ADL5371 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0017)

电路类型:调制器;优化特性:高性能、高速;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0017/vc.html>

电路功能与优势

图 1 所示电路在 I/Q 调制器 ADL5371 与高速 DAC AD9779A 之间提供一种简单有效的接口。由于 ADL5371 与 AD9779A 具有相同的偏置电平和相似的高信噪比(SNR),因而二者可实现良好匹配。利用匹配的 500 mV 偏置电平,可实现“无缝”接口,且无需使用电平转换网络,相应地也不会因增添元件而增加噪声和插入损耗。加入限幅电阻(RSLI、RSLQ)可以适当调整 DAC 摆幅,同时分辨率或 0.5 V 偏置电平则不受影响。各器件的高信噪比使整个电路保持高信噪比。

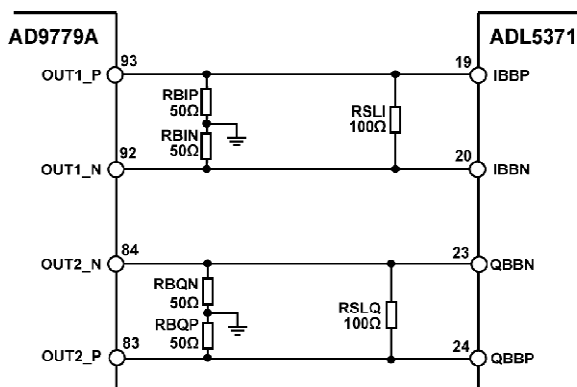


图 1 AD9779A 与 ADL5371 之间的接口,利用 50 Ω 接地电阻为 ADL5371 基带输入提供 500 mV 直流偏置电压(原理示意图)

电路描述

ADL5371 用于以最少的元件与 ADI 公司 TxDAC 系列转换器(AD97xx)实现接口,其基

带输入要求采用 500 mV 的直流共模偏置电压。AD9779A 每路输出的摆幅为 0 mA~20 mA, 因此在各 DAC 输出端配置一个 50 Ω 接地电阻, 便可提供所需的 500 mV 直流偏置电压。仅配置四个 50 Ω 电阻时, 每个引脚上的电压摆幅为 1 V 峰峰值, 这使得每个输入对上的差分电压摆幅为 2 V 峰峰值。

在接口中增加电阻 RSLI 和 RSLQ 之后, 可以减小 DAC 的输出摆幅, 而 DAC 分辨率则不受影响。如图 1 所示, 该电阻配置在差分对两侧之间, 用作分流电阻, 具有减小交流摆幅的作用, 但不会改变已由 50 Ω 电阻确立的直流偏置电压和 DAC 输出电流。

该交流限幅电阻值根据所需的交流电压摆幅来选择。图 2 所示为使用 50 Ω 偏置设置电阻时, 限幅电阻与其产生的峰峰值交流摆幅之间的关系。请注意, ADI 公司的所有 I/Q 调制器均在其基带输入上提供相对较高的输入阻抗(通常大于 1 k Ω)。因此, I/Q 调制器的输入阻抗将不会影响 DAC 输出信号的量程。

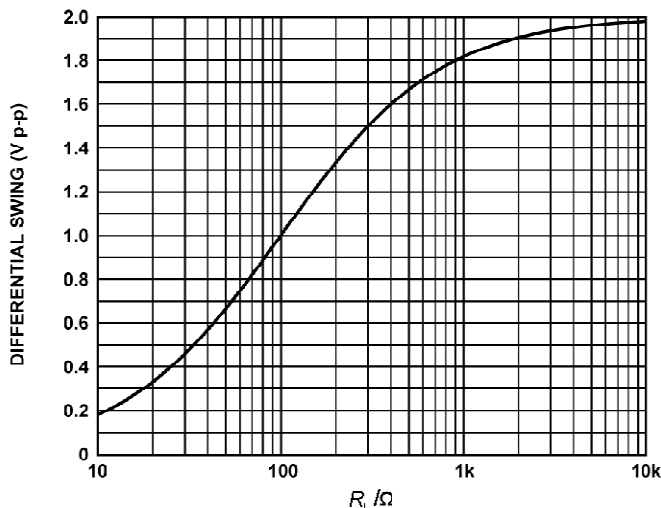


图 2 使用 50 Ω 偏置设置电阻时, 交流限幅电阻与峰峰值电压摆幅之间的关系

驱动调制器时, 一般需要用低通滤波器对 DAC 输出进行滤波, 以便消除镜像频率。以上接口非常适合接入这种滤波器。低通滤波器可以插入在直流偏置设置电阻与交流限幅电阻之间, 这样可确定滤波器的输入与输出阻抗。

图 3 为一个模拟滤波器示例, 它采用三阶椭圆滤波器, 其 3 dB 频率为 3 MHz。输入与输出阻抗匹配有助于简化滤波器设计, 因此所选分流电阻为 100 Ω ; 对于 0 mA 至 20 mA DAC 满量程输出电流, 该电阻可产生 1 V 峰峰值差分交流摆幅。在实际应用中, 用标准值元件, 再配合 I/Q 调制器的输入阻抗(2 900 k Ω , 与几 pF 输入电容并联)会略微改变本电路的频率响应特性。

ADL5371 的所有电源引脚都必须连至同一 5 V 电源。相同名称的相邻引脚可以连在一

第三部分 数模转换器(DAC)应用电路

起,并采用 $0.1\ \mu\text{F}$ 电容对一个大面积接地层去耦。这些电容应尽可能靠近器件。电源电压的范围为 $4.75\ \text{V}\sim 5.25\ \text{V}$ 。

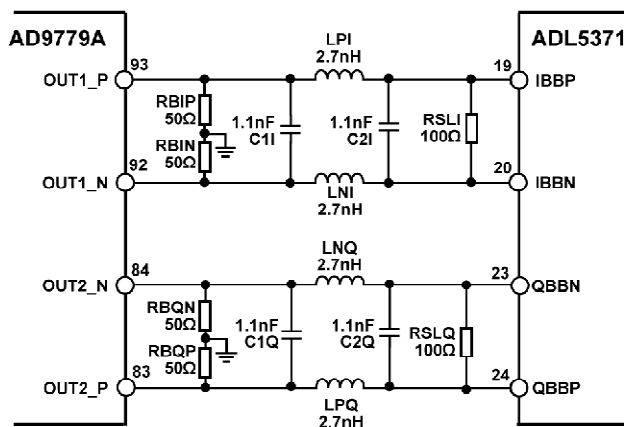


图3 DAC调制器与3MHz、三阶、低通滤波器接口(计算得出的器件值)

COM1 引脚、COM2 引脚、COM3 引脚和 COM4 引脚应通过低阻抗路径连至同一接地层。封装下侧的裸露焊盘也应焊接至低热阻抗和低电阻接地层。如果接地层跨越电路板上的多层,则这些层应利用裸露焊盘下面的 9 个过孔拼接在一起。应用笔记 AN-772 详细讨论了 LFCSP_VQ 的热接地和电接地。

常见变化

利用本文所描述的接口,可以将任何具有 $0\ \text{mA}$ 至 $20\ \text{mA}$ 对地参考输出电流的 TxDAC 转换器与任何具有 $0.5\ \text{V}$ 输入偏置电平的 I/Q 调制器进行接口。对于零中频应用,AD9783 双通道 DAC 可提供 LVDS 接口,而 CMOS 驱动的双通道 DAC AD9788 则可以为 I/Q 调制器产生高分辨率复合中频输入。ADL5370/ADL5371/ADL5372/ADL5373/ADL5374 系列 I/Q 调制器提供窄带操作,具有高输出 $1\ \text{dB}$ 压缩点和 OIP3 ,而 ADL5375 则在 $400\ \text{MHz}$ 至 $6\ \text{GHz}$ 范围内提供宽带高性能操作。ADL5385 I/Q 调制器采用一个 $2\times\text{LO}$,工作频率范围为 $50\ \text{MHz}\sim 2.2\ \text{GHz}$ 。

I/Q 调制器 ADL5372 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0018)

电路类型:调制器;优化特性:高性能、高速;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0018/vc.html>

电路功能与优势

图 1 所示电路在 I/Q 调制器 ADL5372 与高速 DAC AD9779A 之间提供一种简单有效的接口。由于 ADL5372 与 AD9779A 具有相同的偏置电平和相似的高信噪比(SNR),因而二者可实现良好匹配。利用匹配的 500 mV 偏置电平,可实现“无缝”接口,且无需使用电平转换网络,相应地也不会因增添元件而增加噪声和插入损耗。加入限幅电阻(RSLI、RSLQ)可以适当调整 DAC 摆幅,同时分辨率或 0.5 V 偏置电平则不受影响。各器件的高信噪比使整个电路保持高信噪比。

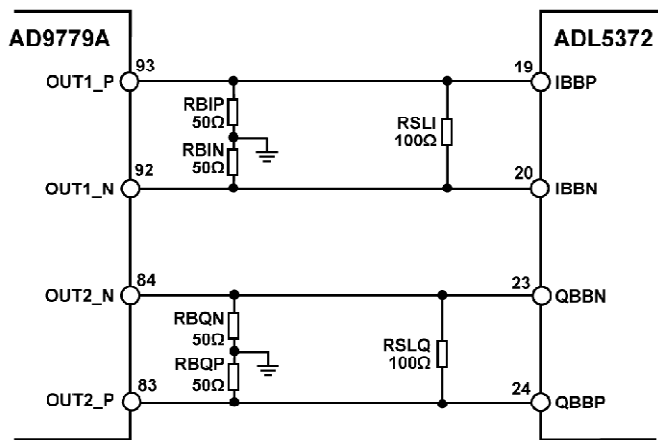


图 1 AD9779A 与 ADL5372 之间的接口,利用 50 Ω 接地电阻为 ADL5372 基带输入提供 500 mV 直流偏置电压(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

ADL5372 用于以最少的元件与 ADI 公司 TxDAC 系列转换器(AD97xx)实现接口,其基带输入要求采用 500 mV 的直流共模偏置电压。AD9779A 每路输出的摆幅为 0 mA 至 20 mA,因此在各 DAC 输出端配置一个 50 Ω 接地电阻,便可提供所需的 500 mV 直流偏置电压。仅配置四个 50 Ω 电阻时,每个引脚上的电压摆幅为 1 V 峰峰值,这使得每个输入对上的差分电压摆幅为 2 V 峰峰值。

在接口中增加电阻 RSLI 和 RSLQ 之后,可以减小 DAC 的输出摆幅,而 DAC 分辨率则不受影响。如图 1 所示,该电阻配置在差分对两侧之间,用作分流电阻,具有减小交流摆幅的作用,但不会改变已由 50 Ω 电阻确立的直流偏置电压和 DAC 输出电流。

该交流限幅电阻值根据所需的交流电压摆幅来选择。图 2 所示为使用 50 Ω 偏置设置电阻时,限幅电阻与其产生的峰峰值交流摆幅之间的关系。请注意,ADI 公司的所有 I/Q 调制器均在其基带输入上提供相对较高的输入阻抗(通常大于 1 k Ω)。因此,I/Q 调制器的输入阻抗将不会影响 DAC 输出信号的量程。

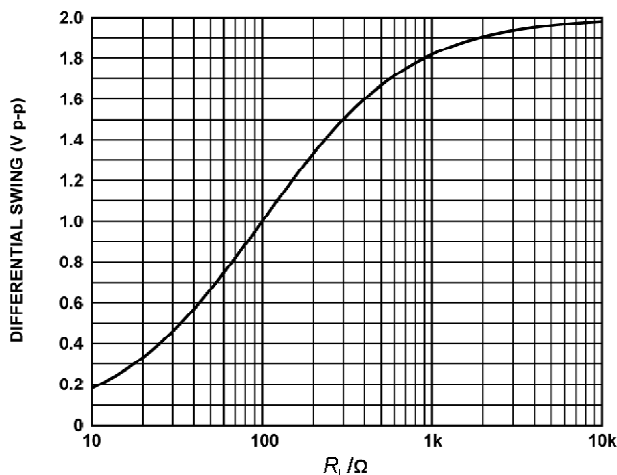


图 2 使用 50 Ω 偏置设置电阻时,交流限幅电阻与峰峰值电压摆幅之间的关系

驱动调制器时,一般需要用低通滤波器对 DAC 输出进行滤波,以便消除镜像频率。以上接口非常适合接入这种滤波器。低通滤波器可以插入在直流偏置设置电阻与交流限幅电阻之间,这样可确定滤波器的输入与输出阻抗。

图 3 为一个模拟滤波器示例,它采用三阶椭圆滤波器,其 3 dB 频率为 3 MHz。输入与输出阻抗匹配有助于简化滤波器设计,因此所选分流电阻为 100 Ω ;对于 0 mA~20 mA DAC 满量程

输出电流,该电阻可产生 1 V 峰峰值差分交流摆幅。在实际应用中,用标准值元件,再配合 I/Q 调制器的输入阻抗(2 900 k Ω ,与几 pF 输入电容并联)会略微改变本电路的频率响应特性。

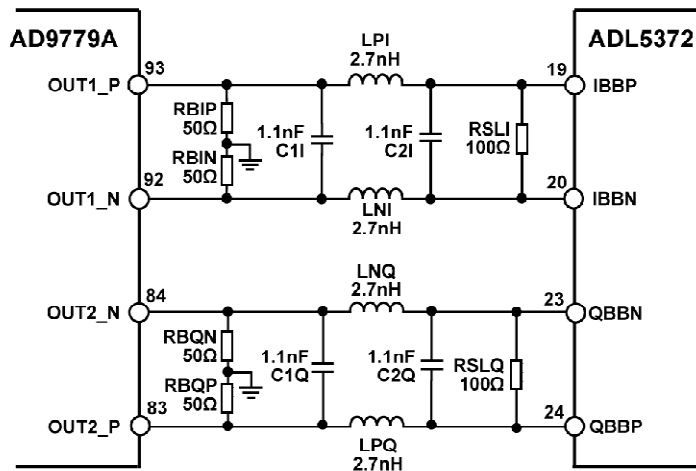


图 3 DAC 调制器与 3 MHz、三阶、低通滤波器接口(计算得出的器件值)

ADL5372 的所有电源引脚都必须连至同一 5 V 电源。相同名称的相邻引脚可以连在一起,并采用 0.1 μ F 电容对一个大面积接地层去耦。这些电容应尽可能靠近器件。电源电压的范围为 4.75 V~5.25 V。

COM1 引脚、COM2 引脚、COM3 引脚和 COM4 引脚应通过低阻抗路径连至同一接地层。封装下侧的裸露焊盘也应焊接至低热阻抗和低电阻接地层。如果接地层跨越电路板上的多层,则这些层应利用裸露焊盘下面的 9 个过孔拼接在一起。应用笔记 AN-772 详细讨论了 LFCSP_VQ 的热接地和电接地。

常见变化

利用本文所描述的接口,可以将任何具有 0 mA 至 20 mA 对地参考输出电流的 TxDAC 转换器与任何具有 0.5 V 输入偏置电平的 I/Q 调制器进行接口。对于零中频应用,AD9783 双通道 DAC 可提供 LVDS 接口,而 CMOS 驱动的双通道 DAC AD9788 则可以为 I/Q 调制器产生高分辨率复合中频输入。ADL5370/ADL5371/ADL5372/ADL5373/ADL5374 系列 I/Q 调制器提供窄带操作,具有高输出 1 dB 压缩点和 OIP3,而 ADL5375 则在 400 MHz 至 6 GHz 范围内提供宽带高性能操作。ADL5385 I/Q 调制器采用一个 $2 \times$ LO,工作频率范围为 50 MHz~2.2 GHz。

第三部分 数模转换器(DAC)应用电路

ADL5373 I/Q 调制器与 AD9779A 双通道、1 GSPS 高速 DAC 实现接口(CN0019)

电路类型:调制器;优化特性:高性能、高速;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0019/vc.html>

电路功能与优势

图 1 所示电路可以在 I/Q 调制器 ADL5373 与高速 DAC AD9779A 之间提供一种简单有效的接口。由于 ADL5373 与 AD9779A 具有相同的偏置电平和相似的高信噪比(SNR),因而二者可实现良好匹配。利用匹配的 500 mV 偏置电平,可实现“无缝”接口,且无需使用电平转换网络,相应地也不会因增添元件而增加噪声和插入损耗。加入限幅电阻(RSLI、RSLQ)可以适当调整 DAC 摆幅,同时分辨率或 0.5 V 偏置电平则不受影响。各器件的高信噪比使整个电路保持高信噪比。

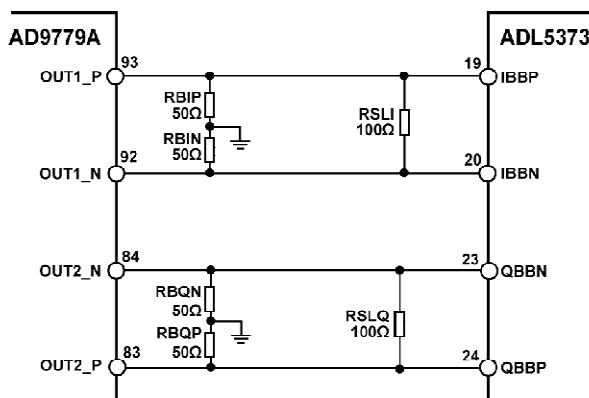


图 1 AD9779A 与 ADL5373 之间的接口,利用 50 Ω 接地电阻为 ADL5373 基带输入提供 500 mV 直流偏置电压(原理示意图)

电路描述

ADL5373 用于以最少的元件与 ADI 公司 TxDAC 系列转换器(AD97xx)实现接口,其基

带输入要求采用 500 mV 的直流共模偏置电压。AD9779A 每路输出的摆幅为 0 mA 至 20 mA, 因此在各 DAC 输出处配置一个 50 Ω 接地电阻, 便可提供所需的 500 mV 直流偏置电压。仅配置 4 个 50 Ω 电阻时, 每个引脚上的电压摆幅为 1 V 峰峰值, 这使得每个输入对上的差分电压摆幅为 2 V 峰峰值。

在接口中增加电阻 RSLI 和 RSLQ 之后, 可以减小 DAC 的输出摆幅, 而 DAC 分辨率则不受影响。如图 1 所示, 该电阻配置在差分对两侧之间, 用作分流电阻, 具有减小交流摆幅的作用, 但不会改变已由 50 Ω 电阻确立的直流偏置电压和 DAC 输出电流。

该交流限幅电阻值根据所需的交流电压摆幅来选择。图 2 所示为使用 50 Ω 偏置设置电阻时, 限幅电阻与其产生的峰峰值交流摆幅之间的关系。请注意, ADI 公司的所有 I/Q 调制器均在其基带输入上提供相对较高的输入阻抗(通常大于 1 k Ω)。因此, I/Q 调制器的输入阻抗将不会影响 DAC 输出信号的量程。

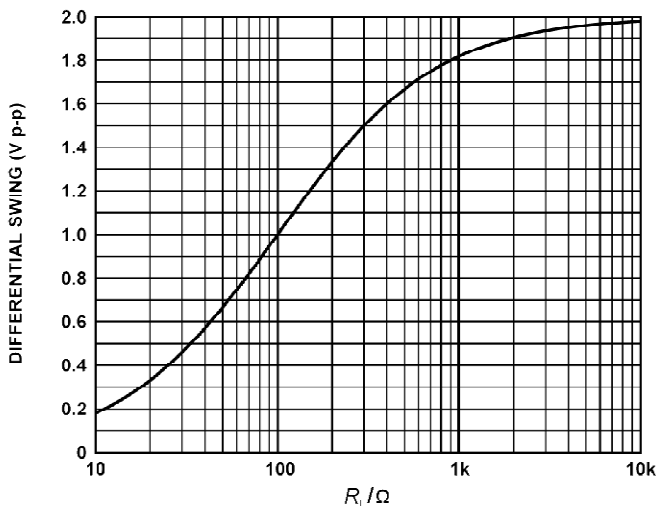


图 2 使用 50 Ω 偏置设置电阻时, 交流限幅电阻与峰峰值电压摆幅之间的关系

驱动调制器时, 一般需要用低通滤波器对 DAC 输出进行滤波, 以便消除镜像频率。以上接口非常适合接入这种滤波器。低通滤波器可以插入在直流偏置设置电阻与交流限幅电阻之间, 这样可确定滤波器的输入与输出阻抗。

图 3 为一个模拟滤波器示例, 它采用一个三阶椭圆滤波器, 其 3 dB 频率为 10 MHz。输入与输出阻抗匹配有助于简化滤波器设计, 因此所选分流电阻为 100 Ω ; 对于 0 mA ~ 20 mA DAC 满量程输出电流, 该电阻可产生 1 V 峰峰值差分交流摆幅。此滤波器的模拟频率响应曲线如图 4 所示。在实际应用中, 用标准值元件, 再配合 I/Q 调制器的输入阻抗(2 900 k Ω , 与几 pF 输入电容并联)会略微改变其频率响应特性。

ADL5373 的所有电源引脚都必须连至同一 5 V 电源。相同名称的相邻引脚可以连在一

第三部分 数模转换器(DAC)应用电路

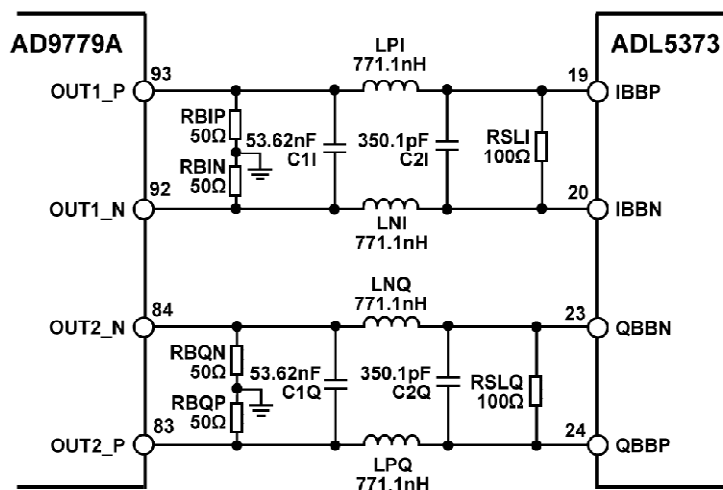


图3 DAC调制器与10 MHz、三阶、低通滤波器接口(计算得出的器件值)

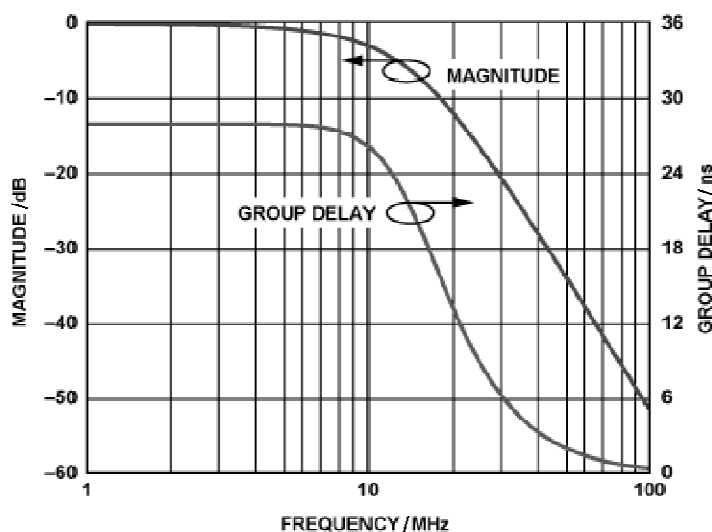


图4 DAC调制器与10 MHz、三阶贝塞尔滤波器接口的模拟频率响应曲线

起,并采用 $0.1 \mu\text{F}$ 电容对一个大面积接地层去耦。这些电容应尽可能靠近器件。电源电压的范围为 $4.75 \text{ V} \sim 5.25 \text{ V}$ 。

COM1 引脚、COM2 引脚、COM3 引脚和 COM4 引脚应通过低阻抗路径连至同一接地层。封装下侧的裸露焊盘也应焊接至低热阻抗和电阻抗接地层。如果接地层跨越电路板上的多层,则这些层应利用裸露焊盘下面的 9 个过孔拼接在一起。应用笔记 AN-772 详细讨论了

LFCSP_VQ 的热接地和电接地。

常见变化

利用本文所描述的接口,可以将任何具有 0 mA 至 20 mA 对地参考输出电流的 TxDAC 转换器与任何具有 0.5 V 输入偏置电平 of I/Q 调制器进行接口。对于零中频应用,AD9783 双通道 DAC 可提供 LVDS 接口,而 CMOS 驱动的双通道 DAC AD9788 则可以为 I/Q 调制器产生高分辨率复合中频输入。ADL5370/ADL5371/ADL5372/ADL5373/ADL5374 系列 I/Q 调制器提供窄带操作,具有高输出 1 dB 压缩点和 OIP3,而 ADL5375 则在 400 MHz 至 6 GHz 范围内提供宽带高性能操作。ADL5385 I/Q 调制器采用一个 $2 \times \text{LO}$,工作频率范围为 50 MHz~2.2 GHz。

第三部分 数模转换器(DAC)应用电路

ADL5374 I/Q 调制器与 AD9779A 双通道、1 GSPS 高速 DAC 实现接口(CN0020)

电路类型:调制器;优化特性:高性能、高速;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0020/vc.html>

电路功能与优势

图 1 所示电路可以在 I/Q 调制器 ADL5374 与高速 DAC AD9779A 之间提供一种简单有效的接口。由于 ADL5374 与 AD9779A 具有相同的偏置电平和相似的高信噪比(SNR),因而二者可实现良好匹配。利用匹配的 500 mV 偏置电平,可实现“无缝”接口,且无需使用电平转换网络,相应地也不会因增添元件而增加噪声和插入损耗。加入限幅电阻(RSLI、RSLQ)可以适当调整 DAC 摆幅,同时分辨率或 0.5 V 偏置电平则不受影响。各器件的高信噪比使整个电路保持高信噪比。

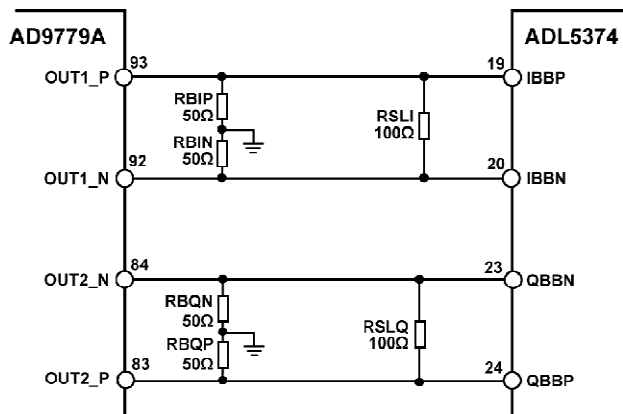


图 1 AD9779A 与 ADL5374 之间的接口,利用 50 Ω 接地电阻为 ADL5374 基带输入提供 500 mV 直流偏置电压(原理示意图)

电路描述

ADL5374 用于以最少的元件与 ADI 公司 TxDAC 系列转换器(AD97xx)实现接口,其基带输入要求采用 500 mV 的直流共模偏置电压。AD9779A 每路输出的摆幅为 0 mA~20 mA,因此在各 DAC 输出处配置一个 50 Ω 接地电阻,便可提供所需的 500 mV 直流偏置电压。仅配置 4 个 50 Ω 电阻时,每个引脚上的电压摆幅为 1 V 峰峰值,这使得每个输入对上的差分电压摆幅为 2 V 峰峰值。

在接口中增加电阻 RSLI 和 RSLQ 之后,可以减小 DAC 的输出摆幅,而 DAC 分辨率则不受影响。如图 1 所示,该电阻配置在差分对两侧之间,用作分流电阻,具有减小交流摆幅的作用,但不会改变已由 50 Ω 电阻确立的直流偏置电压。

该交流限幅电阻值根据所需的交流电压摆幅来选择。图 2 所示为使用 50 Ω 偏置设置电阻时,限幅电阻与其产生的峰峰值交流摆幅之间的关系。请注意,ADI 公司的所有 I/Q 调制器均在其基带输入上提供相对较高的输入阻抗(通常大于 1 k Ω)。因此,I/Q 调制器的输入阻抗将不会影响 DAC 输出信号的量程。

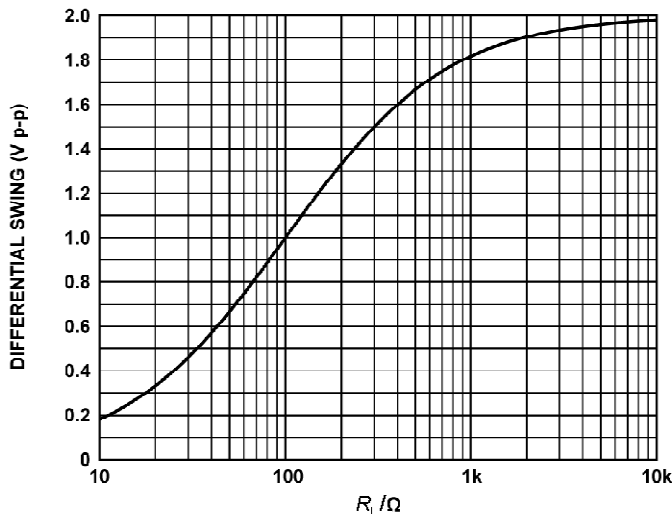


图 2 使用 50 Ω 偏置设置电阻时,交流限幅电阻与峰峰值电压摆幅之间的关系

驱动调制器时,一般需要用低通滤波器对 DAC 输出进行滤波,以便消除镜像频率。以上接口非常适合接入这种滤波器。低通滤波器可以插入在直流偏置设置电阻与交流限幅电阻之间,这样可确定滤波器的输入与输出阻抗。

图 3 为一个模拟滤波器示例,它采用一个三阶椭圆滤波器,其 3 dB 频率为 10 MHz。输入

第三部分 数模转换器(DAC)应用电路

与输出阻抗匹配有助于简化滤波器设计,因此所选分流电阻为 $100\ \Omega$;对于 $0\ \text{mA} \sim 20\ \text{mA}$ DAC 满量程输出电流,该电阻可产生 $1\ \text{V}$ 峰峰值差分交流摆幅。此滤波器的模拟频率响应曲线如图 4 所示。在实际应用中,用标准值元件,再配合 I/Q 调制器的输入阻抗($2\ 900\ \text{k}\Omega$,与几 pF 输入电容并联)会略微改变其频率响应特性。

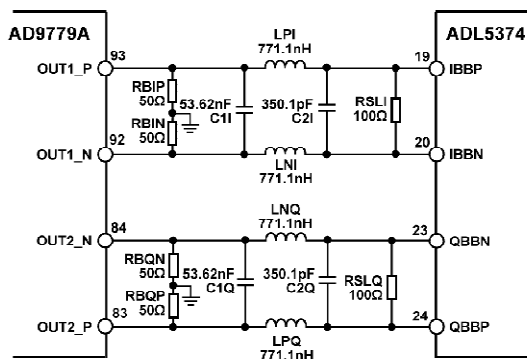


图 3 DAC 调制器与 10 MHz、三阶、低通滤波器接口(计算得出的器件值)

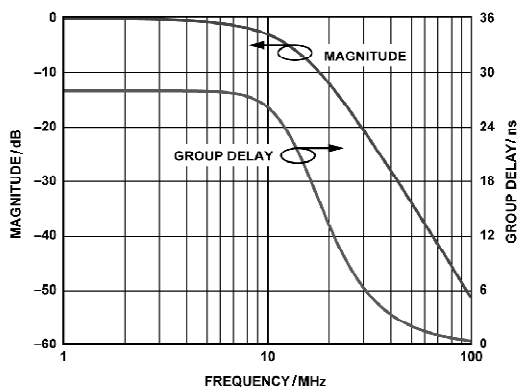


图 4 DAC 调制器与 10 MHz、三阶贝塞尔滤波器接口的模拟频率响应曲线

ADL5374 的所有电源引脚都必须连至同一 $5\ \text{V}$ 电源。相同名称的相邻引脚可以连在一起,并采用 $0.1\ \mu\text{F}$ 电容对一个大面积接地层去耦。这些电容应尽可能靠近器件。电源电压的范围为 $4.75\ \text{V} \sim 5.25\ \text{V}$ 。

COM1 引脚、COM2 引脚、COM3 引脚和 COM4 引脚应通过低阻抗路径连至同一接地层。封装下侧的裸露焊盘也应焊接至低热阻抗和电阻抗接地层。如果接地层跨越电路板上的多层,则这些层应利用裸露焊盘下面的 9 个过孔拼接在一起。应用笔记 AN-772 详细讨论了 LFCSP_VQ 的热接地和电接地。

常见变化

利用本文所描述的接口,可以将任何具有 $0\ \text{mA}$ 至 $20\ \text{mA}$ 对地参考输出电流的 TxDAC 转换器与任何具有 $0.5\ \text{V}$ 输入偏置电平的 I/Q 调制器进行接口。对于零中频应用,AD9783 双通道 DAC 可提供 LVDS 接口,而 CMOS 驱动的双通道 DAC AD9788 则可以为 I/Q 调制器产生高分辨率复合中频输入。ADL5370/ADL5371/ADL5372/ADL5373/ADL5374 系列 I/Q 调制器提供窄带操作,具有高输出 $1\ \text{dB}$ 压缩点和 OIP3,而 ADL5375 则在 $400\ \text{MHz}$ 至 $6\ \text{GHz}$ 范围内提供宽带高性能操作。ADL5385 I/Q 调制器采用一个 $2 \times \text{LO}$,工作频率范围为 $50\ \text{MHz} \sim 2.2\ \text{GHz}$ 。

I/Q 调制器 ADL5375 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0021)

电路类型:调制器;优化特性:高性能、高速;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0021/vc.html>

电路功能与优势

图 1 所示电路可以在 I/Q 调制器 ADL5375 与高速 DAC AD9779A 之间提供一种简单有效的接口。由于 ADL5375 与 AD9779A 具有相同的偏置电平和相似的高信噪比(SNR),因而二者可实现良好匹配。利用匹配的 500 mV 偏置电平,可实现"无缝"接口,且无需使用电平转换网络,相应地也不会因增添元件而增加噪声和插入损耗。加入限幅电阻(RSLI、RSLQ)可以适当调整 DAC 摆幅,同时分辨率或 0.5 V 偏置电平则不受影响。各器件的高信噪比使整个电路保持高信噪比。

213

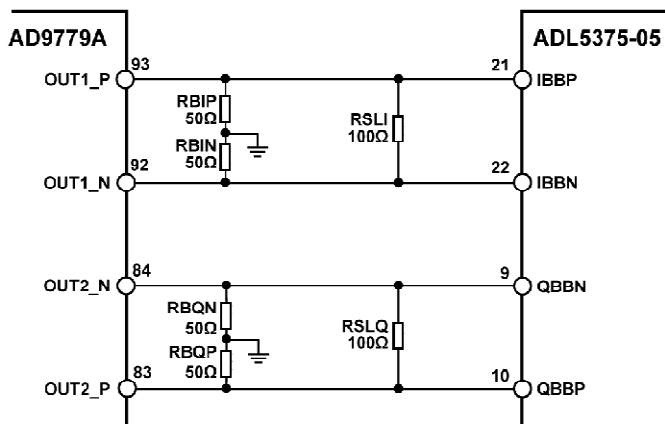


图 1 AD9779A 与 ADL5375 之间的接口,利用 50 Ω 接地电阻为 ADL5375-05 基带输入提供 500 mV 直流偏置电压(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

ADL5375 用于以最少的元件与 ADI 公司 TxDAC 系列转换器(AD97xx)实现接口,其基带输入要求采用 500 mV 的直流共模偏置电压。AD9779A 每路输出的摆幅为 0 mA~20 mA,因此在各 DAC 输出处配置一个 50 Ω 接地电阻,便可提供所需的 500 mV 直流偏置电压。仅配置四个 50 Ω 电阻时,每个引脚上的电压摆幅为 1 V 峰峰值,这使得每个输入对上的差分电压摆幅为 2 V 峰峰值。

在接口中增加电阻 RSLI 和 RSLQ 之后,可以减小 DAC 的输出摆幅,而 DAC 分辨率则不受影响。如图 1 所示,该电阻配置在差分对两侧之间,用作分流电阻,具有减小交流摆幅的作用,但不会改变已由 50 Ω 电阻确立的直流偏置电压。

该交流限幅电阻值根据所需的交流电压摆幅来选择。图 2 所示为使用 50 Ω 偏置设置电阻时,限幅电阻与其产生的峰峰值交流摆幅之间的关系。请注意,ADI 公司的所有 I/Q 调制器均在其基带输入上提供相对较高的输入阻抗(通常大于 1 k Ω)。因此,I/Q 调制器的输入阻抗将不会影响 DAC 输出信号的量程。

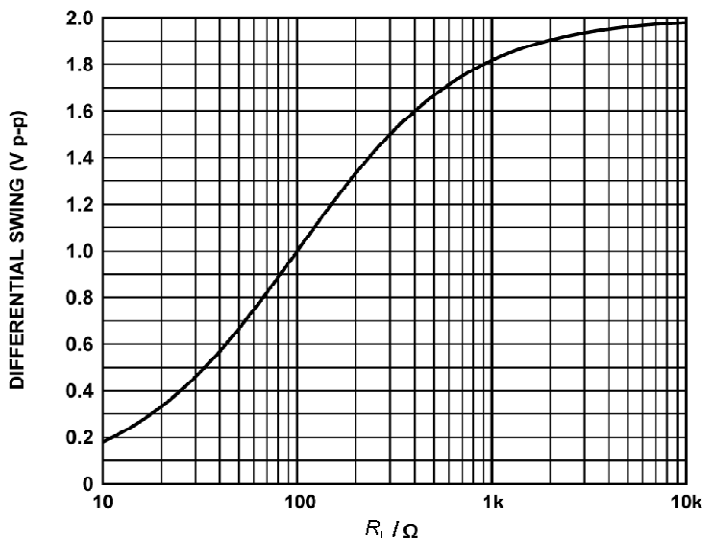


图 2 使用 50 Ω 偏置设置电阻时,交流限幅电阻与峰峰值电压摆幅之间的关系

驱动调制器时,一般需要用低通滤波器对 DAC 输出进行滤波,以便消除镜像频率。以上接口非常适合接入这种滤波器。低通滤波器可以插入在直流偏置设置电阻与交流限幅电阻之间,这样可确定滤波器的输入与输出阻抗。

图 3 为一个模拟滤波器示例,它采用一个三阶椭圆滤波器,其 3 dB 频率为 10 MHz。输入与输出阻抗匹配有助于简化滤波器设计,因此所选分流电阻为 100 Ω ;对于 0 mA~20 mA DAC 满量程输出电流,该电阻可产生 1 V 峰峰值差分交流摆幅。此滤波器的模拟频率响应曲线如图 4 所示。在实际应用中,用标准值元件,再配合 I/Q 调制器的输入阻抗(2 900 k Ω ,与几 pF 输入电容并联)会略微改变其频率响应特性。

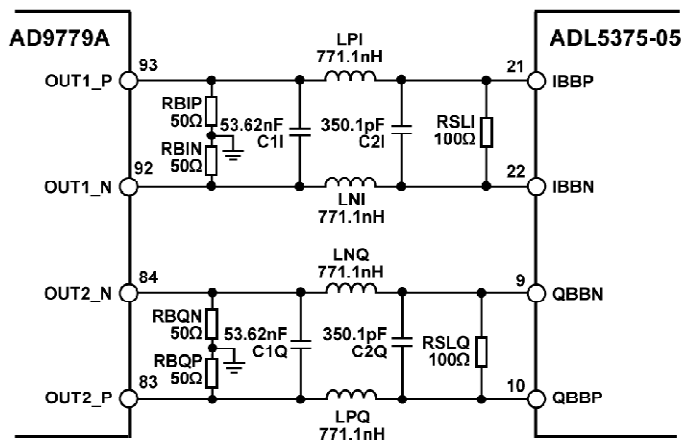


图 3 DAC 调制器与 10 MHz、三阶、低通滤波器接口(计算得出的器件值)

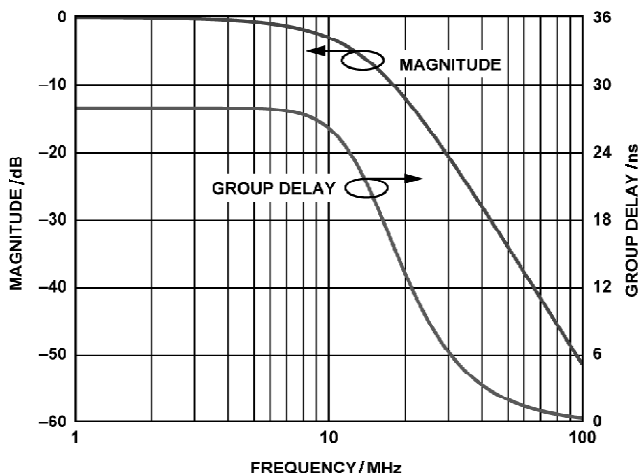


图 4 DAC 调制器与 10 MHz、三阶贝塞尔滤波器接口的模拟频率响应曲线

ADL5375 的所有电源引脚都必须连至同一 5 V 电源。相同名称的相邻引脚可以连在一起,并通过 0.1 μ F 电容接到一个大面积地层去耦。这些电容应尽可能靠近器件。电源电压的范围为 4.75 V~5.25 V。

第三部分 数模转换器(DAC)应用电路

COM1 引脚、COM2 引脚、COM3 引脚和 COM4 引脚应通过低阻抗路径连至同一接地层。封装下侧的裸露焊盘也应焊接至低热阻抗和电阻抗接地层。如果接地层跨越电路板上的多层,则这些层应利用裸露焊盘下面的 9 个过孔拼接在一起。应用笔记 AN-772 详细讨论了 LFCSP_VQ 的热接地和电接地。

常见变化

利用本文所描述的接口,可以将任何具有 0 mA 至 20 mA 对地参考输出电流的 TxDAC 转换器与任何具有 0.5 V 输入偏置电平的 I/Q 调制器进行接口。对于零中频应用,AD9783 双通道 DAC 可提供 LVDS 接口,而 CMOS 驱动的双通道 DAC AD9788 则可以为 I/Q 调制器产生高分辨率复合中频输入。ADL5374 系列 I/Q 调制器提供窄带操作,具有高输出 1 dB 压缩点和 OIP3,而 ADL5375 则在 400 MHz 至 6 GHz 范围内提供宽带高性能操作。ADL5385 I/Q 调制器采用一个 $2 \times \text{LO}$,工作频率范围为 50 MHz~2.2 GHz。

利用 AD5546/AD5556 DAC 实现精密、单极性、反相转换(CN0022)

电路类型:乘法; 优化特性:高性能、高精度; 应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0022/vc.html>

电路功能与优势

图 1 所示电路采用电流输出 DAC AD5546/AD5556、精密基准电压源 ADR03 和运算放大器 AD8628 实现精密、单极性、反相数据转换。它具有精密、低噪声、高速输出电压能力,非常适合过程控制、自动测试设备和数字校准等应用。

217

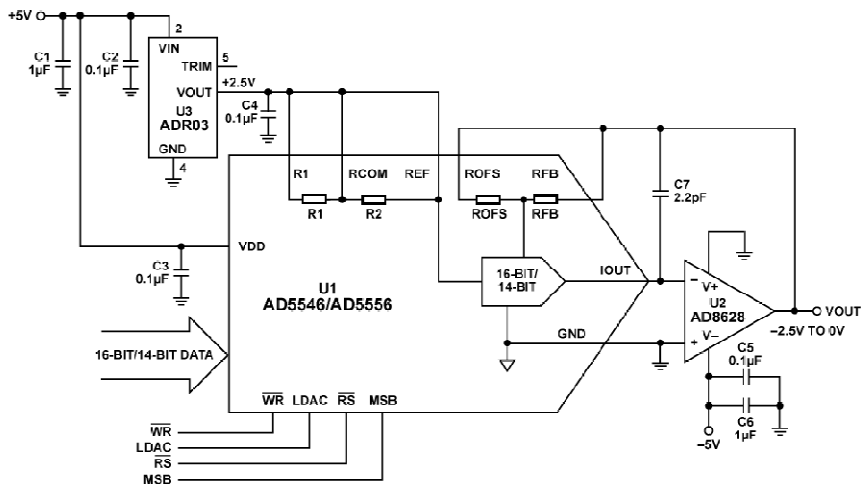


图 1 单极性乘法模式, $V_{OUT}=0\text{ V}\sim -V_{REF}$ (原理示意图)

电路描述

AD5546 和 AD5556 分别是 16 位和 14 位、精密、乘法、低功耗、电流输出、并行输入数模转换器,采用 2.7 V~5.5 V 单电源供电,四象限输出的乘法基准电压为 $\pm 15\text{ V}$ 。内置的四象

第三部分 数模转换器(DAC)应用电路

限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量降至最少。

本电路使用高精度、高稳定性、2.5 V 精密基准电压源 ADR03。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(典型值为 1 μV)和偏置电流(典型值为 30 pA)的 AD8628 自稳零运算放大器。本电路的 C7 电容值为 2.2 pF,经过优化可以补偿 DAC 的外部输出电容。

请注意,AD8628 具有轨到轨输入和输出级,但输出只能在任一供电轨几毫伏范围内,具体值取决于负载电流。对于所示电路,输出摆幅可达到约 $-2.5\text{ V} \sim -1\text{ mV}$ 。

运算放大器的输入失调电压要乘以电路的可变噪声增益(由于存在 DAC 的代码相关输出电阻)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 ADR03 和 AD5546,LSB 大小为

$$\frac{2.5\text{ V}}{2^{16}} = 38\text{ }\mu\text{V}$$

自稳零运放 AD8628 的输入失调电压典型值为 1 μV ,与 LSB 大小相比可忽略不计。

运算放大器的输入偏置电流也会在电压输出上产生失调,其原因是偏置电流会流经反馈电阻 RFB。就 AD8628 而言,其输入偏置电流典型值仅为 30 pA,流经 RFB 电阻(通常为 10 k Ω)时仅产生 0.3 μV 的误差。

AD5546/AD5556 DAC 架构采用电流导引 R-2R 梯形电阻设计,要求使用外部基准电压源和运放来产生输出电压。AD5546 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{-V_{\text{REF}} \times D}{2^{16}}$$

其中 D 为输入码的十进制等效值。AD5556 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{-V_{\text{REF}} \times D}{2^{14}}$$

其中 D 为输入码的十进制等效值。

常见变化

针对多通道应用,可以使用 AD8628 的双通道版本 AD8629。ADR01 和 ADR02 也是低噪声基准电压源,与 ADR03 同属一个基准电压源系列。其他合适的低噪声基准电压源有 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

利用 AD5546/AD5556 DAC 中 R-2R 结构的乘法带宽特性,这些电路也可以用作可变增益元件。在此配置中,去除了外部精密基准电压源,并将要相乘的信号施加于 DAC 的基准输入引脚。

图1 单极性二象限乘法模式, $V_{OUT}=0\text{ V}\sim+V_{REF}$ (原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5546 和 AD5556 分别是 16 位和 14 位、精密、乘法、低功耗、电流输出、并行输入数模转换器,采用 2.7 V~5.5 V 单电源供电,四象限输出的乘法基准电压为±15 V。内置的四象限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量降至最少。

本电路使用高精度、高稳定性、2.5 V 精密基准电压源 ADR03。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(典型值为 1 μV)和偏置电流(典型值为 30 pA)的 AD8628 自稳零运算放大器。DAC 输出端的 2.2 pF 电容(C7)用来补偿 DAC 的外部输出电容。

请注意,AD8628 具有轨到轨输入和输出级,但输出只能在任一供电轨几毫伏范围内,具体值取决于负载电流。对于所示电路,输出摆幅可达到约 1 mV~+2.5 V。

运算放大器的输入失调电压要乘以电路的可变噪声增益(由于存在 DAC 的代码相关输出电阻)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 ADR03 和 AD5546,LSB 大小为

$$\frac{2.5 \text{ V}}{2^{16}} = 38 \mu\text{V}$$

自稳零运放 AD8628 的输入失调电压典型值为 1 μV,与 LSB 大小相比可忽略不计。运算放大器的输入偏置电流也会在电压输出上产生失调,其原因是偏置电流会流经反馈电阻 RFB。就 AD8628 而言,其输入偏置电流典型值仅为 30 pA,流经 RFB 电阻(通常为 10 kΩ)时仅产生 0.3 μV 的误差。

AD5546/AD5556 DAC 架构采用电流导引 R-2R 梯形电阻设计,要求使用外部基准电压源和运放,将单极性转换为输出电压。AD5546 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{-V_{\text{REF}} \times D}{2^{16}}$$

其中 D 为输入码的十进制等效值。

AD5556 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{-V_{\text{REF}} \times D}{2^{14}}$$

其中 D 为输入码的十进制等效值。

常见变化

AD8629 是 AD8628 的双通道版本。AD8605 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和低偏置电流特性。ADR01 和 ADR02 也是低噪声基准电压源,与 ADR03 同属一个基准电压源系列。其他合适的低噪声基准电压源有 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

利用 AD5546/AD5556 DAC 中 R-2R 结构的乘法带宽特性,这些电路也可以用作可变增益元件。在此配置中,去除了外部精密基准电压源,并将要相乘的信号施加于 DAC 的基准输入引脚。

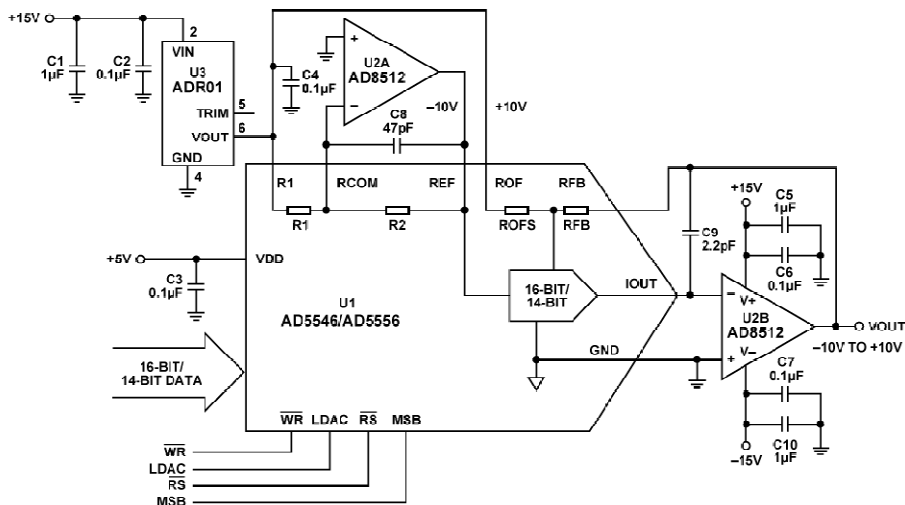
AD5546/AD5556 DAC 的精密、双极性配置(CN0024)

电路类型:乘法;优化特性:高性能、高精度;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0024/vc.html>

电路功能与优势

图 1 所示电路采用电流输出 DAC AD5546/AD5556、10 V 精密基准电压源 ADR01 和运算放大器 AD8512 实现精密、双极性数据转换。它具有精密、低噪声、高速输出电压能力,非常适合过程控制、自动测试设备和数字校准等应用。

图 1 双极性二象限乘法模式, $\pm 10 \text{ V}$ 输出(原理示意图)

电路描述

AD5546 和 AD5556 分别是 16 位和 14 位、精密、乘法、低功耗、电流输出、并行输入数模转换器,采用 2.7 V~5.5 V 单电源供电,四象限输出的乘法基准电压为 ± 15 V。内置的四象限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量降至最少。

第三部分 数模转换器(DAC)应用电路

本电路使用高精度、高稳定性、10 V 精密基准电压源 ADR01。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(典型值为 100 μV)和偏置电流(典型值为 21 pA)的 AD8512 运算放大器。C9 为补偿电容。本应用的 C9 电容值为 2.2 pF,经过优化可以补偿 DAC 的外部输出电容。

运算放大器的输入失调电压要乘以电路的可变噪声增益(由于存在 DAC 的代码相关输出阻抗)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 ADR01 和 AD5546,LSB 大小为

$$\frac{10\text{ V}}{2^{16}}=153\text{ }\mu\text{V}$$

AD8512 的输入失调电压典型值为 100 μV ,因此可提供充足的余量。

运算放大器的输入偏置电流也会在电压输出上产生失调,其原因是偏置电流会流经反馈电阻 RFB。就 AD8628 而言,其输入偏置电流典型值仅为 21 pA,流经 RFB 电阻(通常为 10 k Ω)时仅产生 0.21 μV 的误差。

AD5546/AD5556 DAC 架构采用电流导引 R-2R 梯形电阻设计,要求使用外部基准电压源和运放,将双极性转换为输出电压。AD5546 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}}=\frac{V_{\text{REF}}\times D}{2^{16}-1}-V_{\text{REF}}$$

其中 D 为输入码的十进制等效值;对于 16 位 DAC,D=0~65 535。AD5556 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}}=\frac{V_{\text{REF}}\times D}{2^{14}-1}-V_{\text{REF}}$$

其中 D 为输入码的十进制等效值;对于 14 位 DAC,D=0~16383。

常见变化

AD8605 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和低偏置电流特性。ADR02 和 ADR03 也是低噪声基准电压源,与 ADR01 同属一个基准电压源系列。其他合适的低噪声基准电压源有 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

利用 AD5546/AD5556 DAC 中 R-2R 结构的乘法带宽特性,这些电路也可以用作可变增益元件。在此配置中,去除了外部精密基准电压源,并将要相乘的信号施加于 DAC 的基准输入引脚。

第三部分 数模转换器(DAC)应用电路

利用 AD5546/AD5556 乘法 DAC
实现精密、交流基准信号衰减器(CN0025)

<http://www.analog.com/zh/verifiedcircuits/CN0025/vc.html>

电路功能与优势

图 1 所示电路利用 AD5546/AD5556 DAC 和 AD8610 精密运算放大器实现精密、交流信号衰减,它具有精密、低噪声、高速输出电压能力,非常适合过程控制、自动测试设备和数字校准等应用。

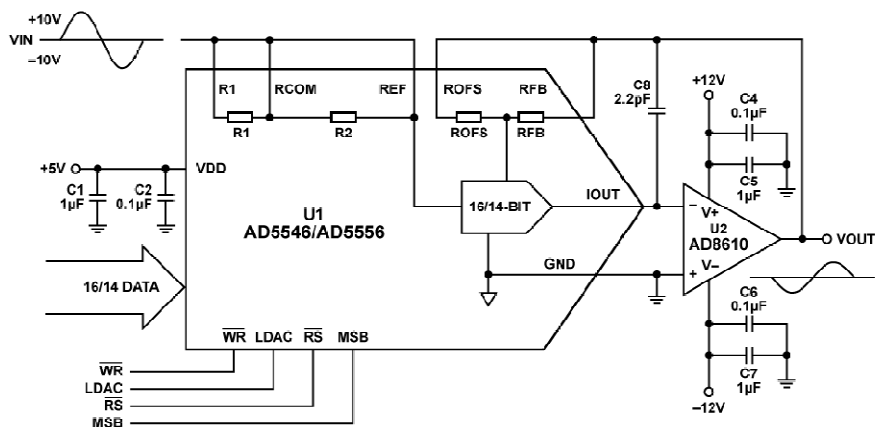


图 1 采用精密 DAC AD5546/56 和精密运算放大器 AD8610 的交流信号衰减配置(原理示意图)

电路描述

AD5546/AD5556 分别是精密、16/14 位、乘法、低功耗、电流输出、并行输入 DAC,采用 2.7 V 至 5.5 V 单电源供电,四象限输出的乘法基准电压为 ± 10 V。乘法带宽为 4 MHz。内置的四象限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量最少。除了能处理并行输入数据经过解码得到的数字波形之外,AD5546/AD5556 还能处理低频交流基准信号,适合信号衰减、通道均衡和波形产生等应用。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此本电路采用具有超低失调电压(B 级器件最大值为 $100\ \mu\text{V}$)和偏置电流(最大值为 $10\ \text{pA}$)的 AD8610 运算放大器。本电路的 C8 电容值为 $2.2\ \text{pF}$,经过优化后可以补偿 DAC 的外部输出电容。

第三部分 数模转换器(DAC)应用电路

利用 AD5547/AD5557 DAC 实现精密、单极性、反相转换(CN0026)

电路类型:乘法; 优化特性:高性能、高精度; 应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0026/vc.html>

电路功能与优势

图 1 所示电路采用电流输出 DAC AD5547/AD5557、精密基准电压源 ADR03 和运算放大器 AD8628 实现精密、单极性、反相数据转换。它具有精密、低噪声、高速输出电压能力,非常适合过程控制、自动测试设备和数字校准等应用。

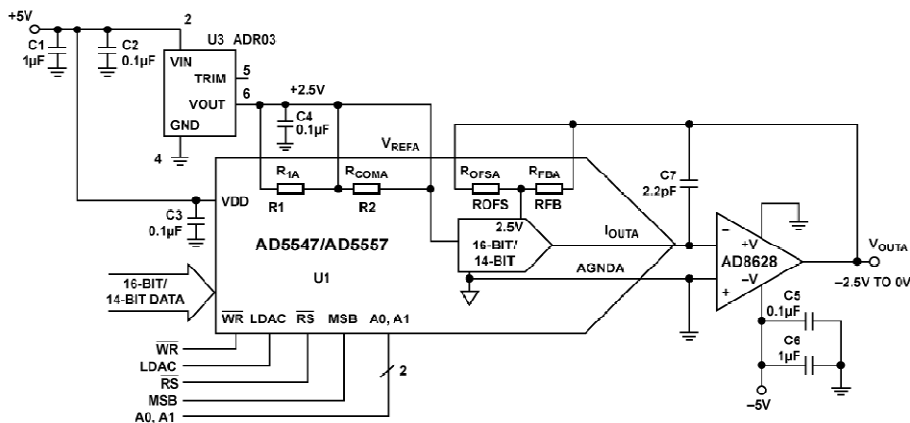


图 1 单极性二象限乘法模式, $V_{OUT}=0\text{ V}\sim -V_{REF}$ (原理示意图)

电路描述

AD5547/AD5557 分别是双通道、精密、16/14 位、乘法、低功耗、电流输出、并行输入数模转换器,采用 2.7 V~5.5 V 单电源供电,四象限输出的乘法基准电压为 $\pm 15\text{ V}$ 。内置的四象限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量降至最少。

本电路使用高精度、高稳定性、2.5 V 精密基准电压源 ADR03。基准电压源的温度系数

第三部分 数模转换器(DAC)应用电路

和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(典型值为 $1\mu\text{V}$)和偏置电流(典型值为 30pA)的 AD8628 自稳零运算放大器。补偿电容 C7 经过优化,可以补偿 DAC 的外部输出电容。

请注意,AD8628 具有轨到轨输入和输出级,但输出只能在任一供电轨几毫伏范围内,具体值取决于负载电流。对于所示电路,输出摆幅可达到约 $-2.5\text{V}\sim-1\text{mV}$ 。

运算放大器的输入失调电压要乘以电路的可变噪声增益(由于存在 DAC 的代码相关输出电阻)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 ADR03 和 AD5547,LSB 大小为

$$\frac{2.5\text{V}}{2^{16}} = 38\mu\text{V}$$

自稳零运放 AD8628 的输入失调电压典型值为 $1\mu\text{V}$,与 LSB 大小相比可忽略不计。

运算放大器的输入偏置电流也会在电压输出上产生失调,其原因是偏置电流会流经反馈电阻 RFB。就 AD8628 而言,其输入偏置电流典型值仅为 30pA ,流经 RFB 电阻(通常为 $10\text{k}\Omega$)时仅产生 $0.3\mu\text{V}$ 的误差。

AD5547/AD5557 DAC 架构采用电流导引 R-2R 梯形电阻设计,要求使用外部基准电压源和运放,以便转换为输出电压。AD5547 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{-V_{\text{REF}} \times D}{2^{16}}$$

其中 D 为输入码的十进制等效值。AD5557 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{-V_{\text{REF}} \times D}{2^{14}}$$

其中 D 为输入码的十进制等效值。

常见变化

针对多通道应用,可以使用 AD8628 的双通道版本 AD8629。AD8605 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和低偏置电流特性。ADR01 和 ADR02 也是低噪声基准电压源,与 ADR03 同属一个基准电压源系列。其他合适的低噪声基准电压源有 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

利用 AD5547/AD5557 DAC 中 R-2R 结构的乘法带宽特性,这些电路也可以用作可变增益元件。在此配置中,去除了外部精密基准电压源,并将要相乘的信号施加于 DAC 的基准输入引脚。

第三部分 数模转换器(DAC)应用电路

利用 AD5547/AD5557 DAC 实现精密、单极性、同相配置(CN0027)

电路类型:乘法; 优化特性:高性能、高精度; 应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0027/vc.html>

电路功能与优势

图 1 所示电路采用电流输出 DAC AD5547/AD5557、精密基准电压源 ADR03 和运算放大器 AD8628 实现精密、单极性、同相数据转换。它具有精密、低噪声、高速输出电压能力,非常适合过程控制、自动测试设备和数字校准等应用。

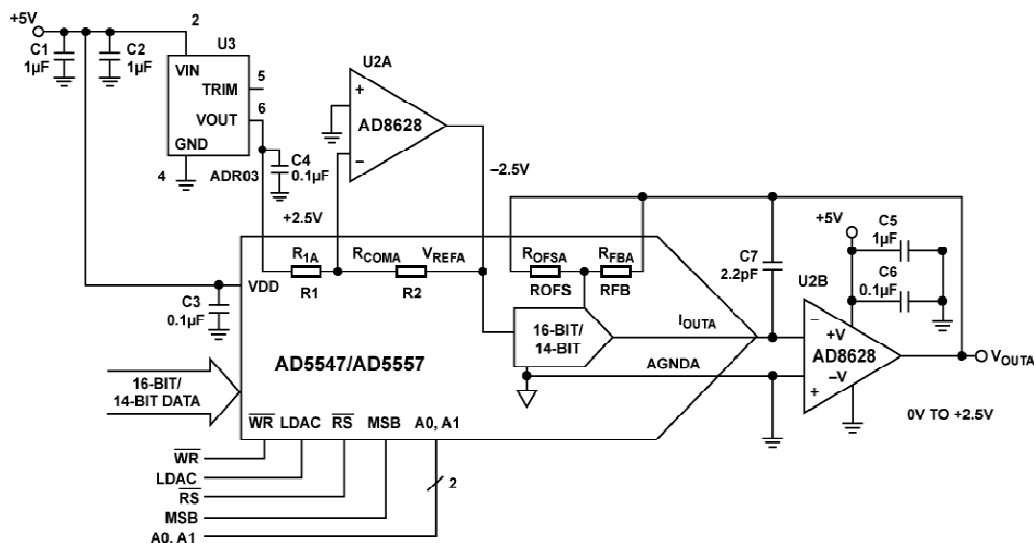


图 1 单极性二象限乘法模式, $V_{OUT}=0\text{ V}\sim+V_{REF}$ (原理示意图)

电路描述

AD5547/AD5557 分别是双通道、精密、16/14 位、乘法、低功耗、电流输出、并行输入数模

转换器,采用 2.7 V~5.5 V 单电源供电,四象限输出的乘法基准电压为 ± 15 V。内置的四象限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量降至最少。

本电路使用高精度、高稳定性、2.5 V 精密基准电压源 ADR03。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(典型值为 1 μ V)和偏置电流(典型值为 30 pA)的 AD8628 自稳零运算放大器。C7 为补偿电容。本应用的 C7 电容值为 2.2 pF,经过优化可以补偿 DAC 的外部输出电容。

请注意,AD8628 具有轨到轨输入和输出级,但输出只能在任一供电轨几毫伏范围内,具体值取决于负载电流。对于所示电路,输出摆幅可达到约 $+1$ mV~ $+2.5$ V。

运算放大器的输入失调电压要乘以电路的可变噪声增益(由于存在 DAC 的代码相关输出电阻)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 ADR03 和 AD5547,LSB 大小为

$$\frac{2.5 \text{ V}}{2^{16}} = 38 \mu\text{V}$$

自稳零运放 AD8628 的输入失调电压典型值为 1 μ V,与 LSB 大小相比可忽略不计。

运算放大器的输入偏置电流也会在电压输出上产生失调,其原因是偏置电流会流经反馈电阻 RFB。就 AD8628 而言,其输入偏置电流典型值仅为 30 pA,流经 RFB 电阻(通常为 10 k Ω)时仅产生 0.3 μ V 的误差。

AD5547/AD5557 DAC 架构采用电流导引 R-2R 梯形电阻设计,要求使用外部基准电压源和运放,以便转换为输出电压。AD5547 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{+V_{\text{REF}} \times D}{2^{16}}$$

其中 D 为输入码的十进制等效值。AD5557 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \frac{+V_{\text{REF}} \times D}{2^{14}}$$

其中 D 为输入码的十进制等效值。

常见变化

AD8629 是 AD8628 的双通道版本。AD8605 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和低偏置电流特性。ADR01 和 ADR02 也是低噪声基准

第三部分 数模转换器(DAC)应用电路

电压源,与 ADR03 同属一个基准电压源系列。其他合适的低噪声基准电压源有 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

利用 AD5547/AD5557 DAC 中 R-2R 结构的乘法带宽特性,这些电路也可以用作可变增益元件。在此配置中,去除了外部精密基准电压源,并将要相乘的信号施加于 DAC 的基准输入引脚。

AD5547/AD5557 DAC 的精密、双极性配置(CN0028)

电路类型:乘法;优化特性:高性能、高精度;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0028/vc.html>

电路功能与优势

图 1 所示电路采用电流输出 DAC AD5547/AD5557、精密基准电压源 ADR01 和运算放大器 AD8512 实现精密、双极性数据转换。它具有精密、低噪声、高速输出电压能力,非常适合过程控制、自动测试设备和数字校准等应用。

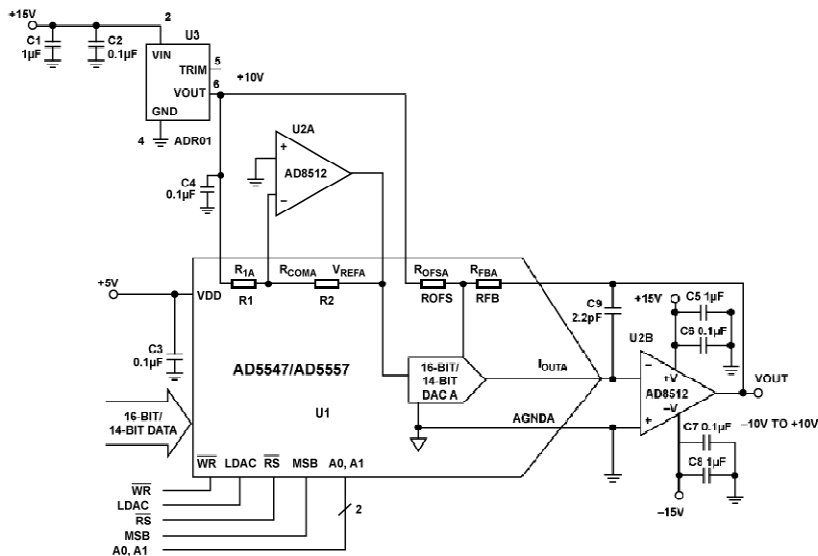


图 1 四象限乘法模式, $V_{OUT} = -V_{REF} \sim +V_{REF}$ (原理示意图)

电路描述

AD5547/AD5557 分别是双通道、精密、16/14 位、乘法、低功耗、电流输出、并行输入数模转换器,采用 2.7 V~5.5 V 单电源供电,四象限输出的乘法基准电压为 ± 15 V。内置的四象

第三部分 数模转换器(DAC)应用电路

限电阻有利于电阻匹配和温度跟踪,使多象限应用所需的元件数量降至最少。

本电路使用高精度、高稳定性、10 V 精密基准电压源 ADR01。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

本电路的电流电压转换(I-V)级中使用了运算放大器。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(B 级器件典型值为 80 μV)和偏置电流(典型值为 25 pA)的 AD8512 运算放大器。C9 为补偿电容。本应用的 C9 电容值为 2.2 pF,经过优化可以补偿 DAC 的外部输出电容。

运算放大器的输入失调电压要乘以电路的可变噪声增益(由于存在 DAC 的代码相关输出阻抗)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 ADR01 和 AD5547,LSB 大小为

$$\frac{10 \text{ V}}{2^{16}} = 153 \mu\text{V}$$

运算放大器的输入偏置电流也会在电压输出上产生失调,其原因是偏置电流会流经反馈电阻 RFB。就 AD8512 而言,其输入偏置电流典型值仅为 25 pA,流经 RFB 电阻(通常为 10 k Ω)时仅产生 0.25 μV 的误差。

AD5547/AD5557 DAC 架构采用电流导引 R-2R 梯形电阻设计,要求使用外部基准电压源和运放,以便转换为输出电压。AD5547 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \left[\frac{V_{\text{REF}} \times D}{2^{16}-1} \right] - V_{\text{REF}}$$

其中 D 为输入码的十进制等效值;对于 16 位 DAC, $D=0 \sim 65\,535$ 。

AD5557 的输出电压 V_{OUT} 可通过以下公式计算:

$$V_{\text{OUT}} = \left[\frac{V_{\text{REF}} \times D}{2^{14}-1} \right] - V_{\text{REF}}$$

其中 D 为输入码的十进制等效值;对于 14 位 DAC, $D=0 \sim 16\,383$ 。

常见变化

AD8605 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和低偏置电流特性。ADR02 和 ADR03 也是低噪声基准电压源,与 ADR01 同属一个基准电压源系列。其他合适的低噪声基准电压源有 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

利用 AD5547/AD5557 DAC 中 R-2R 结构的乘法带宽特性,这些电路也可以用作可变增益元件。在此配置中,去除了外部精密基准电压源,并将要相乘的信号施加于 DAC 的基准输入引脚。

利用 AD5390/AD5391/AD5392 DAC 实现 8-16 通道可编程电压以及出色的温度漂移性能(CN0029)

电路类型:多通道;优化特性:高性能、高精度、温度稳定性;应用:仪器仪表、过程控制
<http://www.analog.com/en/verifiedcircuits/CN0029/vc.html>

电路功能与优势

本电路为一种具有出色温度漂移性能的多通道 DAC 配置,如图 1 所示。它利用 AD5390/AD5391/AD5392 提供 8 至 16 个 DAC 通道,以及 12 至 14 位分辨率。ADR421/ADR431 精密基准电压源可确保电路的温度稳定性通常低于 3 ppm/C。

233

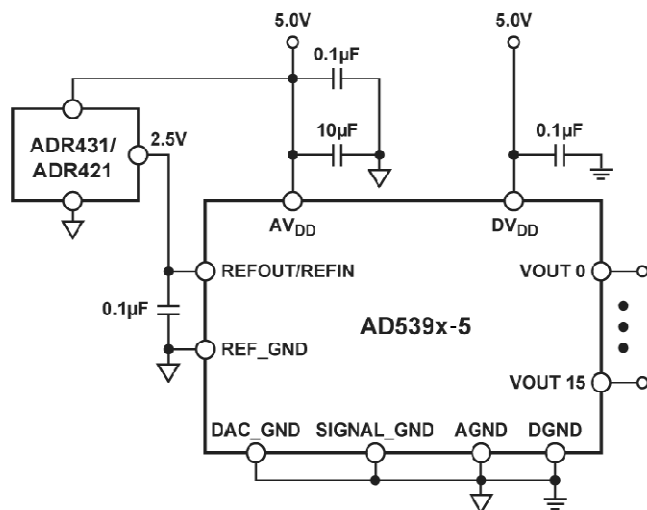


图 1 采用外部基准电压源的 AD5390/1/2-5 典型配置

电路描述

AD5390/AD5391 分别是完整的 16 通道、14 位和 12 位 DAC,采用单电源供电。AD5392

第三部分 数模转换器(DAC)应用电路

是一款完整的单电源、8 通道、14 位 DAC。这些器件提供 64 引脚 LFCSP 和 52 引脚 LQFP 两种封装。所有通道均具有一个轨到轨的片内输出放大器。

图 1 所示为采用外部基准电压源的 AD5390/1/2 典型配置。在所示电路中,所有 AGND、SIGNAL_GND 和 DAC_GND 引脚均连在一起,并连接至一个公共的 AGND。在 AD5390/1/2 器件上,AGND 与 DGND 连在一起。上电时,AD5390/1/2 默认采用外部基准电压源工作。

此设计使用两个独立的 5.0 V 电源,一个电源为基准电压源和 AD5390/1/2 的模拟部分(AVDD)供电,另一个电源为 AD5390/1/2 的数字部分(DVDD)供电。为获得最佳性能,务必使用线性稳压器驱动电路的模拟部分。如果用开关稳压器驱动数字部分,应注意将 DVDD 电源引脚上的开关噪声降至最低。AD5390/1/2 数字(DVDD)电源可以采用 3 V 或 5 V 电源,与数字元件接口时,这种电源可以带来极大的灵活性。如果通过线性稳压器来供电,则两个电源引脚可连在一起,使用共同的 5 V 电源。有关电源设计的指导信息,请参考 ADIsimPower 工具。

建议使用 0.1 μF 陶瓷电容和 10 μF 钽电容,对靠近器件的电源进行去耦。本应用中,AD5390/1/2 的基准电压从 2.5 V 外部基准电压源 ADR421 或 ADR431 获得。ADR431 具有较低的输出电压噪声,适合特别注重这一特性的应用,应使用 0.1 μF 电容在器件的 RE-FOUT/REFIN 引脚对基准电压源去耦。

常见变化

该电路的一种变化形式是 AD5390/1/2-3 采用 1.2 V 基准电压源 ADR280,所有其他连接和元件均与以上所述相同。

AD5390/91/92 通道监控功能(CN0030)

电路类型:多通道;优化特性:高性能、高精度、温度稳定性;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0030/vc.html>

电路功能与优势

图 1 所示电路通过实施一种辅助功能,使多通道系统中的所有通道都可以通过一个单节点轻松监控,这对系统调试、故障和诊断分析均很有帮助。

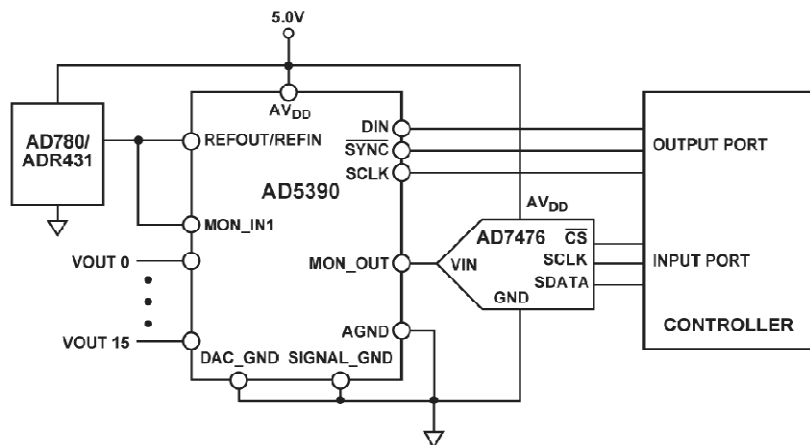


图 1 AD539x 通道监控功能

图 1 中的电路利用 AD5390/AD5391/AD5392 的内部多路复用器,使所有 DAC 输出通道均能独立地路由至一个单输出引脚(MON_OUT),并通过外部 8 到 12 位 ADC 监控。在可变光衰减器、自动测试设备(ATE)电平设置、仪器仪表和工业控制系统等应用中,选择 ADC 的重要标准是简单、易用。监控功能使能后,控制器输出端口会选择要监控的通道,输入端口则读取 ADC 转换的数据。

电路描述

AD5390/AD5391 分别是完整的 16 通道、14 位和 12 位 DAC,采用单电源供电。AD5392

第三部分 数模转换器(DAC)应用电路

是一款完整的单电源、8 通道、14 位 DAC。这些器件提供 64 引脚 LFCSP 和 52 引脚 LQFP 两种封装。所有通道均具有一个轨到轨的片内输出放大器。AD5390/91/92 内置通道监控功能,该功能由一个通过串行接口寻址的多路复用器实现,任意通道输出均可路由至监控输出(MON_OUT)引脚,以便利用一个外部 ADC 进行监控。任何通道要路由至 MON_OUT,首先必须在控制寄存器中使能该通道监控功能。AD5390/91/92 还含有通向内部多路复用器的非专用输入,因而用户能够监控来自基准电压源或电源等外部来源的输入。

AD7476 ADC 提供 12 位分辨率,采用 2.35 V~5.25 V 单电源供电,集成基准电压源,具有低功耗、小尺寸特点和串行接口,吞吐量最高可达 1 MSPS,并提供 6 引脚 SOT23 封装,能够满足应用要求。该器件的基准电压从 V_{DD} 内部获得,从而为 ADC 提供了最宽的动态输入范围,因此,其模拟输入范围为 $0 \sim V_{DD}$ 。转换速率由 SCLK 决定,吞吐量最高可达 1 MSPS。在能接受较低分辨率转换的应用中,可以使用 AD7476 的引脚兼容产品(10 位 AD7477 和 8 位 AD7478)。

AD5390/91/92 与 AD7476 组合可提供一个完整的 8/16 通道模拟输出控制解决方案,并针对系统调试、故障和诊断分析实现节省空间的监控功能。

利用 8-12 位 DAC AD5426/32/43 实现单极性、精密直流转换(CN0034)

电路类型:乘法;优化特性:高性能、高精度、温度稳定性;应用:仪器仪表、过程控制
<http://www.analog.com/en/verifiedcircuits/CN0034/vc.html>

电路功能与优势

图 1 所示电路为一种高性能、单极性、精密直流 DAC 配置,采用 AD5426/AD5432/AD5443 系列精密乘法 DAC、低噪声运算放大器 AD8065 以及精密基准电压源 ADR01。运算放大器可决定电路的整体精度或速度性能,因此高精度、低噪声运算放大器 AD8065 非常适合注重性能的应用。该电路还采用高精度、高稳定性、10 V 精密基准电压源 ADR01。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,因此也是此类应用的理想器件。

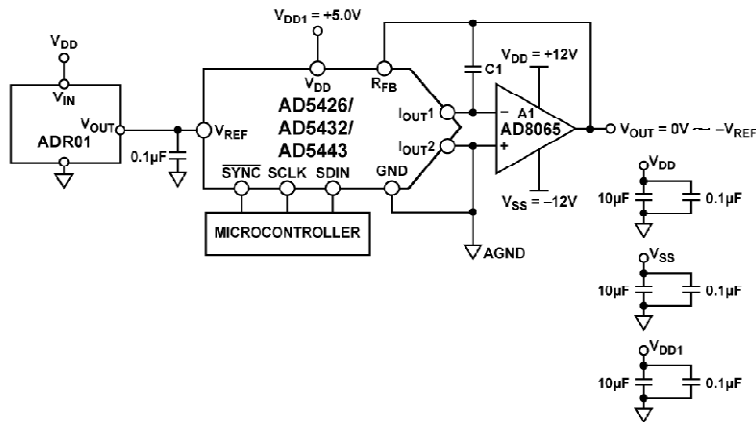


图 1 单极性精密直流配置

电路描述

该电路采用 CMOS、电流输出 DAC AD5426/AD5432/AD5443,可分别提供 8 位、10 位和

第三部分 数模转换器(DAC)应用电路

12 位操作。由于这是一款电流输出 DAC,因此需要一个运算放大器在 DAC 的输出端进行电流电压(I-V)转换。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,所以该电路采用具有超低失调电压和偏置电流的 AD8065 运算放大器。AD8065 与 AD5426/32/43 可以通过配置,轻松提供二象限乘法操作或单极性输出电压摆幅,如图 1 所示。

当输出放大器以单极性模式连接时,输出电压可由下式得出:

$$V_{\text{OUT}} = -V_{\text{REF}}(D/2^N)$$

其中 D 为载入 DAC 数字字的小数表示, N 为位数; D=0~255(8 位 AD5426); D=0~1 023(10 位 AD5432); D=0~4 095(12 位 AD5443)。

运算放大器的输入失调电压要乘以电路的可变增益(由于存在 DAC 的代码相关输出阻抗)。由于放大器的输入电压出现失调,因而两个相邻数字小数之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。

常见变化

OP1177 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和超低偏置电流特性。

10.0 V 输出 ADR01 可以用 ADR02 或 ADR03 代替,二者均为低噪声基准电压源,与 ADR01 同属一个基准电压源系列,分别提供 5.0 V 和 2.5 V 输出。ADR445 和 ADR441 超低噪声基准电压源也是合适的替代器件,分别提供 5.0 V 和 2.5 V 输出。请注意,基准输入电压的大小受所选运算放大器的轨到轨电压限制。

8 位至 12 位 DAC AD5426/AD5432/AD5443 的精密、双极性配置(CN0036)

优化特性:高分辨率;应用:楼宇控制、仪器仪表、医疗、运动控制、过程控制、安保与监控
<http://www.analog.com/en/verifiedcircuits/CN0036/vc.html>

电路功能与优势

图 1 所示电路采用精密乘法 DAC 和低噪声运算放大器,构成双极性、精密直流 DAC 配置。DAC 是核心可编程元件,所选的放大器可决定精度或速度性能。对于精密、高精度、低噪声应用,可以用 AD8066 等双通道运算放大器来提供电流电压转换和双极性输出。

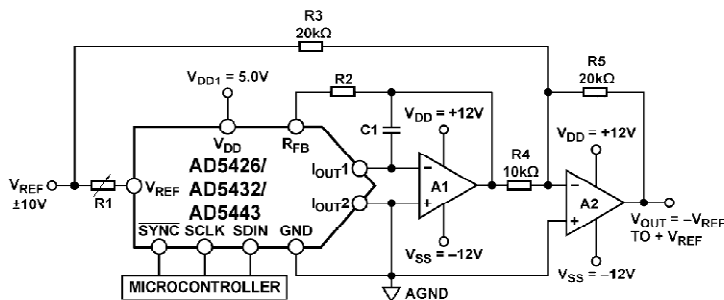


图 1 双极性精密直流转换(原理示意图)

电路描述

本电路利用一个运放,通过配置即可提供二象限乘法操作。只连接一个运放(A1)时,A1的输出电压可由下式得出:

$$V_{OUT(AI)} = -V_{REF} (D/2^N)$$

其中 D 为载入 DAC 的数字字, N 为位数: D=0~255(8 位 AD5426); D=0~1 023(10 位 AD5432); D=0~4 095(12 位 AD5443)。

在一些应用中,可能需要实现全四象限乘法操作或双极性输出摆幅,这可以利用另一个外部放大器(A2)和一些外部电阻来轻松实现,如图1所示。本电路中,第二放大器A2提供两倍

第三部分 数模转换器(DAC)应用电路

增益,利用基准电压提供的偏置电压使外部放大器偏置,便可实现全四象限乘法操作。根据电路的传递函数,正负输出电压由通过输入数据 D 产生,D 从代码 0($V_{OUT} = -V_{REF}$)递增至中间电平($V_{OUT} = 0\text{ V}$),和满量程($V_{OUT} = +V_{REF}$)。 V_{OUT} 的计算公式如下:

$$V_{OUT} = V_{REF} \times (D/2^{N-1}) - V_{REF}$$

其中 D 为载入 DAC 的数字字,N 为位数; $D=0\sim 255$ (8 位 AD5426); $D=0\sim 1\,023$ (10 位 AD5432); $D=0$ 至 4 095(12 位 AD5443)。

本电路采用高精度、高稳定性、10 V 精密基准电压源 ADR01,它与电路的 V_{REF} 输入相连,如图 1 所示。基准电压源的温度系数和长期漂移是要求高精度转换应用的主要考虑因素,因此该器件是理想选择。

运算放大器的电源电压会限制 DAC 可以使用的基准电压。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压(典型值为 0.4 mV)和偏置电流(典型值为 2 pA)的 AD8066 运算放大器。

运算放大器 A1 的输入失调电压要乘以电路的可变噪声增益(因为存在 DAC 的代码相关输出阻抗)。由于放大器的输入电压失调,两个相邻数字码之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保沿各代码步进时保持单调性,输入失调电压应为 LSB 的一小部分。对于 12 位 AD5443,LSB 大小为 $10\text{ V}/2^{12} = 2.44\text{ mV}$,而 AD8066 的输入失调电压仅为 0.4 mV。

为使电路正常工作,必须采用出色的接地、布局和去耦技术。所有电源引脚均应采用低电感、0.1 μF 陶瓷电容直接在引脚上去耦。对地连接应直接与较大面积的接地层相连。在每个电源进入印刷电路板的位置,建议采用 1 μF 至 10 μF 电解电容进行额外去耦。为简明起见,图 1 未显示这些去耦电容。

常见变化

OP2177 是另一款适合该电流电压转换电路的出色的双通道运算放大器,它同样具有低失调电压(典型值为 15 μV)和超低偏置电流(典型值为 0.5 nA)特性。ADR02 和 ADR03 也是适用的低噪声基准电压源,分别提供 5.0 V 和 2.5 V 输出,与 ADR01 同属一个基准电压源系列。另一种适用的低噪声基准电压源系列产品是 ADR441 和 ADR445。请注意,基准输入电压 V_{REF} 的值受所选运算放大器的轨到轨输出电压摆幅限制。

利用 AD5426/32/43、 Iout DAC 处理交流信号(CN0037)

电路类型:乘法;优化特性:高性能;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0037/vc.html>

电路功能与优势

图 1 所示电路利用电流输出 DAC AD5426/32/43 和一个运算放大器,提供二象限信号乘法功能。它的乘法带宽最高可达 10 MHz,因而用户能够精确调理带宽最高为该频率的交流信号。该电路非常适合通信、工业和医疗市场中的交流信号调理应用。

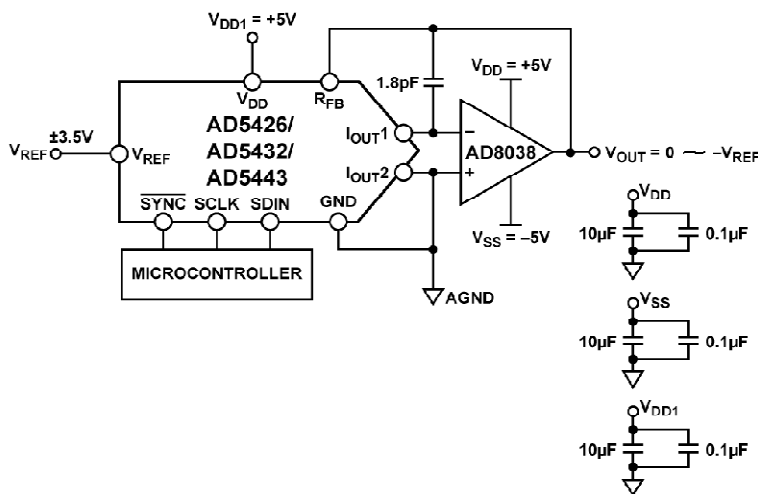


图 1 交流信号处理配置

电路描述

AD5426、AD5432 和 AD5443 分别是 CMOS、8/10/12 位、电流输出数模转换器。这些器件采用 +2.5 V 至 +5.5 V 电源供电,因而适合电池供电应用以及信号衰减、通道均衡和波形

第三部分 数模转换器(DAC)应用电路

生成等许多其他应用。最大信号范围可以达到 $\pm 12\text{ V}$,但输出要受所用放大器的电源电压限制。图 1 显示了用于交流信号处理的 Iout DAC 典型应用电路。利用一个单路运算放大器,通过配置这些器件,可以轻松提供二象限乘法操作或单极性输出电压摆幅,如图 2 所示。当输出放大器以单极性模式连接时,输出电压可由下式得出:

$$V_{\text{OUT}} = -V_{\text{REF}}(D/2^N)$$

其中; D 为载入 DAC 数字字的小数表示。

$D=0\sim 255$ (8 位 AD5426); $D=0\sim 1\,023$ (10 位 AD5432); $D=0\sim 4\,095$ (12 位 AD5443); N 为位数。 V_{REF} 为交流输入信号。图 2 所示为交流乘法带宽曲线,它实质上是交流基准电压施加于基准电压输入引脚时的 DAC 频率响应曲线。图 2 显示,该器件可以处理最高 10 MHz 的 $\pm 3.5\text{ V}$ 交流波形。

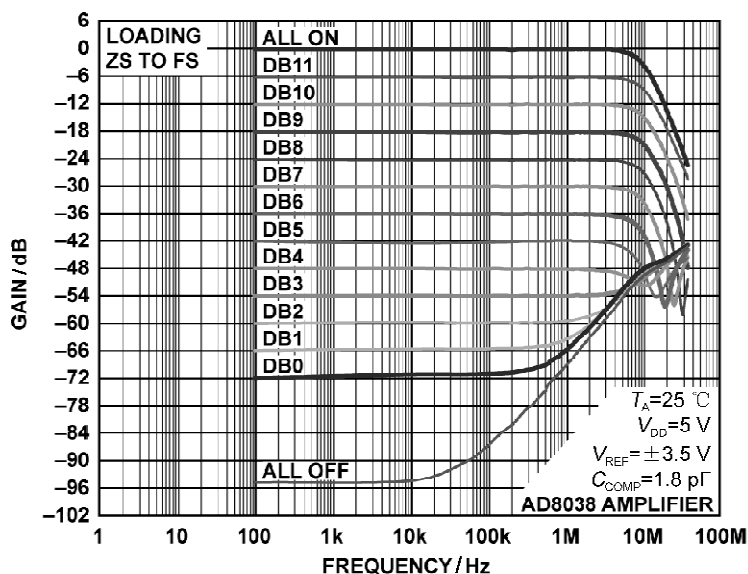


图 2 交流乘法带宽性能

采用 AD5426/AD5432/AD5443 电流输出 DAC 的可编程增益元件(CN0038)

优化特性:高分辨率;应用:楼宇控制、仪器仪表、医疗、运动控制、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0038/vc.html>

电路功能与优势

图 1 所示电路利用乘法 DAC 和运算放大器提供可编程增益功能。最大增益值和温度系数由外部电阻设置,可编程增益的分辨率由 DAC 的分辨率设置。

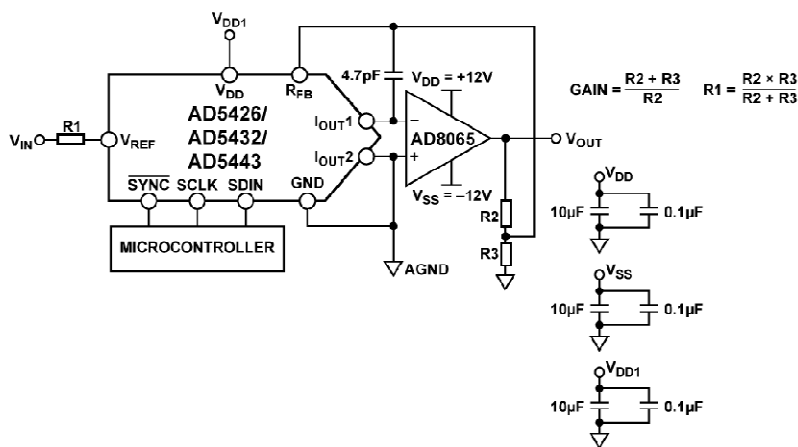


图 1 采用电流输出 DAC 的可编程增益电路(原理示意图)

电路描述

图 1 所示电路就是推荐用来提高电路增益的方法。R1、R2 和 R3 应具有相似的温度系数,但不必与 DAC 的温度系数相匹配。在要求增益大于 1 的电路中,推荐使用这种方法。增益为:

$$V_{OUT} = -\text{增益} \times V_{IN} \times (D/2^N)$$

第三部分 数模转换器(DAC)应用电路

其中 D 为载入 DAC 的数字字, N 为位数; $D=0\sim 255$ (8 位 AD5426); $D=0\sim 1\,023$ (10 位 AD5432); $D=0\sim 4\,095$ (12 位 AD5443)。

该电路的主要优势就是能够利用电阻匹配解决增益温度系数误差问题。外部电阻的温度系数需要彼此匹配,但不必与 DAC 内部梯形电阻的温度系数相匹配。

之所以需要电阻 R_1 , 是因为 R_1 加上 DAC 的输入阻抗必须等于总反馈电阻, 即 $R_{FB} + R_2 \parallel R_3$ 。DAC 的输入阻抗为 R_{FB} , 因此

$$R_1 + R_{FB} = R_{FB} + R_2 \parallel R_3$$

$$R_1 = R_2 \parallel R_3$$

R_1 和 R_2 的值必须适当选择, 这样对于给定的电源电压, 输出电压才不会超过运算放大器的输出范围。另外还应注意, 运算放大器的偏置电流乘以总反馈电阻 ($R_{FB} + R_2 \parallel R_3$), 即可产生相应的失调电压。因此, R_1 和 R_2 的值不能太大, 否则将对总输出失调电压产生显著影响。

运算放大器的输入失调电压要乘以电路的可变增益 (由于存在 DAC 的代码相关输出阻抗)。由于放大器的输入电压出现失调, 因而两个相邻数字小数之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加, 引起差分线性误差; 如果该误差足够大, 可能会导致 DAC 非单调。AD8065 借助其低输入失调电压和低偏置电流特性可解决这一问题。

常见变化

OP1177 是另一款适合该电流电压转换电路的优秀运算放大器, 它同样具有低失调电压和超低偏置电流特性。至于基准电压源的选择, 输入电压会受所选运算放大器的轨到轨电压限制, 增益则同样由电阻 R_2 和 R_3 设置。

利用 8-14 位 DAC AD5450/1/2/3 实现单极性、精密直流数模转换(CN0052)

电路类型:乘法; **优化特性:**高性能、高精度; **应用:**仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0052/vc.html#>

电路功能与优势

图 1 所示电路为一种高性能、单极性、精密 DAC 配置,采用 AD5450/AD5451/AD5452/AD5453 系列精密乘法 DAC,低噪声、高精度运算放大器 OP177 以及精密基准电压源 ADR01。运算放大器可决定电路的整体直流精度性能,因此高精度、低噪声运算放大器 OP177 非常适合于注重性能的应用。该电路还采用高精度、高稳定性、10 V 精密基准电压源 ADR01。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,所以是此类应用的理想器件。

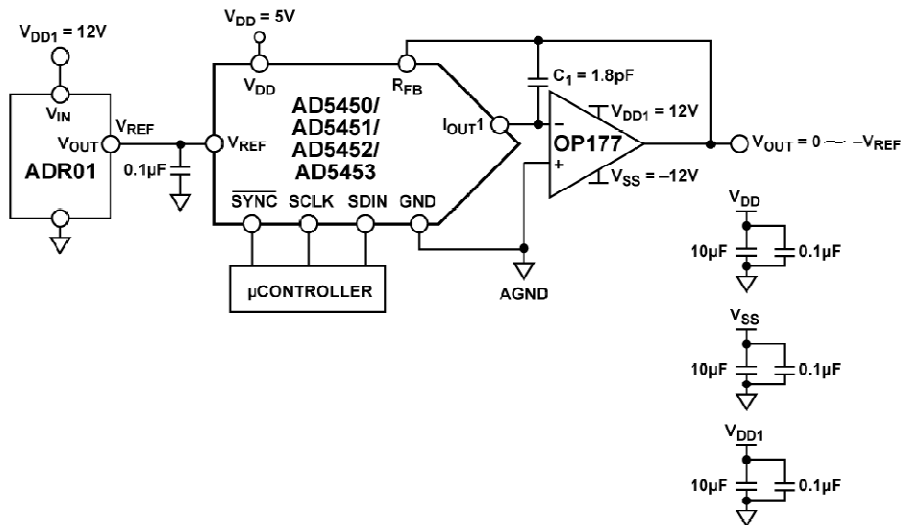


图 1 单极性精密直流配置

第三部分 数模转换器(DAC)应用电路

电路描述

该电路采用 CMOS、电流输出 DAC AD5450/51/52/53,可分别提供 8 位、10 位、12 位和 14 位操作。由于这是一款电流输出 DAC,因此需要一个运算放大器在 DAC 的输出端进行电流电压(I-V)转换。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,所以该电路采用具有超低失调电压和偏置电流的 OP177 运算放大器。OP177 和 AD5450/1/2/3 可以通过配置,轻松实现二象限乘法操作或单极性输出电压摆幅,如图 1 所示。AD5450/51/52/53 均采用 5 V CMOS 工艺设计,电源电压 V_{DD} 为 2.5 V~5.5 V。AD5450/51/52/53 接受最高达 10 V 的 V_{REF} 输入范围,如图 1 中的基准电压源 ADR01 所示,该基准电压源要求最小电源电压(V_{DD1})为 12 V,并可采用给输出放大器供电的同一电源电压驱动。

当输出放大器以单极性模式连接时,输出电压可由下式得出:

$$V_{OUT} = -V_{REF}(D/2^N)$$

其中 D 为载入 DAC 数字字的小数表示,N 为位数; $D=0\sim 255$ (8 位 AD5450); $D=0\sim 1\,023$ (10 位 AD5451); $D=0\sim 4\,095$ (12 位 AD5452); $D=0\sim 16\,383$ (14 位 AD5453)。

运算放大器的输入失调电压也会和电路的可变增益(由于存在 DAC 的代码相关输出电阻)相乘。由于放大器的输入电压出现失调,因而两个相邻数字小数之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保整个代码内步进时保持单调性,输入失调电压应为 LSB 的一小部分。

相对精度或端点非线性是确定 DAC 电路精度性能时运用最广泛的技术之一。它测量一条穿过 DAC 传递函数端点直线的最大偏离量,测量在零电平和满量程调整之后进行,一般以 LSB 表示。图 2 显示图 1 中采用 14 位 DAC AD5453 和 OP177 放大器的电路性能。

在任何注重精度的电路中,精心考虑电源和接地回路布局有助于确保达到额定性能。AD5450/51/52/53 DAC 的印制电路板应采用模拟部分与数字部分分离设计,并限制在某些电路板区域内。如果 DAC 所在系统中有多器件要求 AGND 至 DGND 连接,则只能在一个点上连接。星形接地点应尽可能靠近器件。这些 DAC 应采用足够大的电源旁路电容 $10\,\mu\text{F}$,与电源上的 $0.1\,\mu\text{F}$ 电容并联,并且尽可能靠近封装,最好是正对着器件。 $0.1\,\mu\text{F}$ 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESI),与高频时提供低阻抗接地路径的普通陶瓷型电容一样,能够处理内部逻辑开关所引起的瞬态电流。电源处也应当运用低 ESR $1\,\mu\text{F}\sim 10\,\mu\text{F}$ 钽电容,以便尽可能减少瞬态干扰,并滤除低频纹波。 V_{REF} 与 R_{FB} 之间的 PCB 金属走线也应当匹配,使增益误差达到最小。为了优化高频性能,电流电压放大器应尽可能靠近 DAC。这个已验证电路的原理图和布局请参见 AD5450/51/52/53 数据手册中的图 61 至图 64。

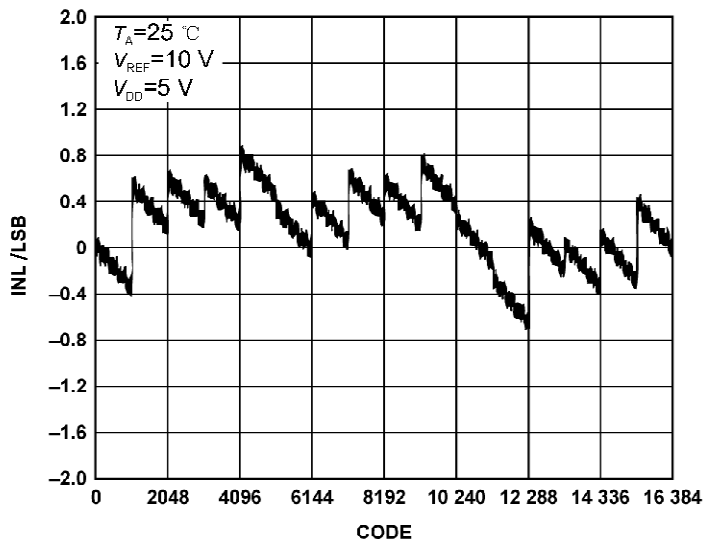


图 2 AD5453 相对精度图

常见变化

OP1177 和 AD8065 均为适合电流电压转换电路的出色的运算放大器产品,二者皆具有低失调电压和超低偏置电流特性。

10.0 V 输出 ADR01 可以用 ADR02 或 ADR03 代替,二者均为低噪声基准电压源,与 ADR01 同属一个基准电压源系列,分别提供 5.0 V 和 2.5 V 输出。ADR445 和 ADR441 超低噪声基准电压源也是合适的替代器件,分别提供 5.0 V 和 2.5 V 输出。请注意,基准输入电压的大小受所选运算放大器的轨到轨电压限制。

第三部分 数模转换器(DAC)应用电路

8-14 位 DAC AD5450/1/2/3 的精密、双极性配置(CN0053)

电路类型:乘法;优化特性:高性能、高精度;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0053/vc.html>

电路功能与优势

图1所示电路为一种双极性、精密DAC配置,采用精密乘法DAC AD5450/AD5451/AD5452/AD5453 和低噪声运算放大器 AD8066。DAC 是核心可编程元件,放大器选择则决定精度或速度性能。对于精密、高精度、低噪声应用,可以用 AD8066 等双路运算放大器来提供电流电压转换和信号调理。驱动 V_{REF} 输入需采用 ADR01 等低噪声基准电压源,利用一个低噪声、低带宽输出放大器则可获得最佳输出噪声性能。该电路的主要优势:基准电压输入阻抗恒定、恒定,并且 V_{REF} 可以超过 DAC V_{DD} 电源电压。

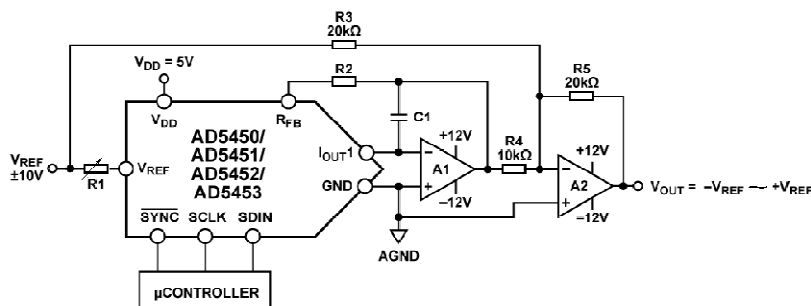


图1 双极性精密直流转换

电路描述

在许多应用中,可能需要产生全四象限乘法操作或双极性输出摆幅,如图1所示。利用以A1和A2表示的一个双路放大器和一些外部电阻即可轻松实现。在该电路中,放大器A1执行电流至电压转换,第二个放大器A2提供两倍的增益。利用基准电压提供的偏置电压使外部放大器偏置,便可实现全四象限乘法操作。在直流应用中,驱动基准输入的适用基准电压源

是 ADR01,这是一款高精度、高稳定性、10 V 精密基准电压源。基准电压源的温度系数和长期漂移性能均为要求高精度转换应用的主要考虑因素,所以是此类应用的理想器件。

AD5450/51/52/53 均采用 5 V CMOS 工艺设计,电源电压 V_{DD} 为 2.5 V~5.5 V。AD5450/51/52/53 接受最高达 10 V 的 V_{REF} 输入范围,如图所示;输出放大器的电源必须是双极性电源,并具有足够的动态余量以适应模拟输出范围。此电路的传递函数显示,当输入数据 D 从代码 0($V_{OUT} = -V_{REF}$)递增至中量程($V_{OUT} = 0$ V)、满量程($V_{OUT} = +V_{REF}$)时,正负输出电压均会产生。 V_{OUT} 以下式表示:

$$V_{OUT} = [V_{REF} \times D / 2^{(N-1)}] - V_{REF}$$

其中 N 为 DAC 的分辨率,D 为载入 DAC 的数字字。D=0~255(8 位 AD5450);D=0~1 023(10 位 AD5451);D=0~4 095(12 位 AD5452);D=0~16 383(14 位 AD5453);N 为位数。

此电路的电流电压转换(I-V)级中使用了运算放大器。该运算放大器的电源电压限制了 DAC 可以使用的基准电压。运算放大器的偏置电流和失调电压均为选择精密电流输出 DAC 的重要标准,因此该电路采用具有超低失调电压和偏置电流的 AD8066 运算放大器。运算放大器的输入失调电压也会和电路的可变增益(由于存在 DAC 的代码相关输出电阻)相乘。由于放大器的输入电压出现失调,因而两个相邻数字小数之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。一般而言,为了确保整个代码内步进时保持单调性,输入失调电压应为 LSB 的一小部分。补偿电容 C1 用来防止闭环应用中出现响铃振荡或不稳定问题,可用典型值范围为 1 pF~5 pF。

在任何注重精度的电路中,精心考虑电源和接地回路布局有助于确保达到额定性能。AD5450/51/52/53 DAC 的印制电路板应采用模拟部分与数字部分分离设计,并限制在某些电路板区域内。如果 DAC 所在系统中有多个器件要求 AGND 至 DGND 连接,则只能在一个点上连接。星形接地点应尽可能靠近器件。这些 DAC 应具有足够大的电源旁路电容 10 μ F,与电源上的 0.1 μ F 电容并联,并且尽可能靠近封装,最好是正对着器件。0.1 μ F 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESI),与高频时提供低阻抗接地路径的普通陶瓷型电容一样,能够处理内部逻辑开关所引起的瞬态电流。电源处也应当运用低 ESR 1 μ F~10 μ F 钽电容,以便尽可能减少瞬态干扰,并滤除低频纹波。 V_{REF} 与 R_{FB} 之间的 PCB 金属走线也应当匹配,使增益误差达到最小。为了优化高频性能,电流电压放大器应尽可能靠近 DAC。

常见变化

OP2177 是另一款适合该电流电压转换电路的优秀双路运算放大器,它同样具有低失调电压和超低偏置电流特性。ADR02 和 ADR03 也是适用的低噪声基准电压源,分别提供 5.0 V 和 2.5 V 输出,与 ADR01 同属一个基准电压源系列。另一种适用的低噪声基准电压源系列是 ADR441 和 ADR445。基准输入电压的大小受所选运算放大器的轨到轨电压限制。

第三部分 数模转换器(DAC)应用电路

利用 AD5450/1/2/3 电流
输出 DAC 处理交流信号(CN0054)

电路类型:乘法;优化特性:高性能、高精度;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0054/vc.html>

电路功能与优势

图 1 所示电路利用 AD5450/AD5451/AD5452/AD5453 电流输出 DAC 和 AD8038 运算放大器可实现二象限信号乘法功能。它的乘法带宽最高可达 12 MHz,因而用户能够精确调理带宽最高为该频率的交流信号。该电路非常适合通信、工业和医疗市场中的交流信号调理应用。

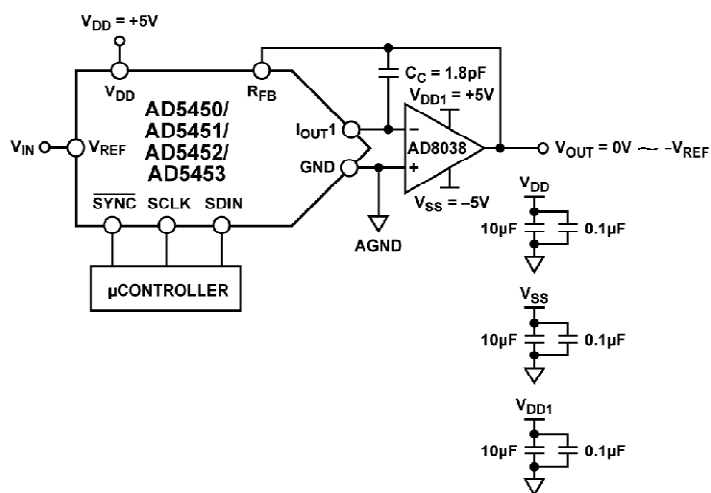


图 1 交流信号处理配置

电路描述

图 1 显示了交流信号处理应用中 I_{OUT} DAC 的典型应用电路配置。利用 AD8038 运算放大

器,AD5450/51/52/53 DAC 可以通过配置,轻松实现二象限乘法操作或单极性输出电压摆幅。AD5450、AD5451、AD5452 和 AD5453 分别是 CMOS、8/10/12/14 位、电流输出数模转换器。这些器件采用+2.5 V~+5.5 V V_{DD} 电源供电,因而适合电池供电应用及其他众多应用,包括信号衰减、通道均衡和波形生成。AD8038 是一款高速电压反馈型放大器,具有极低的静态电流,采用+5 V V_{DD1} 和-5 V V_{SS} 双电源供电,提供 425 V/ μ s 的高压摆率,在本电路中用作电流电压转换器。采用图 1 中的配置,输出电压可由下式得出:

$$V_{OUT} = -V_{IN} \times (D/2^N)$$

其中:D 为载入 DAC 的数字字。

$D=0 \sim 255$ (8 位 AD5450); $D=0 \sim 1\,023$ (10 位 AD5451); $D=0 \sim 4\,095$ (12 位 AD5452); $D=0 \sim 16\,383$ (14 位 AD5453); N 为位数。 V_{IN} 施加于 DAC 的基准电压输入,在此配置中为交流输入信号。本电路所用的补偿电容 C_C 可控制电路的动态性能,从而有效地确定电路建立时间和输出过冲特性。图 2 显示了图 1 电路中测得的交流乘法带宽,这实质上是将交流基准电压施加于 DAC 基准电压输入引脚时 DAC 的频率响应曲线。该图显示乘法带宽最高达到 12 MHz。

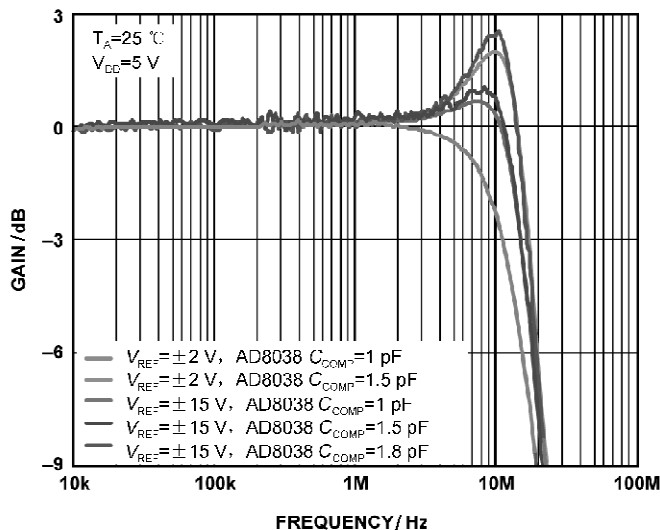


图 2 交流乘法带宽性能

在任何注重交流性能的电路中,必须精心考虑布局,确保实现额定性能。AD5450/AD5451/AD5452/AD5453 DAC 的印制电路板应采用模拟部分与数字部分分离设计,并限制在某些电路板区域内。如果 DAC 所在系统中有多个器件要求 AGND 至 DGND 连接,则只能在一个点上连接。星形接地点应尽可能靠近器件。这些 DAC 应具有足够大的电源旁路电容 10 μ F,与电源上的 0.1 μ F 电容并联,并且尽可能靠近封装,最好是正对着器件。0.1 μ F 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESL),与高频时提供低阻抗接地路径的

第三部分 数模转换器(DAC)应用电路

普通陶瓷型电容一样,能够处理内部逻辑开关所引起的瞬态电流。电源处也应当运用低 ESR $1\mu\text{F}$ 至 $10\mu\text{F}$ 钽电容,以便尽可能减少瞬态干扰,并滤除低频纹波。 V_{REF} 与 R_{FB} 之间的 PCB 金属走线也应当匹配,使增益误差达到最小。为了优化高频性能,电流电压放大器应尽可能靠近 DAC。内置一个补偿电容 C_c 会影响电路的过冲和建立时间特性,如图 2 所示。这个已验证电路的原理图和布局请参见 AD5450/51/52/53 数据手册中的图 61~图 64。

采用 AD5450/1/2/3 电流输出 DAC 系列的 可编程增益元件(CN0055)

电路类型:乘法;优化特性:高性能、高精度;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0055/vc.html>

电路功能与优势

在要求 DAC 输出电压范围大于输入电压的应用中,可以采用可编程增益电路。图 1 所示电路利用一个乘法 DAC AD5450/51/52/53 和一个快速、低失调运算放大器 AD8065 提供可编程增益功能。最大增益值和温度系数由外部电阻设置,增益分辨率由 DAC 设置。

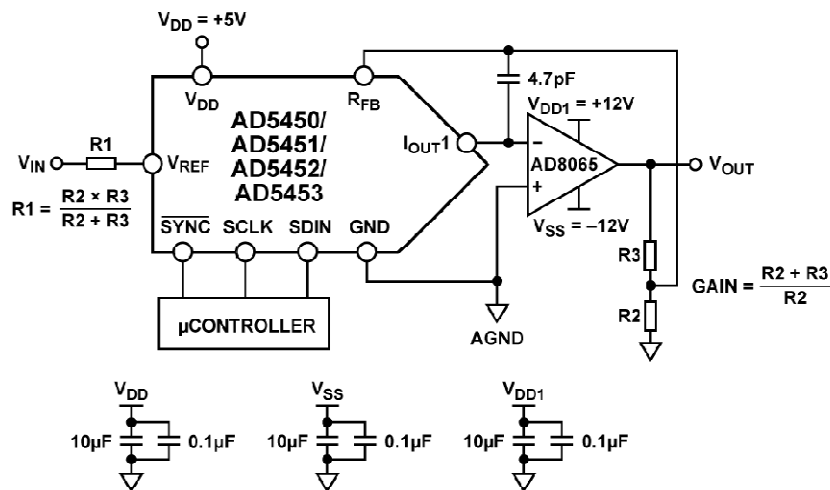


图 1 提高电流输出 DAC 的增益

电路描述

图 1 所示电路就是推荐用来提高电路增益的方法。 R_1 、 R_2 和 R_3 应具有相似的温度系数,但不必与 DAC 的温度系数相匹配。在要求增益大于 1 的电路中,推荐使用这种方法。

第三部分 数模转换器(DAC)应用电路

$$V_{OUT} = -\text{增益} \times V_{IN} \times (D/2^N)$$

其中 D 为载入 DAC 数字字的小数表示。D=0~255(8 位 AD5450);D=0~1 023(10 位 AD5451);D=0~4 095(12 位 AD5452);D=0~16 383(14 位 AD5453);N 为位数。

该电路的主要优势就是能够解决增益温度系数误差问题。外部电阻的温度系数需要匹配,但不必与 DAC 梯形电阻的温度系数相匹配。

R1 的前提条件是 DAC 的等效输入阻抗与 R1 之和需要与 DAC 的反馈电阻 R_{FB} 与 $R2 || R3$ 之和匹配。R1 和 R2 的值必须适当选择,使得输出电压不超过运算放大器的电源电压范围。另外还应注意,运算放大器的偏置电流乘以 DAC 的反馈电阻 $R_{FB} + R2 || R3$,即可产生相应的失调电压。因此,R1 和 R2 的值不能太大,否则将对总失调电压产生显著影响。

AD5450/51/52/53 均采用 5 V CMOS 工艺设计,电源电压 V_{DD1} 为 2.5 V~5.5 V。输出放大器采用双电源电压驱动(V_{DD}/V_{SS}),并且电压需要足够大才能适应电路的模拟输出范围,一般为 ± 12 V 电源。4.7 pF 电容用来防止闭环应用中的响铃振荡或不稳定问题。

运算放大器的输入失调电压也会和电路的可变增益(由于存在 DAC 的代码相关输出电阻)相乘。由于放大器的输入电压出现失调,因而两个相邻数字小数之间的噪声增益变化会使输出电压产生步进变化。此输出电压变化与两个代码间所需的输出变化相叠加,引起差分线性误差;如果该误差足够大,可能会导致 DAC 非单调。AD8065 借助其低输入失调电压和低偏置电流特性可解决这一问题。

常见变化

OP1177 是另一款适合该电流电压转换电路的优秀运算放大器,它同样具有低失调电压和超低偏置电流特性。至于基准电压的选择,输入电压会受所选运算放大器的轨到轨电压限制,增益则同样由电阻 R2 和 R3 设置。

采用 AD5662 DAC、AD μ M1401 数字隔离器和外部放大器的 16 位全隔离电压输出模块(CN0063)

电路类型: DAC 电路; 优化特性: 高分辨率、隔离; 应用: 仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0063/vc.html>

电路功能与优势

图 1 所示电路提供一种完整的工业控制输出模块解决方案。该设计适合需要提供双极性输出电压范围的过程控制可编程逻辑控制器(PLC)和分布式控制系统(DCS)。AD5662 nano-DAC 是一款 5 V、16 位 DAC, 采用 SOT-23 封装。AD μ M1401 四通道数字隔离器则提供微控制器与 DAC 之间所需的全部信号隔离。本电路还含有标准外部保护功能, 且经过测试和验证, 完全符合 IEC 61000 标准。

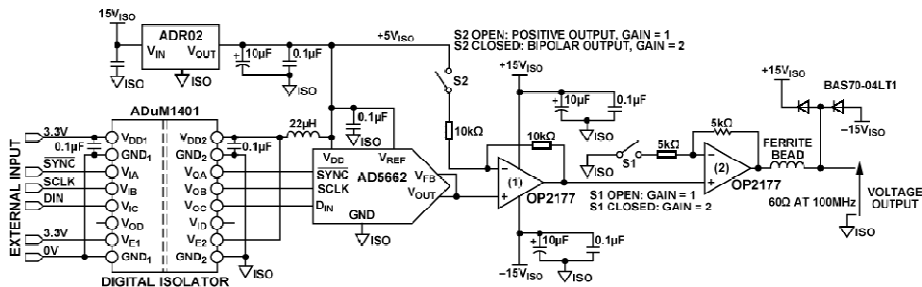


图 1 16 位隔离式工业控制电压输出模块(原理示意图)

电路描述

对于工业控制模块, 模拟输出电压范围通常为 $\pm 5\text{ V}$ 、 $\pm 10\text{ V}$ 、 $0\text{ V}\sim 5\text{ V}$ 或 $0\text{ V}\sim 10\text{ V}$ 。AD5662 提供 $0\text{ V}\sim 5\text{ V}$ 输出, 经过两个增益和失调级之后, 可在上述各种范围内提供 16 位分辨率。跳线(图中显示为开关)用来切换不同的输出范围。本设计选择 OP2177 主要因为其具有低噪声和失调性能, 以及双极性电压能力。

本电路选择 ADR02 为基准电压源。它具有出色的温度漂移特性, 最大值为 $9\text{ ppm}/^{\circ}\text{C}$ 。

第三部分 数模转换器(DAC)应用电路

它的输入范围最高达 36 V,因此也经常用于工业应用。

ADuM1401 是一款采用 ADI 公司 iCoupler 技术的四通道数字隔离器。它可用在 AD5662 与系统微控制器之间实现隔离,隔离额定值为 2.5 kV(均方根值)。可以用三条线将标准 SPI 接口与 AD5662 相连:/SYNC、SCLK 和 DIN。

图 2 所示为 AD5662 采用外部基准电压源 ADR02 时,电路输出端的输出误差曲线(积分非线性)。结果显示了 %FSR(满量程范围)与输入码的函数关系。

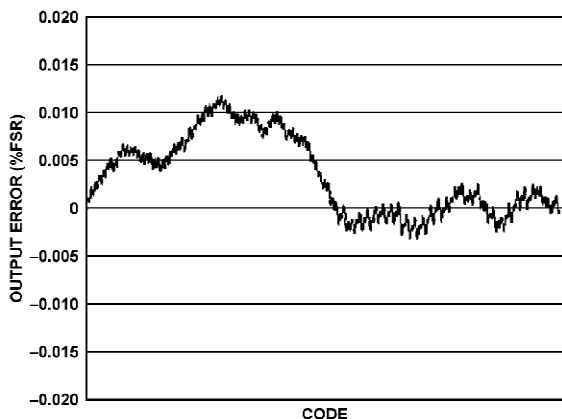


图 2 INL 精度曲线(0 V~+10 V 输出范围)

本设计还含有外部保护功能(如标准保护二极管和 TVS 器件等),且成功通过测试,符合 IEC 61000 标准,如表 1 所列。关于外部保护技术的详细讨论,请参考 Colm Slattery、Derrick Hartmann 和 Li Ke 合作撰写的“PLC 评估板简化工业过程控制系统设计”一文(《模拟对话》,43-04,2009 年 4 月)。

表 1 符合 IEC 标准

测试项目	描 述	结 果
EN & IEC 61000-4-2	静电放电(ESD), ± 4 kV VCD	最大偏差:0.32%(CH3, Class B)
	静电放电(ESD), ± 8 kV HCD	最大偏差:0.28%(CH3, Class B)
EN & IEC 61000-4-3	辐射抗扰度 80 MHz~1 GHz(10 V/m),垂直 天线极化	最大偏差:0.09%(CH1),0.30% (CH3, Class B)
	辐射抗扰度 80 MHz~1 GHz(10 V/m),水平 天线极化	最大偏差:-0.04%(CH1),0.22% (CH3, Class B)
	辐射抗扰度 1.4 GHz~2 GHz(3 V/m),垂直 天线极化	最大偏差:0.01%(CH1),-0.09% (CH3, Class B)
	辐射抗扰度 1.4 GHz~2 GHz(3 V/m),水平 天线极化	最大偏差:0.01%(CH1),0.09% (CH3, Class B)

续表 1

测试项目	描 述	结 果
EN & IEC 61000-4-4	电快速瞬变(EFT)+2 kV 电源端口	最大偏差: -0.12%(CH3. Class B)
	电快速瞬变(EFT)±1 kV 信号端口	最大偏差: -0.02%(CH3. Class A)
EN & IEC 61000-4-5	电源线尖波, ±0.5 kV	未发生电路板或器件损坏情况,符合 Class B 要求
EN & IEC 61000-4-6	对电源线执行抗扰度测试,10 V/m,5 分钟	最大偏差: 0.09%(CH3. Class B)
	对 I/O 电缆执行抗扰度测试,10 V/m,5 分钟	最大偏差: -0.93%(CH3. Class B)
EN & IEC 61000-4-8	磁场抗扰度,水平天线极化	最大偏差: -0.01%(CH3. Class A)
	磁场抗扰度,垂直天线极化	最大偏差: -0.02%(CH3. Class A)

第三部分 数模转换器(DAC)应用电路

采用 AD5662 DAC、AD μ M1401 数字隔离器和外部放大器的 16 位 全隔离 4 mA~20 mA 输出模块(CN0064)

电路类型: DAC 电路; 优化特性: 高分辨率、隔离; 应用: 因特网与内联网、仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0064/vc.html>

电路功能与优势

图 1 所示电路提供一种完整的工业控制输出模块解决方案。该设计适合需要提供 4 mA~20 mA 电流输出范围的过程控制可编程逻辑控制器(PLC)、分布式控制系统(DCS)模块和发射器。AD5662 nanoDAC 是一款 5 V、16 位 DAC, 采用 SOT-23 封装。AD μ M1401 四通道数字隔离器则提供微控制器与 DAC 之间所需的全部信号隔离。本电路还含有标准外部保护功能, 且经过测试和验证, 完全符合 IEC 61000 标准。

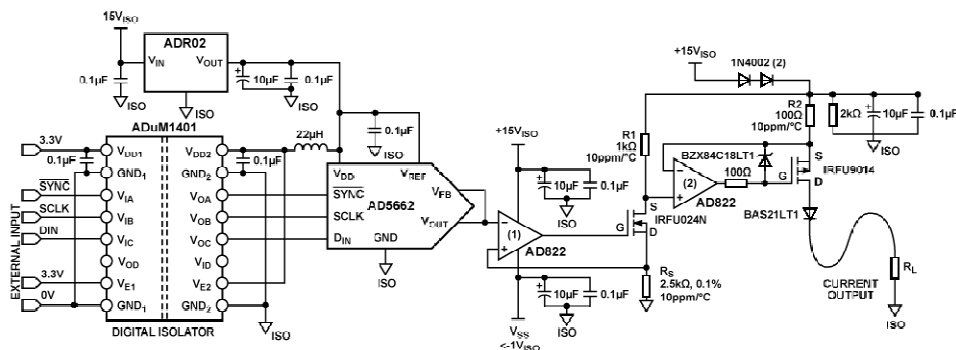


图 1 16 位隔离式 4 mA~20 mA 工业控制输出模块(原理示意图)

电路描述

对于工业控制模块, 模拟输出电流范围通常为 4 mA~20 mA 或 0 mA~20 mA。AD5662

第三部分 数模转换器(DAC)应用电路

提供 0 V~5 V 输出,可设置流过检测电阻 R_S 的电流,因而也决定流过 R_1 的电流。利用运算放大器 AD822 的第二半节,该电流镜像($10\times$)到 R_2 。选择 AD822 放大器是因为其能以高性能、高电压工作。该电流镜的第一级需要以 0 V 输入工作,确保当 DAC 以零电平输出工作时无死区。这就要求 AD822 的负电源电压至少为 -1 V,使得 AD822 的第一级输出具有充足的裕量。第二级的两个二极管与正电源串联,用来确保第二级的输出电压不会到达 AD822 的正供电轨,后者可以高达 35 V。FET 的输出同样受到一个串联二极管的保护。请注意,该串联二极管会增加电路的功耗,这在一些应用中可能会成为问题。

ADR02 的温度漂移最大值为 9 ppm/ $^{\circ}\text{C}$ 。它的输入电压范围最高达 36 V,因此也经常用于工业应用。

ADuM1401 是一款采用 ADI 公司 iCoupler 技术的四通道数字隔离器。它可用在 AD5662 与系统微控制器之间实现隔离,隔离额定值为 2.5 kV(均方根值)。可以用三条线(/SYNC、SCLK 和 DIN),将标准 SPI 接口与 AD5662 相连。

图 2 所示为 AD5662 采用外部基准电压源 ADR02 时,电路输出到 R_L 中的电流输出误差曲线(积分非线性)。结果显示了 %FSR(满量程范围)与输入码的函数关系。本电路选择 ADR02 为基准电压源。

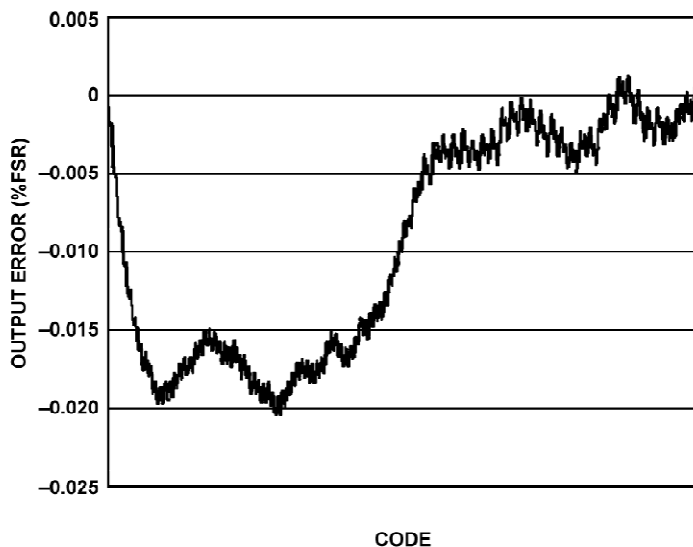


图 2 INL 精度曲线(24 mA 满量程输出范围)

本设计还含有外部保护功能(如标准保护二极管和 TVS 器件等),且成功通过测试,符合 IEC 61000 标准,如表 1 所列。关于外部保护技术的详细讨论,请参考 Colm Slattery、Derrick Hartmann 和 Li Ke 合作撰写的“PLC 评估板简化工业过程控制系统设计”一文(《模拟对话》,43-04,2009 年 4 月)。

第三部分 数模转换器(DAC)应用电路

表 1 符合 IEC 标准

测试项目	描 述	结 果
EN & IEC 61000-4-2	静电放电(ESD), ± 4 kV VCD	最大偏差: 0.32% (CH3, Class B)
	静电放电(ESD), ± 8 kV HCD	最大偏差: 0.28% (CH3, Class B)
EN & IEC 61000-4-3	辐射抗扰度 80 MHz~1 GHz (10 V/m), 垂直 天线极化	最大偏差: 0.09% (CH1), 0.30% (CH3, Class B)
	辐射抗扰度 80 MHz~1 GHz (10 V/m), 水平 天线极化	最大偏差: -0.04% (CH1), 0.22% (CH3, Class B)
	辐射抗扰度 1.4 GHz~2 GHz (3 V/m), 垂直 天线极化	最大偏差: 0.01% (CH1), -0.09% (CH3, Class B)
	辐射抗扰度 1.4 GHz~2 GHz (3 V/m), 水平 天线极化	最大偏差: 0.01% (CH1), 0.09% (CH3, Class B)
EN & IEC 61000-4-4	电快速瞬变(EFT) ± 2 kV 电源端口	最大偏差: -0.12% (CH3, Class B)
	电快速瞬变(EFT) ± 1 kV 信号端口	最大偏差: -0.02% (CH3, Class A)
EN & IEC 61000-4-5	电源线突波, ± 0.5 kV	未发生电路板或器件损坏情况, 符合 Class B 要求
EN & IEC 61000-4-6	对电源线执行抗扰度测试, 10 V/m, 5 分钟	最大偏差: 0.09% (CH3, Class B)
	对 I/O 电缆执行抗扰度测试, 10 V/m, 5 分钟	最大偏差: -0.93% (CH3, Class B)
EN & IEC 61000-4-8	磁场抗扰度, 水平天线极化	最大偏差: -0.01% (CH3, Class A)
	磁场抗扰度, 垂直天线极化	最大偏差: -0.02% (CH3, Class A)

<http://www.analog.com/zh/verifiedcircuits/CN0065/vc.html>

图 1 所示电路提供一种完整的工业控制输出模块解决方案。该设计适合过程控制可编程逻辑控制器(PLC)和分布式控制系统(DCS)模块,这些模块均要求具有标准 4 mA~20 mA 电流输出及单极性或双极性输出电压范围。16 位 DAC AD5422 可通过软件配置提供所有必要的输出,并具有许多集成诊断特性,适用于工业环境。AD μ M1401 提供微控制器与 DAC 之间所需的全部信号隔离。本电路还含有标准外部保护功能,且经过测试和验证,完全符合 IEC 61000 标准。

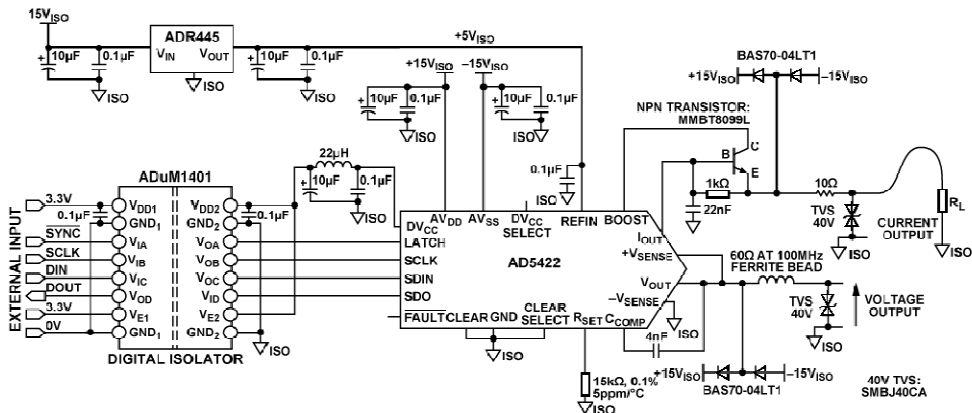


图1 16位工业控制输出模块,集成诊断、输出保护功能(原理示意图)

对于工业控制模块,标准模拟输出电压和电流范围包括 $\pm 5\text{ V}$ 、 $\pm 10\text{ V}$ 、 $0\text{ V}\sim 5\text{ V}$ 、 $0\text{ V}\sim 10\text{ V}$ 、 $4\text{ mA}\sim 20\text{ mA}$ 或 $0\text{ mA}\sim 20\text{ mA}$ 。AD5422是一款精密、全集成式16位DAC,提供可编程电流源和可编程电压输出,针对工业过程控制应用的要求而设计。

第三部分 数模转换器(DAC)应用电路

图1所示电路的输出电流范围可通过编程设置,设置范围为4 mA~20 mA、0 mA~20 mA或超量程功能0 mA~24 mA。电压输出由一个独立引脚提供,经过配置可以提供0 V~5 V、0 V~10 V、 ± 5 V或 ± 10 V的输出范围。所有范围均提供10%的超量程特性。模拟输出提供短路和开路保护,可驱动1 μ F容性负载和1 H感性负载。

默认条件下,AD5422的DVCC引脚采用2.7 V~5.5 V电源供电。或者,也可以使用DVCC SELECT引脚,将4.5 V内部电源与DVCC引脚相连,用作系统中其他器件的数字电源,或者用作上拉电阻的端电极。这种模式下,DVCC引脚可提供的最大电流为5 mA。在此设计中,DVCC输出用于为数字隔离器AD μ M1401的隔离场端供电。

AD μ M1401是一款采用ADI公司iCoupler技术的四通道数字隔离器。利用它可在AD5422与系统微控制器之间实现隔离,隔离额定值为2.5 kV(均方根值)。所有四条线均用于将标准SPI接口与AD5422相连:三条发射线(LATCH、SCLK、SDIN)和一条接收线(SDO)。

AD5422具有一个10 ppm/ $^{\circ}$ C片内基准电压源。为了在整个温度范围内提供高性能,本设计采用5 V外部基准电压源ADR445,其最大精度误差为0.04%,最大温度漂移为3 ppm/ $^{\circ}$ C。在整个工业温度范围内,此漂移大约贡献0.02%的误差。

图2显示AD5422采用外部基准电压源ADR435时的输出误差曲线。所示数据为0 V~10 V标称输出范围内以%FSR(满量程范围)表示的输出电压误差。

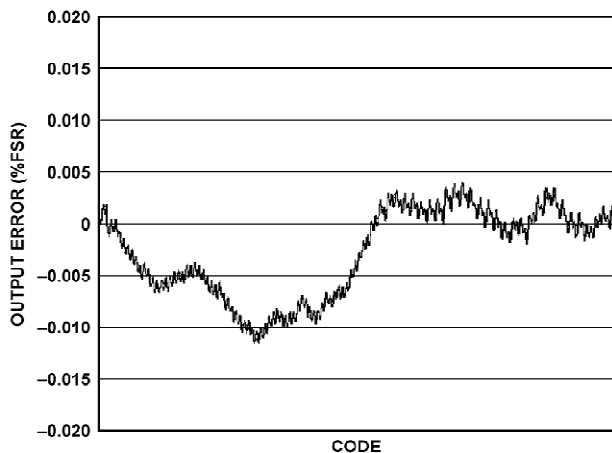


图2 INL精度曲线(0 V~10 V输出范围)

本设计还含有外部保护功能(如标准保护二极管和TVS器件等),且成功通过测试,符合IEC 61000标准,如表1所列。

关于外部保护技术的更多讨论内容,请参考Colm Slattery、Derrick Hartmann和Li Ke合作撰写的“PLC评估板简化工业过程控制系统设计”一文(《模拟对话》,43-04,2009年4月)。

表 1 符合 IEC 标准

测试项目	描 述	结 果
EN & IEC 61000-4-2	静电放电(ESD),±4 kV VCD	最大偏差:0.32%(CH3, Class B)
	静电放电(ESD),±8 kV HCD	最大偏差:0.28%(CH3, Class B)
EN & IEC 61000-4-3	辐射抗扰度(80 MHz~1 GHz,10 V/m),垂直 天线极化	最大偏差:0.09%(CH1),0.30% (CH3, Class B)
	辐射抗扰度(80 MHz~1 GHz,10 V/m),水平 天线极化	最大偏差:−0.04%(CH1),0.22% (CH3, Class B)
	辐射抗扰度(1.4 GHz~2 GHz,3 V/m),垂直 天线极化	最大偏差:0.01%(CH1),−0.09% (CH3, Class B)
	辐射抗扰度(1.4 GHz~2 GHz,3 V/m),水平 天线极化	最大偏差:0.01%(CH1),0.09% (CH3, Class B)
EN & IEC 61000-4-4	电快速瞬变(EFT)±2 kV 电源端口	最大偏差:−0.12%(CH3, Class B)
	电快速瞬变(EFT)±1 kV 信号端口	最大偏差:−0.02%(CH3, Class A)
EN & IEC 61000-4-5	电源线突波,±0.5 kV	未发生电路板或器件损坏情况,符合 Class B 要求
EN & IEC 61000-4-6	对电源线执行抗扰度测试,10 V/m,5 分钟	最大偏差:0.09%(CH3, Class B)
	对 I/O 电缆执行抗扰度测试,10 V/m,5 分钟	最大偏差:−0.93%(CH3, Class B)
EN & IEC 61000-4-8	磁场抗扰度,水平天线极化	最大偏差:−0.01%(CH3, Class A)
	磁场抗扰度,垂直天线极化	最大偏差:−0.02%(CH3, Class A)

第三部分 数模转换器(DAC)应用电路

利用正交调制器 ADL5386 和 12 位 DAC AD5621 实现对 I/Q 调制器输出功率的精密控制(CN0070)

<http://www.analog.com/zh/verifiedcircuits/CN0070/vc.html>

电路功能与优势

本电路提供 I/Q 调制数据的上变频以及 RF/IF 载波电平的自动功率控制。输出功率由一个 12 位 DAC 设置,可在最高 30 dB 的线性 dB 范围内精确设置。在 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 范围内,通常温度稳定性达到 $\pm 0.2 \text{ dB}$ 。图 1 显示输出频率为 350 MHz 时的工作电路图;不过,本电路将在 50 MHz~2.2 GHz 频率范围内工作。

电路描述

正交调制器 ADL5386 由三个不同的功能模块组成:I/Q 调制器、电压可变衰减器(VVA)和对数 RF 功率检波器/控制器(对数放大器)。I/Q 调制器的输出(MODOUT)交流耦合至 VVA 的输入(ATTI)。VVA 的一部分输出信号(ATTO)耦合返回至对数放大器的输入,这可以通过功率分路器或定向耦合器来实现。本例使用 Mini-Circuits ADC-15-4+定向耦合器。检波器的最大 RF 输入功率不应超过约 -10 dBm ,若超过此功率水平,对数放大器的传递函数会丧失一定的线性度和温度稳定性。在所举例子中,VVA/调制器所需的最大输出功率为 $+3 \text{ dBm}$ 。定向耦合器在 350 MHz 时的耦合系数为 15.5 dB,这样对数放大器的最大输入功率水平为 -12.5 dBm ,远低于推荐的最大值。

检波器的输入信号产生一个电流,并从求和节点(引脚 CLPF)汲取到检波器模块中。DAC 的设定点电压则施加于 VSET 引脚。该电压在内部转换为电流,然后送入同一求和节点。如果这两个电流不相等,净电流将流入或流出引脚 4 上的 CLPF 电容。这将改变 CLPF 节点上的电压,进而改变 VDET/VCTL 引脚上的电压。该引脚与 VVA 的衰减控制引脚内部相连。因此,引脚 7(VDET/VCTL)上的衰减控制电压会增大或减小,直到 ISET 与 IDET 电流相匹配为止。达到此均衡状态时,CLPF(因而 VVA 的控制电压节点)上的电压保持稳定。此时,VVA/调制器的所需输出功率与 DAC 的设定点电压相匹配。

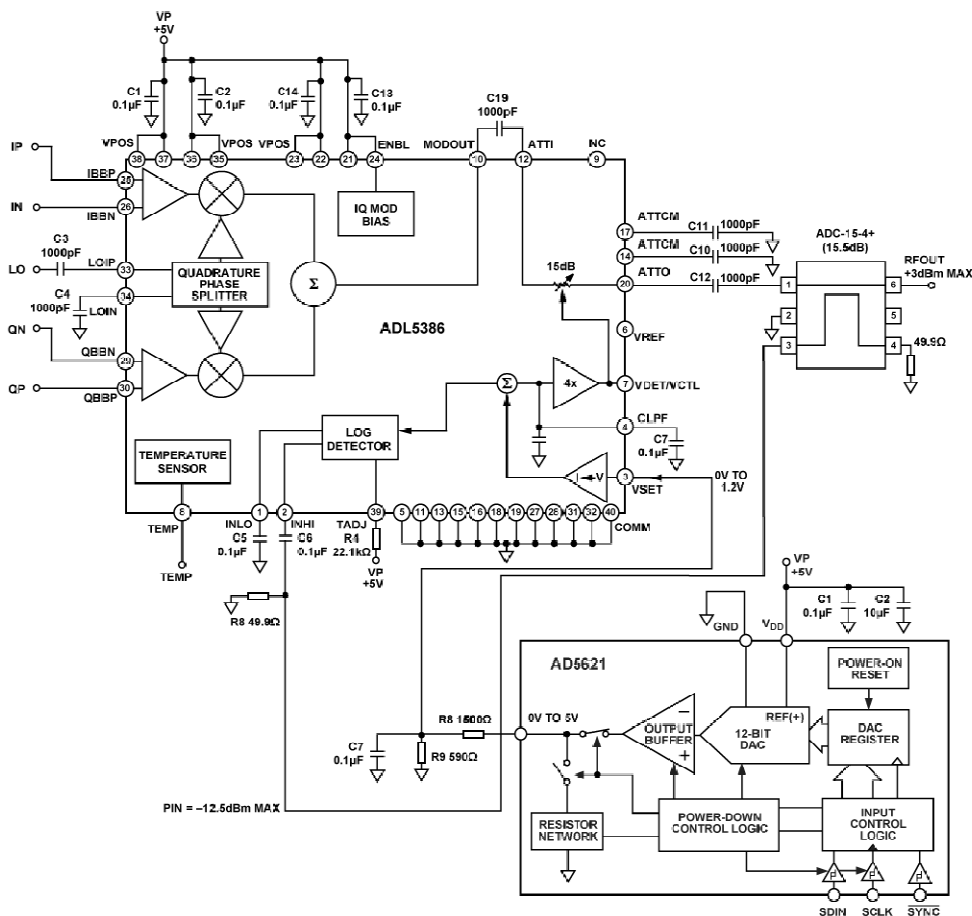


图1 系统框图(原理示意图)

图2显示了由此得到的闭环传递函数,即350 MHz时的输出功率(ATTO上)与AD5621 DAC的设定点码之间的关系。在大约30 dB范围内,RF输出功率与DAC的电压之间存在控制良好的线性dB关系。相比之下,VVA的开环传递函数则未得到良好控制或呈线性dB关系(请参考ADL5386数据手册,图23、图24、图26和图27)。

为涵盖所示的输出功率范围,要求对数检波器/控制器ADL5386的VSET输入端设定点电压范围为0.6 V~1.3 V。12位DAC AD5621采用I/Q调制器ADL5386的同一+5 V电源供电,可提供0 V~5 V的更大输出摆幅。因此,有必要缩小DAC输出电压,从而优化控制分辨率。为将5 V缩小到1.3 V,本电路选用一个1 500 Ω /590 Ω 电阻分压器。这可确保DAC的负载不是过大(标称额定负载为2 k Ω),但电阻也足够小,使得ADL5386的VSET输入端阻抗(33 k Ω)不会影响分压。此电路上还添加了一个旁路电容,用来滤除DAC的宽带噪声和

第三部分 数模转换器(DAC)应用电路

突波。

图 2 同时显示了传递函数的 dB 线性度曲线。线性度利用 POUT 数据和 DAC 码,通过测量传递函数的斜率和截距来计算。计算时采用大约 0 dBm 至 -20 dBm 输出功率范围内的数据。

由此得到一个较为理想的传递函数:

$$POUT_IDEAL = \text{斜率} \times \text{CODESET} + \text{截距}$$

dB 误差通过下式得出:

$$\text{误差 (dB)} = POUT - POUT_IDEAL$$

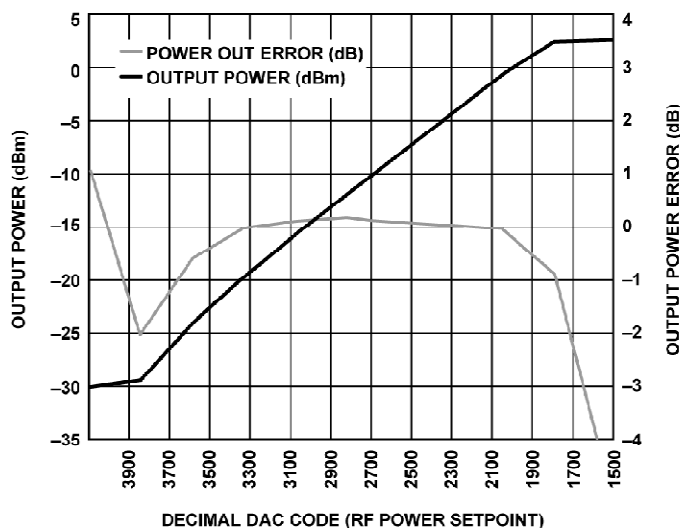


图 2 输出功率传递函数和线性度误差

为获得图 2 所示的精密输出功率控制,本电路必须在设备生产过程中进行校准。典型的校准程序如下所述:

(1) 将一个 RF 功率计与 ATTO 引脚相连。RF 功率也可以在后续级的输出端测量。

(2) 将基带调制信号施加于 I 和 Q 输入。该信号一般由一个双通道 DAC 提供。该信号的电平不是很重要,但应当足够大,使得 VVA 处于或接近最小衰减时,可以达到所需的最大输出功率。

(3) 假设已选择适当的耦合系数,这样,当系统提供最大输出功率时,检波器输入端的最大功率约为 -12 dBm;在这种情况下,将一个码施加于 DAC,可提供与该输入电平相对应的 VSET 电压。若要确定 VSET 与检波器输入功率之间的关系,请参考 ADL5386 数据手册的图 29 至图 32。

(4) 用 RF 功率计测量并记录输出功率(P_{HIGH})。记录产生该功率水平的 DAC 码($CODE_{HIGH}$)。

(5) 现在,通过增大 VSET,将输出功率大约降至所需输出功率范围的最低值(-25 dBm, 设定点电压约为 1.25 V)。

(6) 再次用 RF 功率计测量输出功率(P_{LOW}),并记录对应的 DAC 码(CODE_{LOW})。

(7) 计算 POUT 与 VSET 传递函数的斜率和 Y 轴截距:

$$\text{斜率} = (P_{\text{HIGH}} - P_{\text{LOW}}) / (\text{CODE}_{\text{HIGH}} - \text{CODE}_{\text{LOW}})$$

$$\text{截距} = P_{\text{HIGH}} - (\text{SLOPE} \times \text{CODE}_{\text{HIGH}})$$

(8) 计算得出的斜率和截距应存储在设备的非易失性 RAM 中。

(9) 当设备处于工作状态时,提供理想输出功率(P_x)所需的码可通过下式计算:

$$\text{CODE}_x = (P_x - \text{截距}) / \text{斜率}$$

必须注意,这种算法并不依赖于校准期间设置的精密功率或电压水平。只要使用检波器线性工作范围内的功率和电压水平执行校准,那么重要的就是记录 DAC 码并用 RF 功率计精确测量 RF 输出功率。

或者,如果该电路旨在用来提供单一、稳定的输出功率,以补偿 I/Q 调制器在不同器件之间的基带信号水平和增益差异,则可以采用更简单的校准程序:

(1) 用 DAC 调整 VSET 电压,直到用 RF 功率计精确测出所需的输出。

(2) 记录并存储由此得到的 DAC 码(CODE_1)。

(3) 当设备在现场工作时,只需将 CODE_1 载入 DAC。

本电路通过连接下列评估板来实现:

(1) ADL5386 评估板(产品型号:ADL5386-EVALZ)。

(2) Mini-Circuits 评估板(产品型号:TB-05)以及 Mini-Circuits 定向耦合器 ADC-15-4。

(3) AD5621 评估板(产品型号:EVAL-AD5621EBZ)。

AD5621 评估板附送软件,利用该软件并通过计算机的 USB 端口可轻松对其编程。ADL5386 和 AD5621 评估板分别使用 SMA 和 SMB 连接器,因此 DAC 与 VSET 的互连可通过线夹引线实现。或者,也可以使用 SMA 转 SMB 适配器。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”,以及教程 MT-101——“去耦技术”)。

常见变化

不需要直接将定向耦合器放在 VVA 的输出端。例如,如果在信号链中 I/Q 调制器之后接一个滤波器和/或放大器,则耦合器可以放在这些器件之后,从而消除这些器件之间的差异和温度漂移所引起的 RF 功率不确定性。由于 I/Q 调制器 ADL5386 的片内检波器在最高 2.2 GHz 及以上的频率表现出色,因此也可以将上变频混频器置于“环路内”。如果受控制的

第三部分 数模转换器(DAC)应用电路

RF 功率水平高于推荐的最大检波器输入水平加上耦合系数,则应在耦合器与检波器之间做进一步衰减处理。

在上例中,相对较大的滤波器电容(CLPF)设置电路对输入功率变化或设定点电压的响应时间。若要缩短响应时间,可以降低 CLPF 的值。但是,如果环路变得非常快,足以响应输出信号的调制包络,则降低此电容的值会引起信号失真。此外,降低滤波器电容还会提高从检波器转移到 VVA 的宽带噪声,进而会产生较高的输出本底噪声。

可供选择的其他 DAC 产品有很多。AD5620 是一款单通道、12 位 DAC,内置片内基准电压源。如果电路中的其他点需要额外的控制电压,则可以选择双通道、12 位 DAC AD5623R 或四通道 DAC AD5624R。如果需要 I²C 串行接口,则可以使用 AD5622(单通道、12 位)、AD5627R(双通道、12 位)或 AD5625R(四通道、12 位)。

另外,AD7294 也值得考虑。除提供四路 12 位 DAC 输出外,这款子系统芯片还含有 4 个非专用 ADC 通道、2 路高端电流检测输入和 3 个温度传感器。电流和温度测量结果经过数字化转换后,可通过 I²C 接口读取。如果系统(例如无线电与高功率放大器组合单元)中需要大量其他的控制和监测点,则可以用这样的器件来控制 ADL5386 的 AGC 输入。

利用 AD5765 DAC 实现高精度、 双极性电压输出数模转换(CN0073)

电路类型: DAC 电路、多通道; 优化特性: 高精度、高分辨率、温度稳定性; 应用: 楼宇控制、因特网与内联网、仪器仪表、医疗、运动控制、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0073/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、16 位、串行输入、双极性电压输出 DAC AD5765, 可提供高精度、双极性数据转换。它利用精密基准电压源 ADR420 在整个工作温度范围内实现最佳 DAC 性能。该 16 位精密 DAC 所需的外部器件只有基准电压源、电源引脚和基准输入上的去耦电容以及可选的短路电流设置电阻, 因此, 这种实施方案可以节省成本和电路板空间。本电路非常适合闭环伺服控制和开环控制应用。

电路描述

AD5765 是一款高性能数模转换器, 可保证单调性, 积分非线性(INL)误差为 ± 1 LSB(C 级器件), 噪声低, 建立时间为 $10\ \mu\text{s}$ 。在以下电源电压范围内, 保证具有额定性能: AVDD 电源电压范围为 $+4.75\ \text{V} \sim +5.25\ \text{V}$, AVSS 电源电压范围为 $-4.75\ \text{V} \sim -5.25\ \text{V}$ 。标称满量程输出电压范围为 $\pm 4.096\ \text{V}$ 。

为使该 DAC 在整个工作温度范围内达到最佳性能, 必须使用精密基准电压源。AD5765 内置基准电压源缓冲器, 因而不需外部正负基准电压源及相关的缓冲器, 这样便进一步节省了成本和电路板空间。因为基准输入(REFAB、REFCD)上施加的电压用来产生 DAC 内核所用的内部缓冲正负基准电压, 所以外部基准电压的任何误差均会通过该器件的输出反映出来。

针对高精度应用选择基准电压源时, 需要考虑 4 种可能的误差源: 初始精度、输出电压的温度系数、长期漂移和输出电压噪声。表 1 列出了 ADI 公司的其他 $2.048\ \text{V}$ 精密基准电压源候选产品及其特性。

在任何注重精度的电路中, 精心考虑电源和接地回路布局有助于确保达到额定性能。安装 AD5765 所用的 PCB 必须采用模拟与数字部分分离设计, 并限制在电路板的一定区域内。

第三部分 数模转换器(DAC)应用电路

如果 AD5765 所在系统中有多器件要求 AGND 至 DGND 连接,则只能在一个点上进行连接。星形接地点尽可能靠近器件。AD5765 必须具有足够大的 $10\ \mu\text{F}$ 电源旁路电容,与每个电源上的 $0.1\ \mu\text{F}$ 电容并联,并且尽可能靠近封装,最好是正对着该器件。 $10\ \mu\text{F}$ 电容为钽珠型电容。 $0.1\ \mu\text{F}$ 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESL),如高频时提供低阻抗接地路径的普通陶瓷型电容,以便处理内部逻辑开关所引起的瞬态电流。

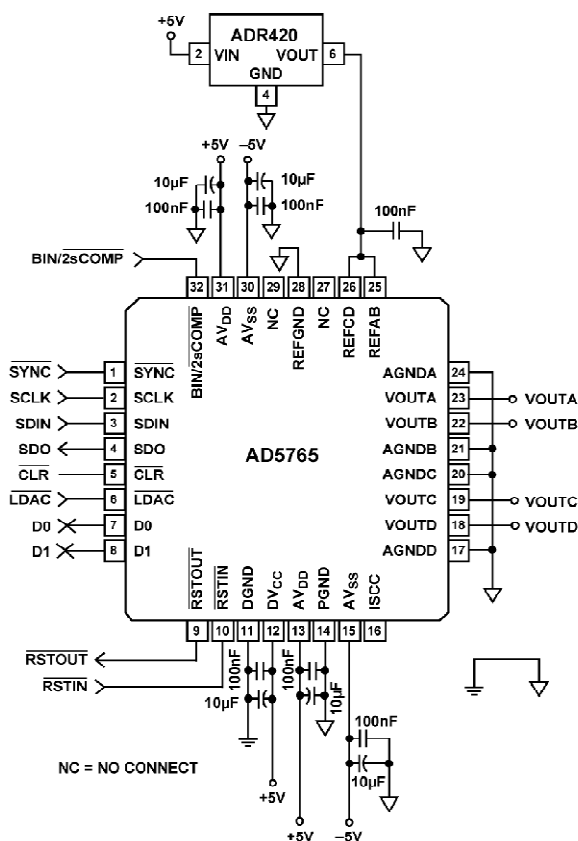


图 1 采用精密基准电压源的 AD5765 DAC 高精度、双极性配置

表 1 2.048 V 精密基准电压源

产品型号	初始精度 (最大值, mV)	长期漂移 (典型值, ppm)	温度漂移 (最大值, ppm/°C)	0.1 Hz~10 Hz 噪声 (典型值, μV 峰峰值)
ADR430	± 1	40	3	3.5
ADR420	± 1	50	3	1.75
ADR390	± 4	50	9	5

AD5765 的电源走线必须尽可能宽,以提供低阻抗路径,并减小电源线路上的突波效应。时钟等快速开关信号必须利用数字地屏蔽起来,以免向电路板上的其他器件辐射噪声,并且绝不应靠近基准输入。SDIN 线路与 SCLK 线路之间布设接地线路有助于降低二者之间的串扰(多层电路板上不需要,因为它有独立的接地层;不过,接地线路有助于分开不同线路)。基准输入上的噪声必须降至最低,因为这种噪声会被耦合至 DAC 输出。应避免数字信号与模拟信号交叠。电路板相反两侧上的走线必须彼此垂直,这样有助于减小电路板上的馈通效应。推荐使用微带线技术,但这种技术对于双面电路板未必始终可行。采用这种技术时,电路板的元件侧专用于接地层,信号走线则布设在焊接侧。电路板至少需要 4 层才能实现最佳布局 and 性能:一个接地层、一个电源层和 2 个信号层。

第三部分 数模转换器(DAC)应用电路

利用 AD5763 DAC 实现高精度、 双极性电压输出数模转换(CN0074)

电路类型: DAC 电路、多通道; 优化特性: 高精度、高分辨率、温度稳定性; 应用: 楼宇控制、因特网与内联网、仪器仪表、医疗、运动控制、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0074/vc.html>

电路功能与优势

图 1 所示电路采用双通道、16 位、串行输入、双极性电压输出 DAC AD5763, 可提供高精度、双极性数据转换。它利用精密基准电压源 ADR420 在整个工作温度范围内实现最佳 DAC 性能。该 16 位精密 DAC 所需的外部器件只有基准电压源、电源引脚和基准输入上的去耦电容以及可选的短路电流设置电阻, 因此, 这种实施方案可以节省成本和电路板空间。本电路非常适合闭环伺服控制和开环控制应用。

电路描述

AD5763 是一款高性能数模转换器, 可保证单调性, 积分非线性(INL)误差为 ± 1 LSB(C 级器件), 噪声低, 建立时间为 $10\ \mu\text{s}$ 。在以下电源电压范围内, 保证具有额定性能: AVDD 电源电压范围为 $+4.75\ \text{V} \sim +5.25\ \text{V}$, AVSS 电源电压范围为 $-4.75\ \text{V} \sim -5.25\ \text{V}$ 。基准电压输入为 $2.048\ \text{V}$ 时, 标称满量程输出范围为 $\pm 4.096\ \text{V}$ 。

为使该 DAC 在整个工作温度范围内达到最佳性能, 必须使用精密基准电压源。AD5763 内置基准电压源缓冲器, 因而无需外部正负基准电压源及相关的缓冲器, 这样便进一步节省了成本和电路板空间。因为基准输入(REFA、REFB)上施加的电压用来产生 DAC 内核所用的内部缓冲正负基准电压, 所以外部基准电压的任何误差均会通过该器件的输出反映出来。

针对高精度应用选择基准电压源时, 需要考虑 4 种可能的误差源: 初始精度、输出电压的温度系数、长期漂移和输出电压噪声。表 1 列出了 ADI 公司的其他 $2.048\ \text{V}$ 精密基准电压源候选产品及其特性。

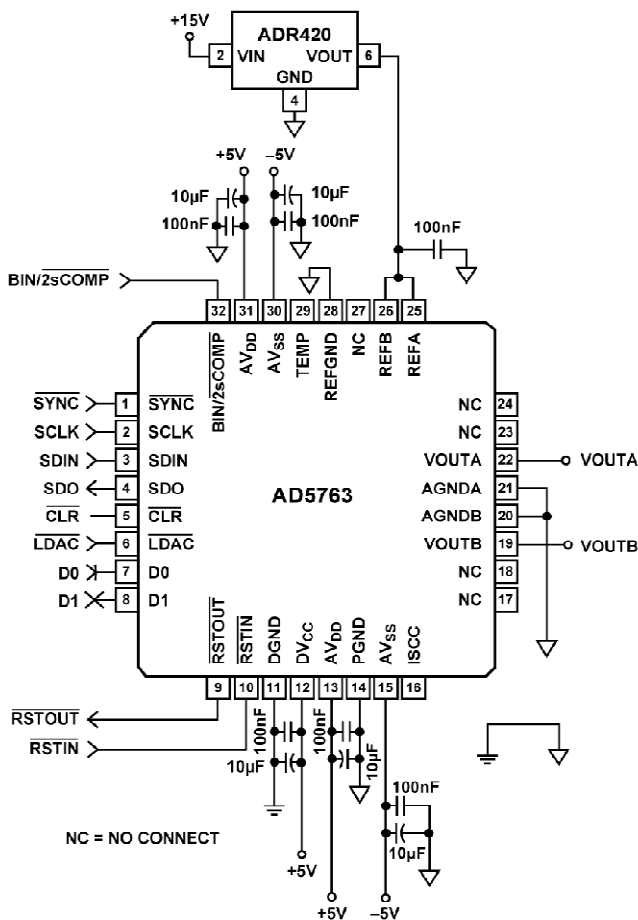


图 1 采用精密基准电压源的 AD5763 DAC 高精度、双极性配置

表 1 2.048 V 精密基准电压源

产品型号	初始精度 (最大值,mV)	长期漂移 (典型值,ppm)	温度漂移 (最大值,ppm/℃)	0.1 Hz~10 Hz 噪声 (典型值,µV 峰峰值)
ADR430	±1	40	3	3.5
ADR420	±1	50	3	1.75
ADR390	±4	50	9	5

在任何注重精度的电路中,精心考虑电源和接地回路布局有助于确保达到额定性能。AD5763 所用的 PCB 必须采用模拟与数字部分分离设计,并限制在电路板的一定区域内。如

第三部分 数模转换器(DAC)应用电路

果 AD5763 所在系统中有多个器件要求 AGND 至 DGND 连接,则只能在一个点进行连接。星形接地点尽可能靠近器件。AD5763 必须采用足够大的 $10\ \mu\text{F}$ 电源旁路电容,与每个电源上的 $0.1\ \mu\text{F}$ 电容并联,并且尽可能靠近封装,最好是正对着该器件。 $10\ \mu\text{F}$ 电容为钽珠型电容。 $0.1\ \mu\text{F}$ 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESL),如高频时提供低阻抗接地路径的普通陶瓷型电容,以便处理内部逻辑开关所引起的瞬态电流。

AD5763 的电源走线必须尽可能宽,以提供低阻抗路径,并减小电源线路上的突波效应。时钟等快速开关信号必须利用数字地屏蔽起来,以免向电路板上的其他器件辐射噪声,并且绝不应靠近基准输入。SDIN 线路与 SCLK 线路之间布设接地线路有助于降低二者之间的串扰(多层电路板上不需要,因为它有独立的接地层;不过,接地线路有助于分开不同线路)。基准输入上的噪声必须降至最低,因为这种噪声会被耦合至 DAC 输出。应避免数字信号与模拟信号交叠。电路板相反两侧上的走线必须彼此垂直,这样有助于减小电路板上的馈通效应。推荐使用微带线技术,但这种技术对于双面电路板未必始终可行。采用这种技术时,电路板的元件侧专用于接地层,信号走线则布设在焊接侧。电路板至少需要 4 层才能实现最佳布局 and 性能:一个接地层、一个电源层和 2 个信号层。

利用 AD5422 提供 16 位电压输出和 4 mA~20 mA 输出简化解决方案(CN0077)

优化特性:高精度、高分辨率;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0077/vc.html>

电路功能与优势

图 1 所示电路利用单通道、16 位、串行输入、单极性/双极性电压、4 mA~20 mA 电流源 DAC AD5422,提供单极性/双极性电压和 4 mA~20 mA 输出。它只需用产品 AD5422,所需外部元件只有电源引脚和基准输入上的去耦电容,以及用于开漏故障输出的上拉电阻。当电流输出端丧失兼容电压或 AD5422 温度过高时,开漏故障输出会予以警示。这款解决方案具有很高的集成度,可节省成本和电路板空间。本电路非常适合工业控制应用中的可编程逻辑控制器(PLC)和分布式控制系统(DCS)。

电路描述

AD5422 是一款低成本、精密、高度集成的 16 位数模转换器,提供可编程电流源和可编程电压输出,针对工业过程控制应用的要求而设计。电压输出范围可通过编程设置为 0 V~+5 V、0 V~+10 V、-5 V~+5 V 或 -10 V~+10 V。电流输出通过一个独立的引脚访问,可通过编程设置为 4 mA~20 mA、0 mA~20 mA 或 0 mA~24 mA。AD5422 内置一个 5 V、10 ppm/°C(最大值)基准电压源,从而可以进一步节省成本和电路板空间。额定工作电压为:AV_{DD} 电源电压最高达 24 V,AV_{SS} 电源电压最高达 -24 V。不过,AD5422 能够以最高 40 V 的 AV_{DD} 电源电压工作。该器件含有 4.5 V 片内稳压输出(DV_{CC}引脚),能够提供最大 5 mA 源电流。这可以用作上拉电阻的端电极,或者为数字电路供电,从而无需产生逻辑电源电压。

图 2 和图 3 显示,本电路在 25°C 环境温度时的电流输出精度和电压输出精度典型值分别为 0.016% 和 0.012%。

第三部分 数模转换器(DAC)应用电路

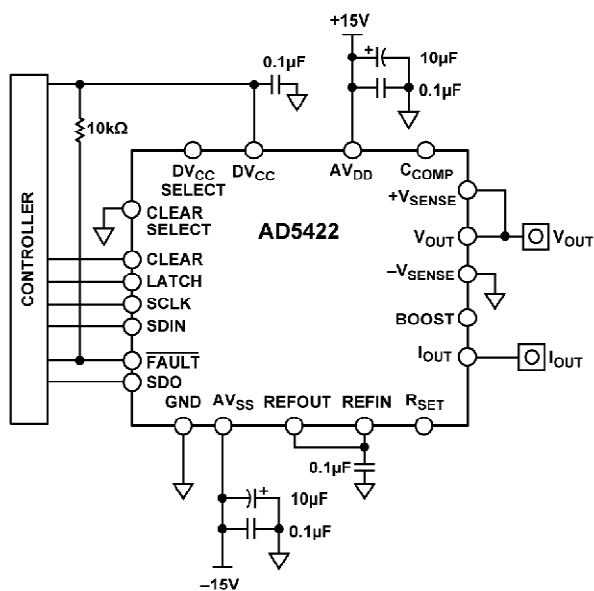


图1 AD5422 的基本连接(原理示意图)

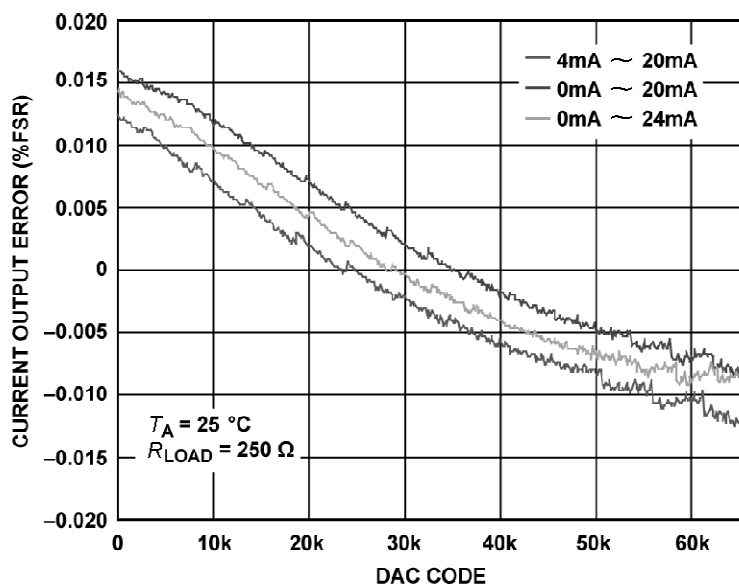


图2 电流输出精度

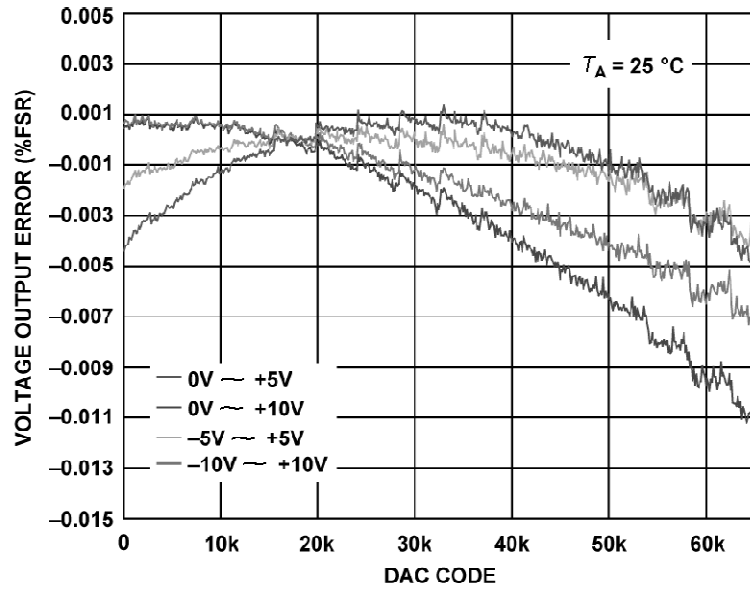


图3 电压输出精度

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”,以及教程 MT-101——“去耦技术”)。

第三部分 数模转换器(DAC)应用电路

利用 16 位电压输出 DAC AD5542/AD5541、 基准电压源 ADR421 和自稳零运算放大器 AD8628 实现高精度数模转换(CN0079)

优化特性:高精度、高分辨率、低噪声和低失真、温度稳定性;应用:仪器仪表、医疗、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0079/vc.html>

电路功能与优势

图 1 所示电路利用电压输出 DAC AD5542、基准电压源 ADR421BRZ 以及用作基准电压缓冲的自稳零运算放大器 AD8628,可实现精密数据转换。AD8628 基准电压缓冲可提供以前只有昂贵的自稳零或斩波稳定放大器才具有的特性优势。这些零漂移放大器采用 ADI 公司的电路拓扑结构,将低成本与高精度、低噪声特性融于一体。无需外部电容,而且与大多数斩波稳定放大器相关的数字开关噪声大大降低,因此这种放大器是基准电压缓冲的最佳选择。

本电路可实现精密、低功耗、电压输出数模转换。AD5542 有两种工作模式:缓冲模式和非缓冲模式。何种工作模式最佳由具体应用及其建立时间、输入阻抗、噪声等要求而定。可以根据直流精度或快速建立时间要求来选择输出缓冲放大器。如果要求 DAC 驱动 $60\text{ k}\Omega$ 以下的负载,则需要输出缓冲。DAC 的输出阻抗恒定,且与数字码无关,但为了将增益误差降至最小,输出放大器的输入阻抗应尽可能高。输出放大器还应具有 1 MHz 或更高的 3 dB 带宽。输出放大器给系统增加了另一个时间常数,因此会延长最终输出的建立时间。

放大器的 3 dB 带宽越高,则 DAC 与放大器组合的有效建立时间越快。电路中的所有器件均可采用 $+5\text{ V}$ 单电源供电。基准电压源 ADR421 的输入电压范围为 $4.5\text{ V}\sim 18\text{ V}$ 。



电路描述

$$V_{OUT} = \frac{V_{REF} \times D}{2^N}$$

对于 2.5 V 基准电压, 上述公式可简化为下式:

$$V_{OUT} = \frac{2.5 \times D}{65536}$$

因此,中间电平码对应的 V_{OUT} 为 1.25 V,满量程码对应的 V_{OUT} 为 2.5 V。

第三部分 数模转换器(DAC)应用电路

LSB 大小为 $2.5\text{ V}/65\,536=38.1\text{ }\mu\text{V}$ 。

有一个普遍的误解认为自稳零放大器不可靠,因为内部开关动作会导致交调项,并使不需要的谐波未经滤除便进入到输出。以前的自稳零放大器采用自稳零或斩波稳定技术,传统的自稳零技术使自稳零频率时的噪声能量较低,但由于自稳零频带中混叠宽带噪声,因此会造成低频噪声较高。斩波技术使低频噪声较低,但斩波频率时的噪声能量较大。AD8628 系列采用已获专利的乒乓式配置,同时使用自稳零和斩波技术,可在斩波和自稳零频率获得较低的低频噪声以及较低的能量,从而使大部分应用的信噪比达到最高,且不需要额外滤波。内部斩波频率相对较高(15 kHz),因此在仪器仪表和过程控制应用中,可简化对滤波器的有效、无噪声、宽带宽要求。

测量结果显示:在高精度、高性能系统中将 AD8628 用作基准电压缓冲,可以实现高精度、低噪声以及最低高频交调失真(折合到输出端)性能。

积分非线性(INL)误差指实际 DAC 传递函数与理想传递函数的偏差,用 LSB 表示。差分非线性(DNL)误差指实际步进大小与 1 LSB 的理想值之间的差异。图 1 所示电路在 16 位分辨率时的 INL 误差为 $\pm 1\text{ LSB}$,DNL 误差为 $\pm 1\text{ LSB}$ 。图 2 和图 3 显示了该电路的 INL 和 DNL 性能。

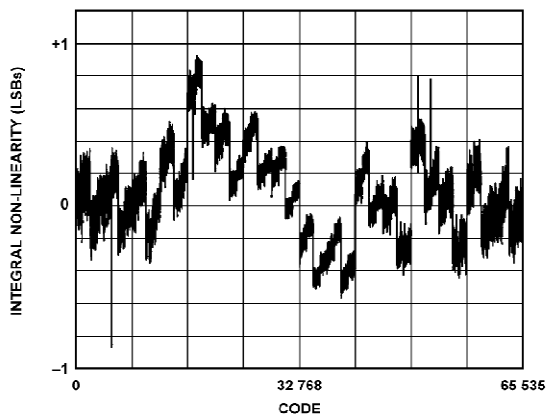


图 2 积分非线性误差与输入码的关系

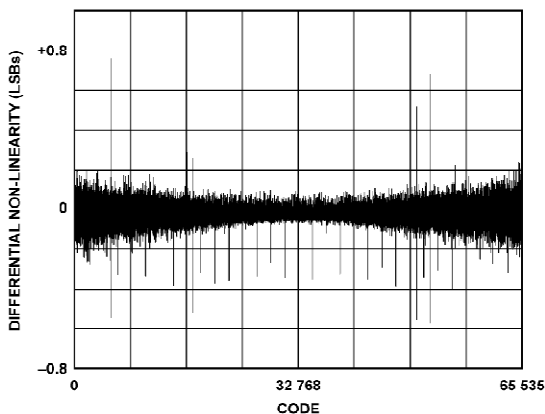


图 3 差分非线性误差与输入码的关系

测得的失调误差和增益误差分别为 $10\text{ }\mu\text{V}$ 和 $170\text{ }\mu\text{V}$ 。 $\pm 5\text{ LSB}$ 的增益误差和 $\pm 1\text{ LSB}$ 的零码误差均在 $38\text{ }\mu\text{V}$ 额定误差范围(2.5 V 基准电压、环境温度)内。

图 4 显示该电路的 0.1 Hz 至 10 Hz 噪声图。DAC 的输出 VOUT 与 0.1 Hz 至 10 Hz 带宽滤波器的输入端相连,滤波器之后接一个放大器,其增益为 10 000。用一个示波器捕捉电压噪声,观察到非常低的峰峰值电压 57 mV(相对于 DAC 输出为 $5.7\text{ }\mu\text{V}$)。

图 5 显示利用频谱分析仪得到的 DAC 输出,扫频范围为 100 Hz~100 kHz。没有观察到明显的交调失真(IMD)项,表明将 AD8628 等自稳零放大器用作基准电压缓冲是极佳选择。

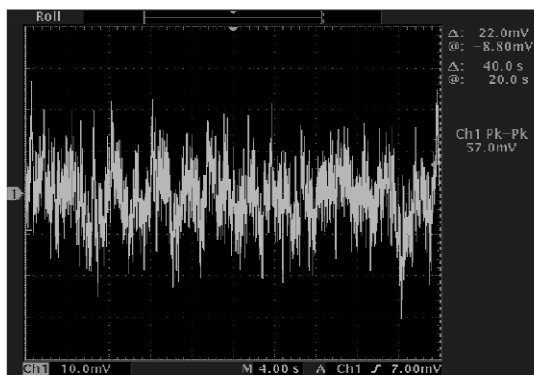


图4 0.1 Hz~10 Hz 输出噪声图;满量程码载入 DAC($1/f$ 噪声=57 mV/10,000=5.7 μ V)

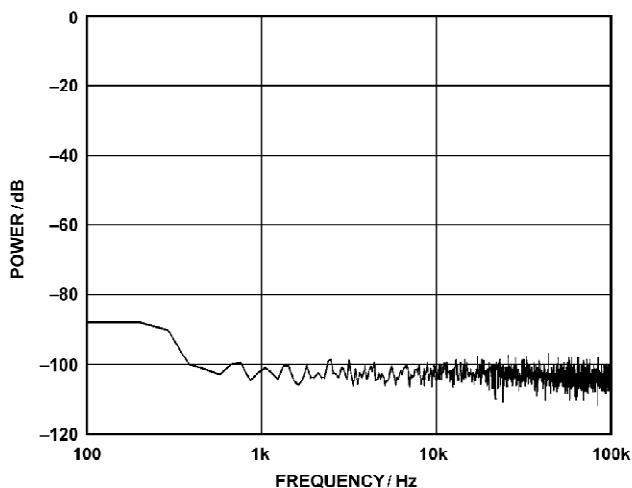


图5 DAC输出频谱密度图(dB 折合到满量程)

在任何注重精度的电路中,精心考虑电源和电路板上的接地回路布局有助于达成目标。包含该电路的印刷电路板(PCB)应具有单独的模拟和数字部分。如果该电路所在系统中有其他器件要求 AGND 至 DGND 连接,则只能在一个点进行连接。该接地点应尽可能靠近 AD5542。AD5542 的电源应使用 10 μ F 和 0.1 μ F 电容进行旁路。这些电容应尽可能靠近该器件,0.1 μ F 电容最好正对着该器件。10 μ F 电容为钽珠型电容。0.1 μ F 电容必须具有低有效串联电阻(ESR)和低有效串联电感(ESL),普通陶瓷型电容通常具有这些特性。针对内部逻辑开关引起的瞬态电流所导致的高频,该 0.1 μ F 电容可提供低阻抗接地路径。电源走线应尽可能宽,以提供低阻抗路径,并减小电源线路上的突波效应。时钟和其他快速开关数字信号应通过数字地屏蔽起来,使之不受电路板的其他器件影响。

第三部分 数模转换器(DAC)应用电路

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”,以及教程 MT-101——“去耦技术”)。

常见变化

AD8538 是另一款适合在该电路中缓冲基准电压的优秀自稳零运算放大器,它具有低失调电压和超低偏置电流特性。2.5 V 输出 ADR421 可以用 ADR423 或 ADR434 代替,二者均为低噪声基准电压源,与 ADR421 同属一个基准电压源系列,分别提供 3 V 和 4.096 V 输出。超低噪声基准电压源 ADR441 和 ADR431 也是合适的替代器件,提供 2.5 V 输出。请注意,基准输入电压的大小受所选运算放大器的轨到轨输出电压能力限制。

本电路没有使用输出缓冲,因为根据系统带宽和应用需要,输出缓冲性能可以针对速度或直流精度进行优化。AD5661 将是出色的输出缓冲选择。这是一款单电源、5 V~16 V 放大器,采用 ADI 公司的 DigiTrim 专利技术实现低失调电压,可提供低输入偏置电流和宽信号带宽。AD8605 或 AD8655 也是不错的选择。

利用电流源 DAC AD5410 提供 12 位、 4 mA~20 mA 输出简化解决方案(CN0081)

<http://www.analog.com/zh/verifiedcircuits/CN0081/vc.html>

电路功能与优势

图 1 所示电路利用单通道、12 位、串行输入、4 mA 至 20 mA 电流源 DAC AD5410, 提供 4 mA 至 20 mA 输出。它只需用产品 AD5410, 所需外部元件只有电源引脚和基准输入上的去耦电容, 以及用于开漏故障输出的上拉电阻。当输出端丧失兼容电压或 AD5410 温度过高时, 开漏故障输出会予以警示。这种实施方案具有很高的集成度, 可节省成本和电路板空间。本电路非常适合工业控制应用中的可编程逻辑控制器(PLC)和分布式控制系统(DCS)。

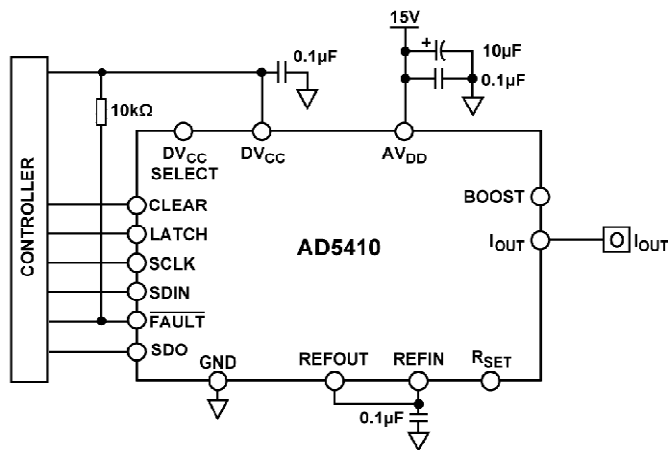


图 1 AD5410 的连接图

电路描述

AD5410 是一款低成本、高度集成的 12 位数模转换器, 提供可编程电流源输出, 针对工业过程控制应用的要求而设计。电流输出可通过编程设置为 4 mA~20 mA、0 mA~20 mA 或

第三部分 数模转换器(DAC)应用电路

0 mA~24 mA。AD5410 内置一个 5 V、10 ppm/°C(最大值)基准电压源,从而可以进一步节省成本和电路板空间。该电路采用最高 24 V 的 AVDD 额定电源电压工作;不过,AD5410 能够以最高 40 V 的 AVDD 电源电压工作。该器件含有 4.5 V 片内稳压输出(DVCC 引脚),能够提供最大 5 mA 源电流,可以用作上拉电阻的端电极,或者为数字电路供电,从而无需产生逻辑电源电压。图 2 显示,该电路在 25°C 环境温度时的精度典型值为 0.011%。

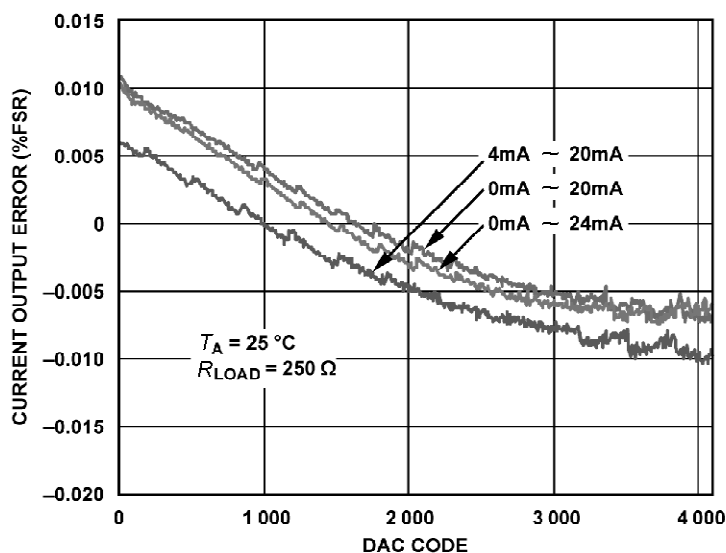


图 2 电流输出精度

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-015 和教程 MT-101)。

利用 AD5754R DAC 提供软件可配置的 16 位、4 通道、单极性/双极性电压输出(CN0083)

<http://www.analog.com/zh/verifiedcircuits/CN0083/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、16 位、串行输入、单极性/双极性电压输出 DAC AD5754R, 可提供单极性和双极性数模转换。该 16 位 DAC 所需的外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

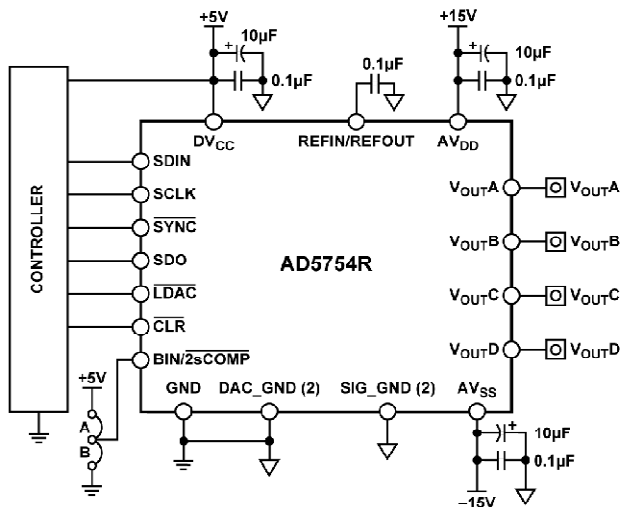


图 1 AD5754R DAC 的单极性/双极性配置(原理示意图)

电路描述

AD5754R 是一款数模转换器, 可保证 16 位单调性, 积分非线性(INL)误差为 ± 16 LSB, 总非调整误差(TUE)为 0.1%, 建立时间为 $10\mu\text{s}$ 。该器件还集成了一个 2.5 V、5 ppm/°C 基准电压源、基准电压缓冲和输出放大器, 从而可以进一步节省成本和电路板空间。在以下电源电

第三部分 数模转换器(DAC)应用电路

压范围内能够保证性能:AVDD 电源电压范围为+4.5 V~+16.5 V,AVSS 电源电压范围为+4.5 V~+16.5 V。如果只需要单极性输出,则可以将 AVSS 电源与 0 V 相连。各通道的输出范围均可独立编程,提供以下选项:0 V~+5 V、0 V~+10 V、0 V~+10.8 V、-5 V~+5 V、-10 V~+10 V、-10.8 V~+10.8 V。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25°C 环境温度时的典型输出误差小于 0.07%FSR。

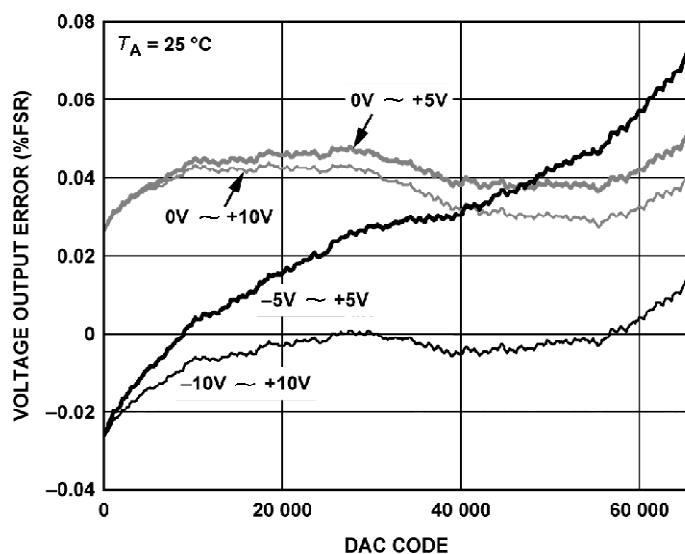


图 2 电压输出误差

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”,以及教程 MT-101——“去耦技术”)。

利用 AD5734R DAC 提供软件可配置的 14 位、4 通道、单极性/双极性电压输出(CN0084)

<http://www.analog.com/zh/verifiedcircuits/CN0084/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、14 位、串行输入、单极性/双极性电压输出 DAC AD5734R, 可提供单极性和双极性数据转换。该 14 位 DAC 所需的外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

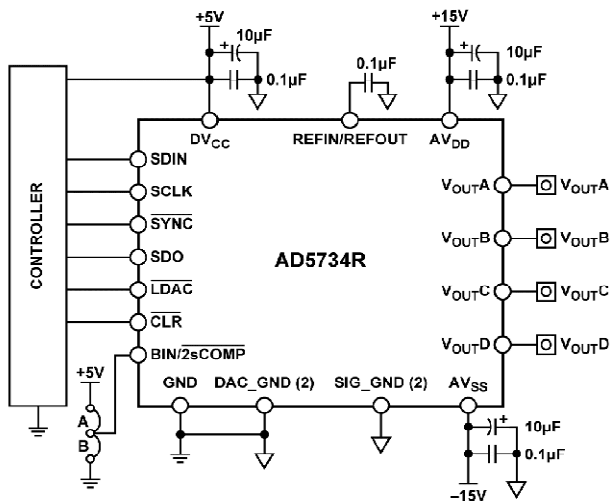


图 1 AD5734R DAC 的单极性/双极性配置(原理示意图)

电路描述

AD5734R 是一款数模转换器, 可保证 14 位单调性, 积分非线性(INL)误差为 ± 4 LSB, 总非调整误差(TUE)为 0.1%, 建立时间为 $10 \mu\text{s}$ 。该器件还集成了一个 2.5 V、5 ppm/°C 基准电压源、基准电压缓冲和输出放大器, 从而可以进一步节省成本和电路板空间。在以下电源电压

第三部分 数模转换器(DAC)应用电路

范围内能够保证性能:AVDD 电源电压范围为 $+4.5\text{ V}\sim+16.5\text{ V}$,AVSS 电源电压范围为 $-4.5\text{ V}\sim-16.5\text{ V}$ 。如果只需要单极性输出,则可以将 AVSS 电源与 0 V 相连。各输出通道的输出范围均可独立编程,提供以下选项: $0\text{ V}\sim+5\text{ V}$ 、 $0\text{ V}\sim+10\text{ V}$ 、 $0\text{ V}\sim+10.8\text{ V}$ 、 $-5\text{ V}\sim+5\text{ V}$ 、 $-10\text{ V}\sim+10\text{ V}$ 、 $-10.8\text{ V}\sim+10.8\text{ V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25°C 环境温度时的典型输出误差小于 $0.07\%\text{FSR}$ 。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”,以及教程 MT-101——“去耦技术”)。

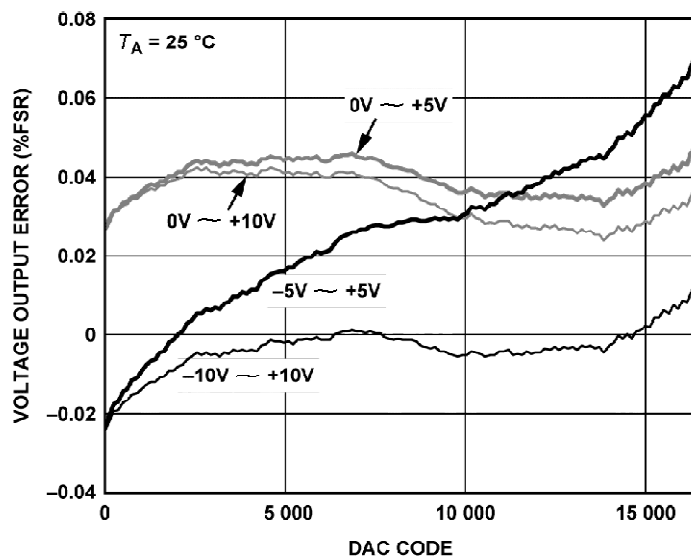


图 2 电压输出误差

利用 AD5724R DAC 提供软件可配置的 12 位、4 通道、单极性/双极性电压输出(CN0085)

<http://www.analog.com/zh/verifiedcircuits/CN0085/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、12 位、串行输入、单极性/双极性电压输出 DAC AD5724R, 可提供单极性和双极性数据转换。该 12 位 DAC 所需的外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

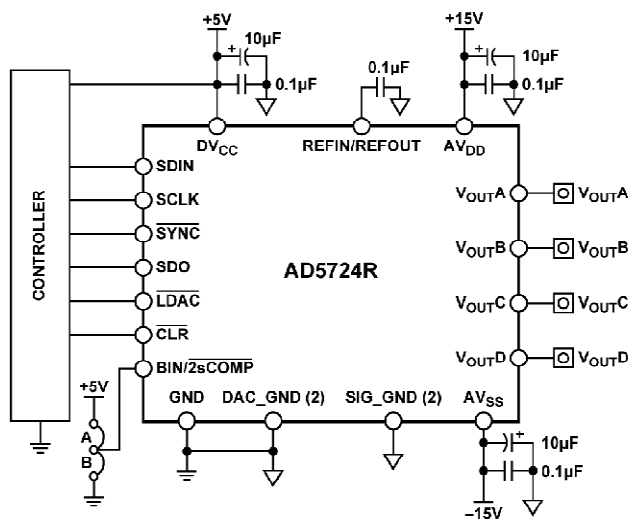


图 1 AD5724R DAC 的单极性/双极性配置(原理示意图)

电路描述

AD5724R 是一款数模转换器(DAC), 可保证 12 位单调性, 积分非线性(INL)误差为 ± 0.5 LSB, 总非调整误差(TUE)为 0.1%, 建立时间为 10 μ s。该器件还集成了一个 2.5 V、

第三部分 数模转换器(DAC)应用电路

5 ppm/°C基准电压源、基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为+4.5 V~+16.5 V,AVSS 电源电压范围为-4.5 V~-16.5 V。如果只需要单极性输出,则可以将 AVSS 电源与 0 V 相连。各输出通道的输出范围均可独立编程,提供以下选项:0 V~+5 V、0 V~+10 V、0 V~+10.8 V、-5 V~+5 V、-10 V~+10 V、-10.8 V~+10.8 V。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25°C 环境温度时的典型输出误差小于 0.07%FSR。

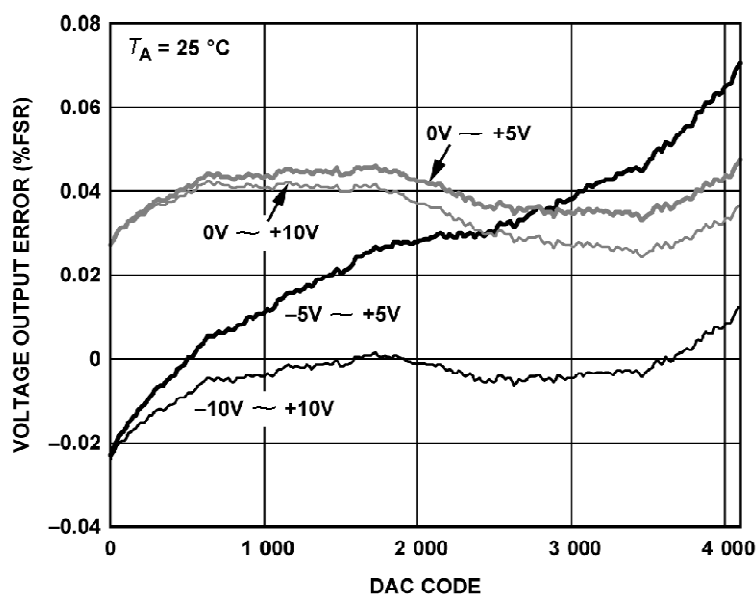


图 2 电压输出误差

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。

利用 AD5754 DAC 提供软件可配置的 16 位、4 通道、单极性/双极性电压输出(CN0086)

<http://www.analog.com/zh/verifiedcircuits/CN0086/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、16 位、串行输入、单极性/双极性电压输出 DAC AD5754BRESZ 及 2.5 V 精密基准电压源 REF192ESZ, 可提供单极性和双极性数据转换。该 16 位 DAC 电路所需的附加外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

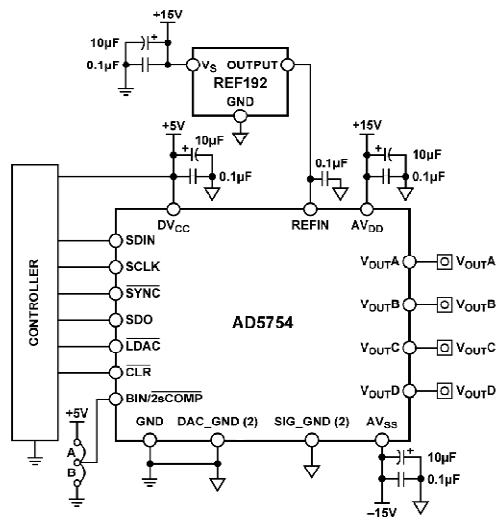


图 1 AD5754 DAC 的单极性/双极性配置 (原理示意图)

电路描述

AD5754 是一款数模转换器, 可保证 16 位单调性, 积分非线性(INL)误差为 ± 16 LSB, 总非调整误差(TUE)为 0.1%, 建立时间为 10 μ s。该器件还集成了基准电压缓冲和输出放大

第三部分 数模转换器(DAC)应用电路

器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为+4.5 V~+16.5 V,AVSS 电源电压范围为-4.5 V~-16.5 V。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。各通道的输出范围均可独立编程,提供以下选项:0 V~+5 V、0 V~+10 V、0 V~+10.8 V、-5 V~+5 V、-10 V~+10 V、-10.8 V~+10.8 V。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25 °C 环境温度时的典型输出误差小于 0.06%FSR。

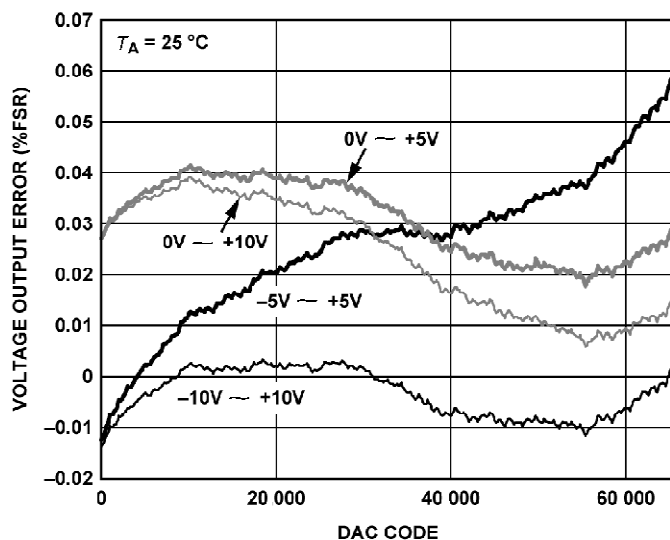


图 2 电压输出误差

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。

利用 AD5734 DAC 提供软件可配置的 14 位、4 通道、单极性/双极性电压输出(CN0087)

<http://www.analog.com/zh/verifiedcircuits/CN0087/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、14 位、串行输入、单极性/双极性电压输出 DAC AD5734BREZ 及 2.5 V 精密基准电压源 REF192ESZ, 可提供单极性和双极性数据转换。该 14 位 DAC 电路所需的其它外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

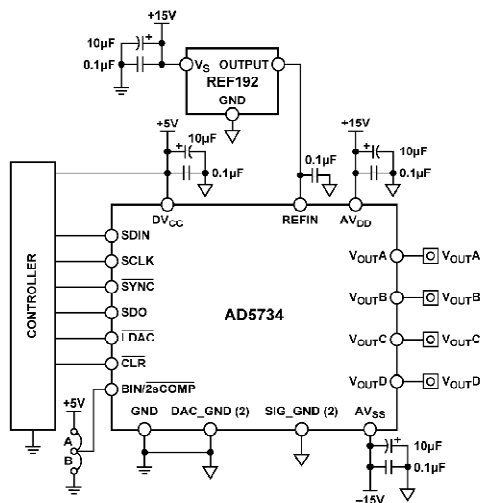


图 1 AD5734 DAC 的单极性/双极性配置(原理示意图)

电路描述

AD5734 是一款数模转换器, 可保证 14 位单调性, 积分非线性(INL)误差为 ± 4 LSB, 总非调整误差(TUE)为 0.1%, 建立时间为 10 μ s。该器件还集成了基准电压缓冲和输出放大器,

第三部分 数模转换器(DAC)应用电路

从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\text{ V}\sim+16.5\text{ V}$,AVSS 电源电压范围为 $-4.5\text{ V}\sim-16.5\text{ V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。各输出通道的输出范围均可独立编程,提供以下选项: $0\text{ V}\sim+5\text{ V}$ 、 $0\text{ V}\sim+10\text{ V}$ 、 $0\text{ V}\sim+10.8\text{ V}$ 、 $-5\text{ V}\sim+5\text{ V}$ 、 $-10\text{ V}\sim+10\text{ V}$ 、 $-10.8\text{ V}\sim+10.8\text{ V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 $25\text{ }^{\circ}\text{C}$ 环境温度时的典型输出误差小于 $0.06\%\text{FSR}$ 。

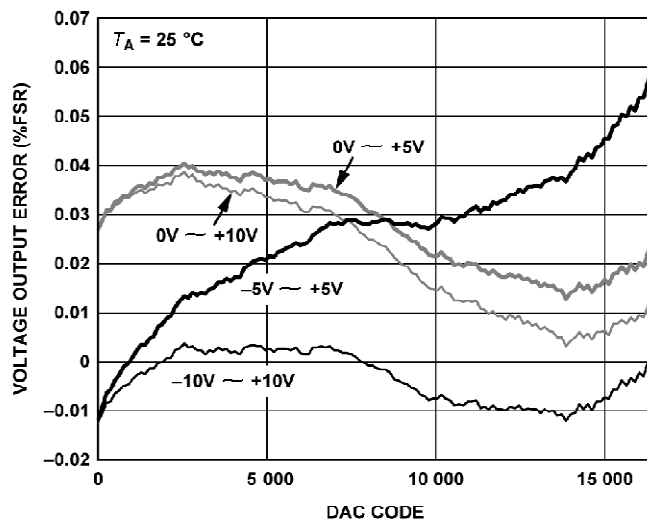


图 2 电压输出误差

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。

利用 AD5724 DAC 提供软件可配置的 12 位、4 通道、单极性/双极性电压输出(CN0088)

<http://www.analog.com/zh/verifiedcircuits/CN0088/vc.html>

电路功能与优势

图 1 所示电路采用 4 通道、12 位、串行输入、单极性/双极性电压输出 DAC AD5724BRESZ 及 2.5 V 精密基准电压源 REF192ESZ, 可提供单极性和双极性数据转换。该 12 位 DAC 电路所需的其它外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

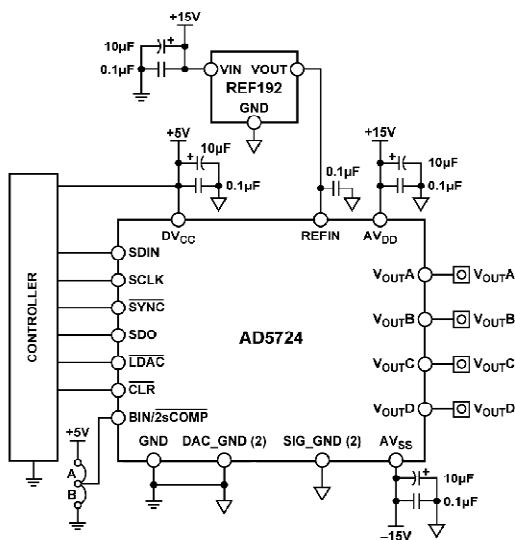


图 1 AD5724 DAC 的单极性/双极性配置(原理示意图)

电路描述

AD5724 是一款数模转换器, 可保证 12 位单调性, 积分非线性(INL)误差为 ± 1 LSB, 总非

第三部分 数模转换器(DAC)应用电路

调整误差(TUE)为 0.1%,建立时间为 $10\ \mu\text{s}$ 。该器件还集成了基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\ \text{V}\sim+16.5\ \text{V}$,AVSS 电源电压范围为 $-4.5\ \text{V}\sim-16.5\ \text{V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。各输出通道的输出范围均可独立编程,提供以下选项: $0\ \text{V}\sim+5\ \text{V}$ 、 $0\ \text{V}\sim+10\ \text{V}$ 、 $0\ \text{V}\sim+10.8\ \text{V}$ 、 $-5\ \text{V}\sim+5\ \text{V}$ 、 $-10\ \text{V}\sim+10\ \text{V}$ 、 $-10.8\ \text{V}\sim+10.8\ \text{V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 $25\ ^\circ\text{C}$ 环境温度时的典型输出误差小于 $0.06\%\ \text{FSR}$ 。

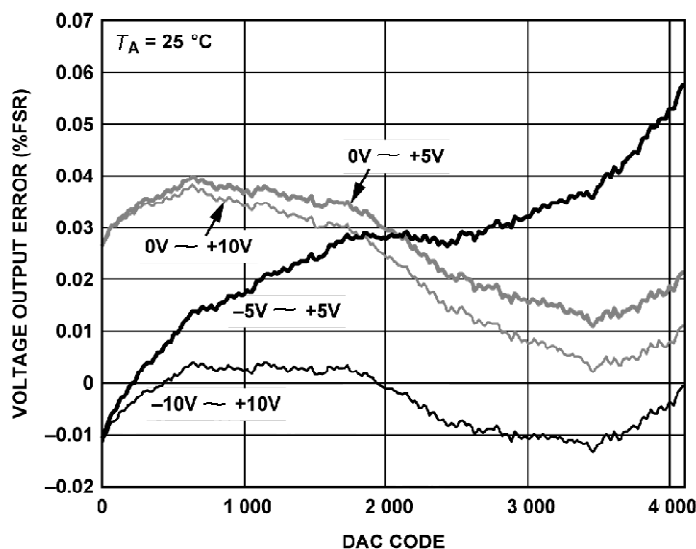


图 2 电压输出误差

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

利用 AD5752R DAC 提供软件可配置的 16 位、双通道、单极性/双极性电压输出(CN0089)

<http://www.analog.com/zh/verifiedcircuits/CN0089/vc.html>

电路功能与优势

图 1 所示电路采用双通道、16 位、串行输入、单极性/双极性电压输出 DAC AD5752R, 可提供单极性和双极性数据转换。该 16 位 DAC 所需的外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

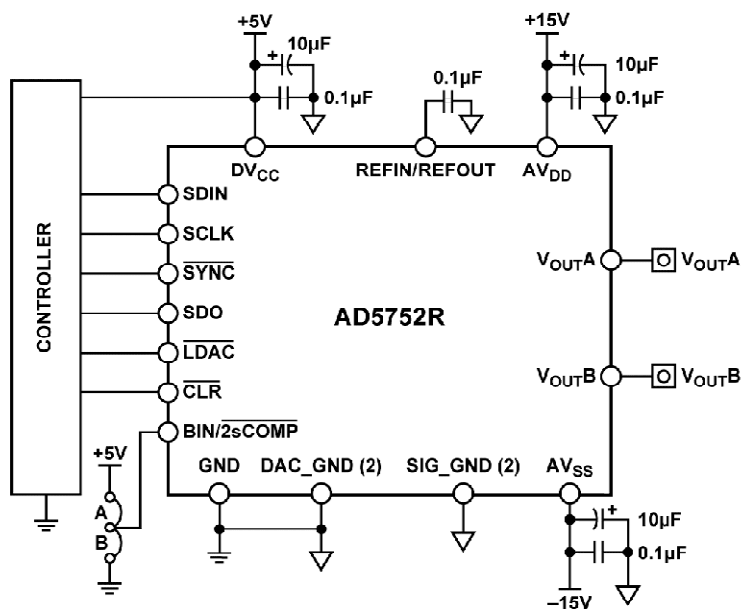


图 1 AD5752R DAC 的单极性/双极性配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5752R 是一款数模转换器,可保证 16 位单调性,积分非线性(INL)误差为 ± 16 LSB,总非调整误差(TUE)为 0.1%,建立时间为 $10\mu\text{s}$ 。该器件还集成了一个 2.5V 、 $5\text{ppm}/^\circ\text{C}$ 基准电压源、基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\text{V}\sim+16.5\text{V}$,AVSS 电源电压范围为 $-4.5\text{V}\sim-16.5\text{V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0V 相连。各输出通道的输出范围均可独立编程,提供以下选项: $0\text{V}\sim+5\text{V}$ 、 $0\text{V}\sim+10\text{V}$ 、 $0\text{V}\sim+10.8\text{V}$ 、 $-5\text{V}\sim+5\text{V}$ 、 $-10\text{V}\sim+10\text{V}$ 、 $-10.8\text{V}\sim+10.8\text{V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25°C 环境温度时的典型输出误差小于 $0.07\%\text{FSR}$ 。

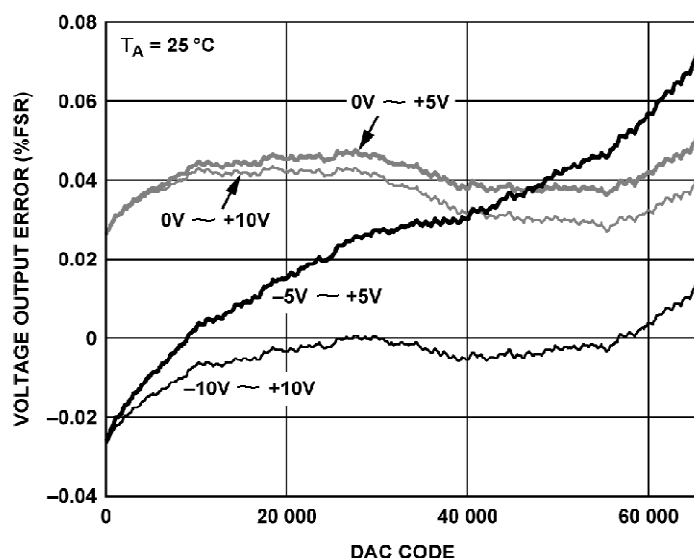


图 2 电压输出误差

利用 AD5732R DAC 提供软件可配置的 14 位、双通道、单极性/双极性电压输出(CN0090)

<http://www.analog.com/zh/verifiedcircuits/CN0090/vc.html>

电路功能与优势

图 1 所示电路采用双通道、14 位、串行输入、单极性/双极性电压输出 DAC AD5732R, 可提供单极性和双极性数据转换。该 14 位 DAC 所需的外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

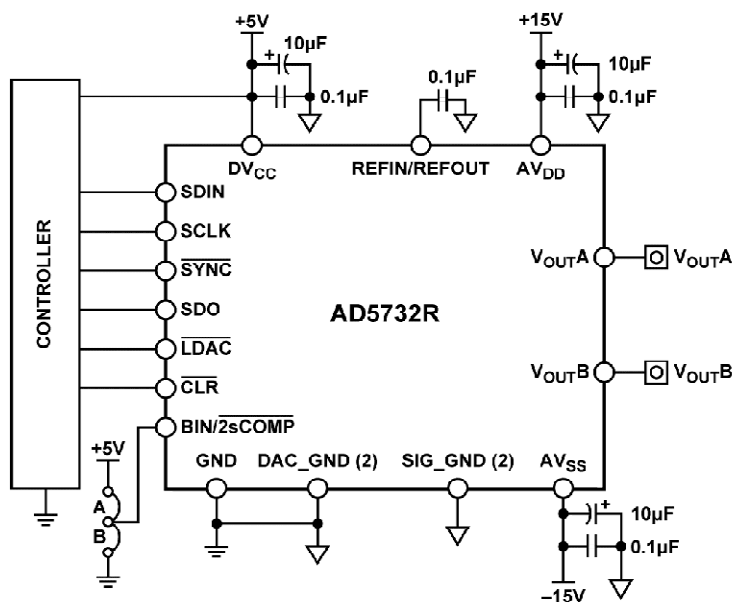


图 1 AD5732R DAC 的单极性/双极性配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5732R 是一款数模转换器,可保证 14 位单调性,积分非线性(INL)误差为 ± 4 LSB,总非调整误差(TUE)为 0.1%,建立时间为 $10\mu\text{s}$ 。该器件还集成了一个 2.5 V、5 ppm/ $^{\circ}\text{C}$ 基准电压源、基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 +4.5 V~+16.5 V,AVSS 电源电压范围为 -4.5 V~-16.5 V。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。各输出通道的输出范围均可独立编程,提供以下选项:0 V~+5 V、0 V~+10 V、0 V~+10.8 V、-5 V~+5 V、-10 V~+10 V、-10.8 V~+10.8 V。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25 $^{\circ}\text{C}$ 环境温度时的典型输出误差小于 0.07%FSR。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

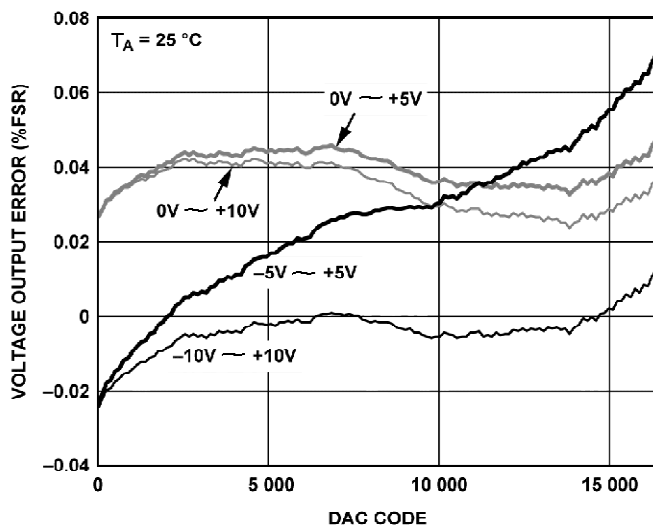


图 2 电压输出误差

利用 AD5722R DAC 提供软件可配置的 12 位、双通道、单极性/双极性电压输出(CN0091)

<http://www.analog.com/zh/verifiedcircuits/CN0091/vc.html>

电路功能与优势

图 1 所示电路采用双通道、12 位、串行输入、单极性/双极性电压输出 DAC AD5722R, 可提供单极性和双极性数据转换。该 12 位 DAC 所需的外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

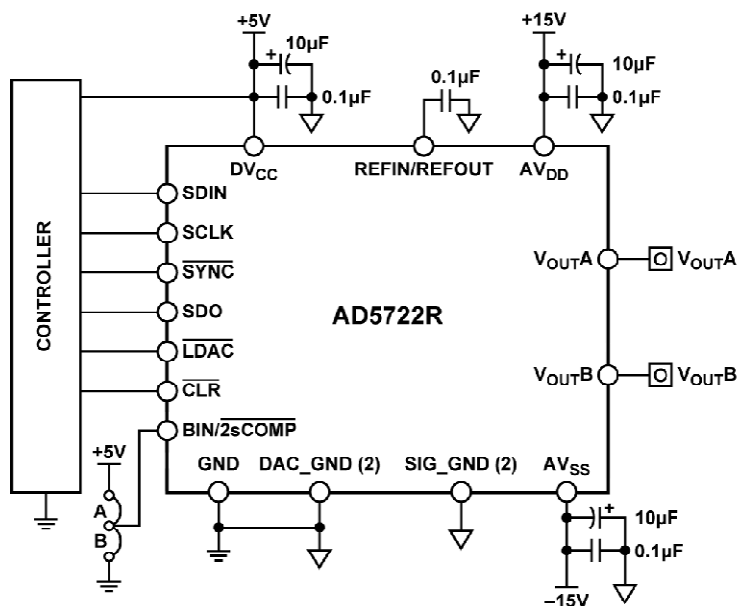


图 1 AD5722R DAC 的单极性/双极性配置

第三部分 数模转换器(DAC)应用电路

电路描述

AD5722R 是一款数模转换器,可保证 12 位单调性,积分非线性(INL)误差为 ± 0.5 LSB,总非调整误差(TUE)为 0.1%,建立时间为 $10\mu\text{s}$ 。该器件还集成了一个 2.5V 、 $5\text{ppm}/^\circ\text{C}$ 基准电压源、基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\text{V}\sim+16.5\text{V}$,AVSS 电源电压范围为 $-4.5\text{V}\sim-16.5\text{V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0V 相连。各输出通道的输出范围均可独立编程,提供以下选项: $0\text{V}\sim+5\text{V}$ 、 $0\text{V}\sim+10\text{V}$ 、 $0\text{V}\sim+10.8\text{V}$ 、 $-5\text{V}\sim+5\text{V}$ 、 $-10\text{V}\sim+10\text{V}$ 、 $-10.8\text{V}\sim+10.8\text{V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 25°C 环境温度时的典型输出误差小于 0.07% FSR。

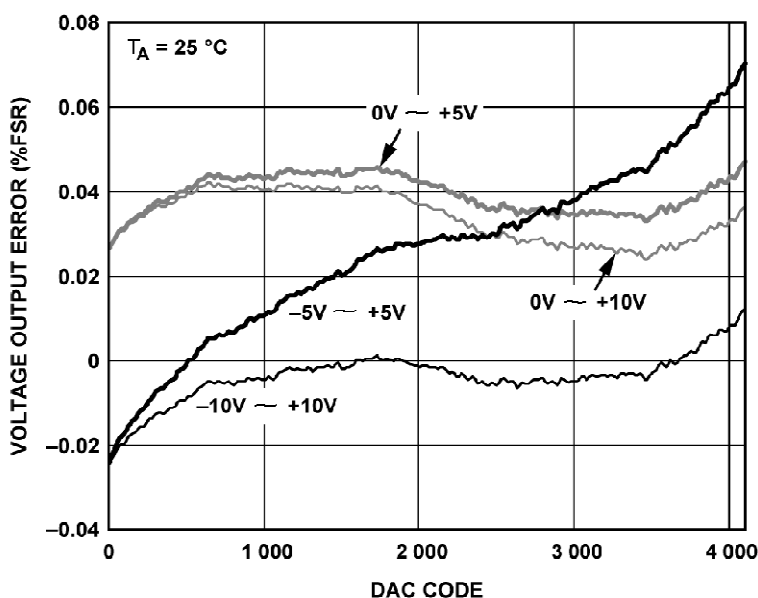


图 2 电压输出误差

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

利用 AD5752 DAC 提供软件可配置的 16 位、双通道、单极性/双极性电压输出(CN0092)

<http://www.analog.com/zh/verifiedcircuits/CN0092/vc.html>

电路功能与优势

图 1 所示电路采用双通道、16 位、串行输入、单极性/双极性电压输出 DAC AD5752BRESZ 及 2.5 V 精密基准电压源 REF192ESZ, 可提供单极性和双极性数据转换。该 16 位 DAC 电路所需的其它外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

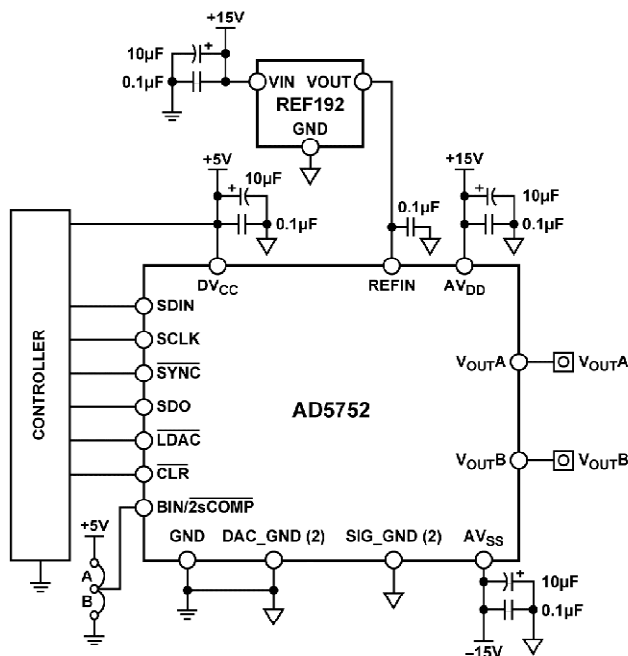


图 1 AD5752 DAC 的单极性/双极性配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5752 是一款数模转换器,可保证 16 位单调性,积分非线性(INL)误差为 ± 16 LSB,总非调整误差(TUE)为 0.1%,建立时间为 $10\ \mu\text{s}$ 。该器件还集成了基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\ \text{V}\sim+16.5\ \text{V}$,AVSS 电源电压范围为 $-4.5\ \text{V}\sim-16.5\ \text{V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。

各输出通道的输出范围均可独立编程,提供以下选项: $0\ \text{V}\sim+5\ \text{V}$ 、 $0\ \text{V}\sim+10\ \text{V}$ 、 $0\ \text{V}\sim+10.8\ \text{V}$ 、 $-5\ \text{V}\sim+5\ \text{V}$ 、 $-10\ \text{V}\sim+10\ \text{V}$ 、 $-10.8\ \text{V}\sim+10.8\ \text{V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 $25\ ^\circ\text{C}$ 环境温度时的典型输出误差小于 0.06%FSR。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

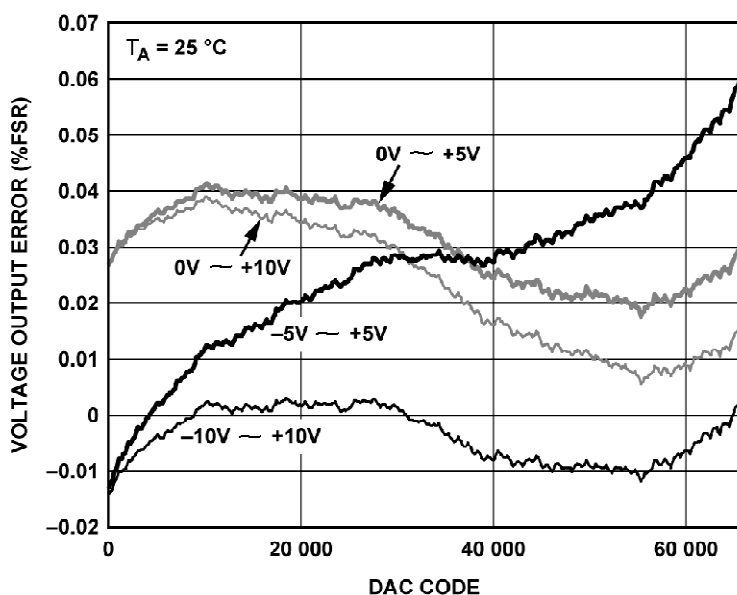


图 2 电压输出误差

利用 AD5732 DAC 提供软件可配置的 14 位、双通道、单极性/双极性电压输出(CN0093)

<http://www.analog.com/zh/verifiedcircuits/CN0093/vc.html>

电路功能与优势

图 1 所示电路采用双通道、14 位、串行输入、单极性/双极性电压输出 DAC AD5732BRESZ 及 2.5 V 精密基准电压源 REF192ESZ, 可提供单极性和双极性数据转换。该 14 位 DAC 电路所需的其它外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

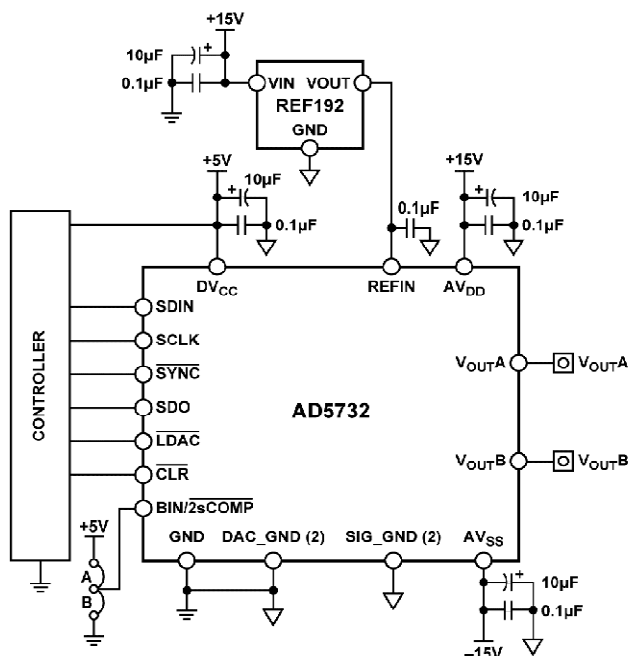


图 1 AD5732 DAC 的单极性/双极性配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5732 是一款数模转换器,可保证 14 位单调性,积分非线性(INL)误差为 ± 4 LSB,总非调整误差(TUE)为 0.1%,建立时间为 $10\ \mu\text{s}$ 。该器件还集成了基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\ \text{V}\sim+16.5\ \text{V}$,AVSS 电源电压范围为 $-4.5\ \text{V}\sim-16.5\ \text{V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。

各输出通道的输出范围均可独立编程,提供以下选项: $0\ \text{V}\sim+5\ \text{V}$ 、 $0\ \text{V}\sim+10\ \text{V}$ 、 $0\ \text{V}\sim+10.8\ \text{V}$ 、 $-5\ \text{V}\sim+5\ \text{V}$ 、 $-10\ \text{V}\sim+10\ \text{V}$ 、 $-10.8\ \text{V}\sim+10.8\ \text{V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 $25\ ^\circ\text{C}$ 环境温度时的典型输出误差小于 0.06%FSR。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

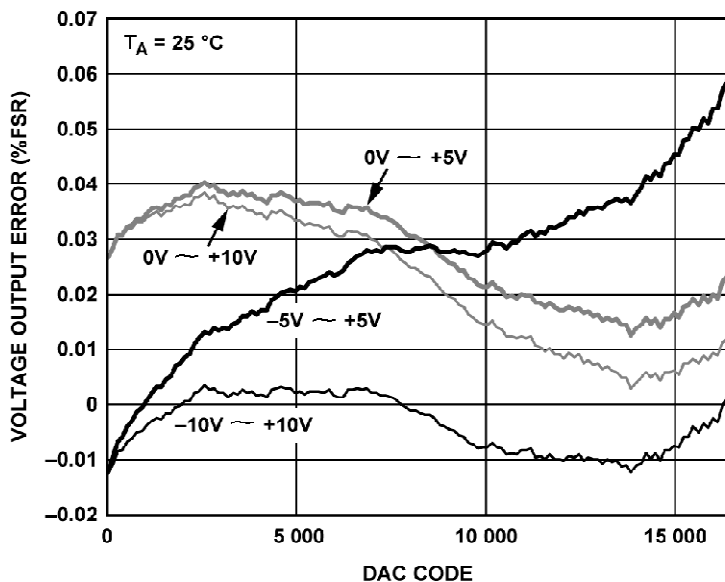


图 2 电压输出误差

利用 AD5722 DAC 提供软件可配置的 12 位、双通道、单极性/双极性电压输出(CN0094)

<http://www.analog.com/zh/verifiedcircuits/CN0094/vc.html>

电路功能与优势

图 1 所示电路采用双通道、12 位、串行输入、单极性/双极性电压输出 DAC AD5722BRESZ 及 2.5 V 精密基准电压源 REF192ESZ, 可提供单极性和双极性数据转换。该 12 位 DAC 电路所需的其它外部器件只有电源引脚和基准输入上的去耦电容, 从而可以节省成本和电路板空间。本电路非常适合闭环伺服控制应用。

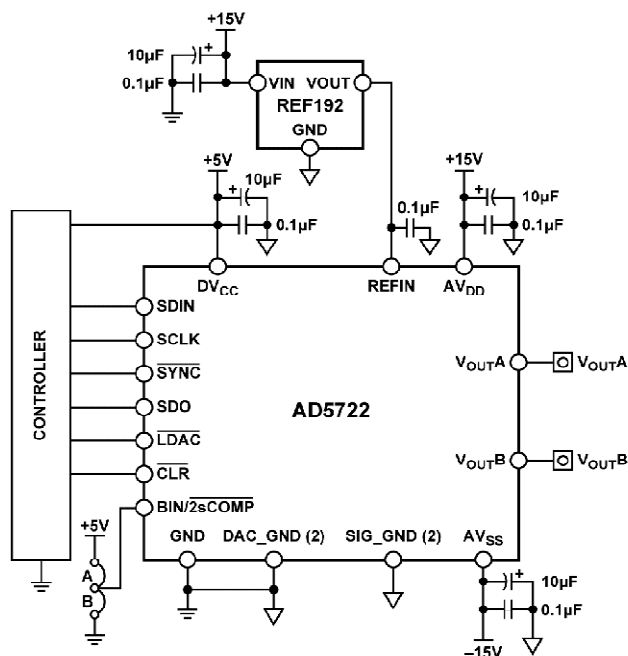


图 1 AD5722 DAC 的单极性/双极性配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5722 是一款数模转换器,可保证 12 位单调性,积分非线性(INL)误差为 ± 1 LSB,总非调整误差(TUE)为 0.1%,建立时间为 $10\ \mu\text{s}$ 。该器件还集成了基准电压缓冲和输出放大器,从而可以进一步节省成本和电路板空间。在以下电源电压范围内能够保证性能:AVDD 电源电压范围为 $+4.5\ \text{V}\sim+16.5\ \text{V}$,AVSS 电源电压范围为 $-4.5\ \text{V}\sim-16.5\ \text{V}$ 。如果只需要单极性输出,则可以将 AVSS 与 0 V 相连。

各输出通道的输出范围均可独立编程,提供以下选项: $0\ \text{V}\sim+5\ \text{V}$ 、 $0\ \text{V}\sim+10\ \text{V}$ 、 $0\ \text{V}\sim+10.8\ \text{V}$ 、 $-5\ \text{V}\sim+5\ \text{V}$ 、 $-10\ \text{V}\sim+10\ \text{V}$ 、 $-10.8\ \text{V}\sim+10.8\ \text{V}$ 。对于双极性输出,输入编码方式为用户可选的二进制补码或偏移二进制(取决于 BIN//2sCOMP 引脚的状态)。对于单极性输出,编码方式为标准二进制。图 2 显示,该电路在 $25\ ^\circ\text{C}$ 环境温度时的典型输出误差小于 0.06%FSR。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

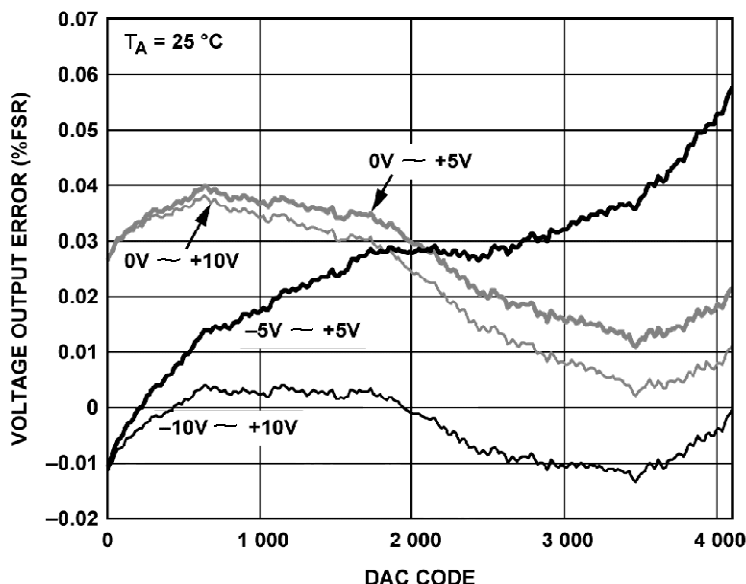


图 2 电压输出误差

利用 AD5412 提供 12 位电压和 4 mA~20 mA 输出简化解决方案(CN0097)

<http://www.analog.com/zh/verifiedcircuits/CN0097/vc.html>

电路功能与优势

图 1 所示电路利用单通道、12 位、串行输入、单极性/双极性电压、4 mA~20 mA 电流源 DAC AD5412, 提供单极性/双极性电压和 4 mA~20 mA 输出。它只需用产品 AD5412, 所需外部元件只有电源引脚和参考输入上的去耦电容, 以及用于开漏故障输出的上拉电阻。当电流输出端丧失兼容电压或 AD5412 温度过高时, 开漏故障输出会予以警示。这款解决方案具有很高的集成度, 可节省成本和电路板空间。本电路非常适合工业控制应用中的可编程逻辑控制器(PLC)和分布式控制系统(DCS)。

309

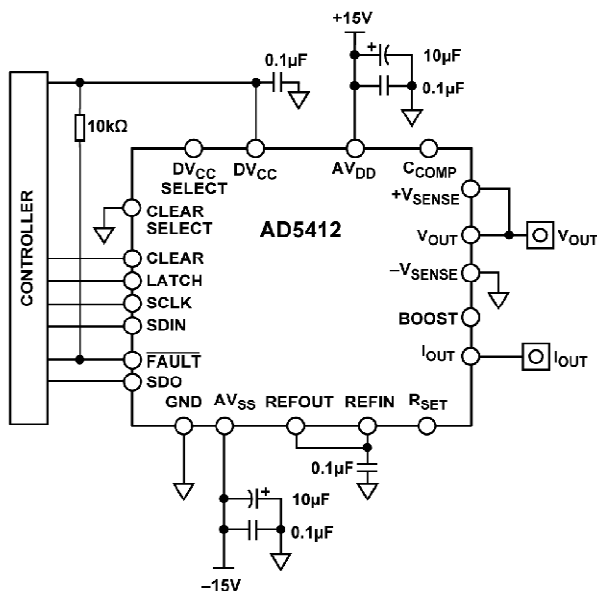


图 1 AD5412 电路配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5412 是一款低成本、精密、高度集成的 12 位数模转换器,提供可编程电流源和可编程电压输出,针对工业过程控制应用的要求而设计。电压输出范围可通过编程设置为 $0\text{ V}\sim+5\text{ V}$ 、 $0\text{ V}\sim+10\text{ V}$ 、 $-5\text{ V}\sim+5\text{ V}$ 或 $-10\text{ V}\sim+10\text{ V}$ 。电流输出通过一个独立的引脚访问,可通过编程设置为 $4\text{ mA}\sim 20\text{ mA}$ 、 $0\text{ mA}\sim 20\text{ mA}$ 或 $0\text{ mA}\sim 24\text{ mA}$ 。AD5412 内置一个 5 V 、 $10\text{ ppm}/^{\circ}\text{C}$ (最大值)基准电压源,从而可以进一步节省成本和电路板空间。额定工作电压为: AV_{DD} 电源电压最高达 24 V , AV_{SS} 电源电压最高达 -24 V 。不过,AD5412 能够以最高 40 V 的 AV_{DD} 电源电压工作。该器件含有 4.5 V 片内稳压输出(DV_{CC} 引脚),能够提供最大 5 mA 源电流。这可以用作上拉电阻的端电极,或者为数字电路供电,从而无需产生逻辑电源电压。

图 2 和图 3 显示,本电路在 25°C 环境温度时的电流输出和电压输出典型精度均优于 0.011% 。

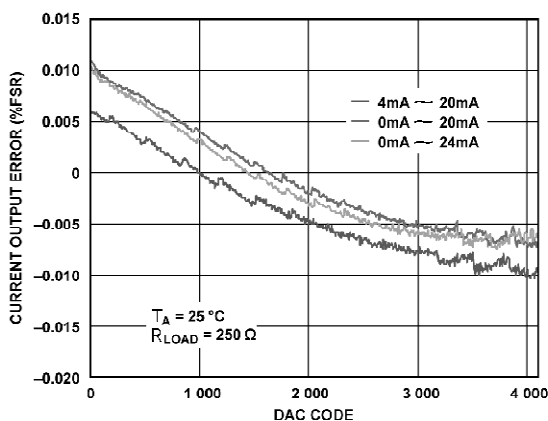


图 2 电流输出精度

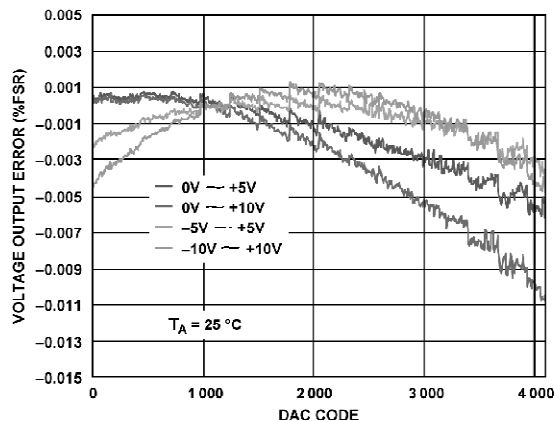


图 3 电压输出精度

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

利用 AD5420 提供 16 位、4 mA~20 mA 输出简化解决方案(CN0098)

<http://www.analog.com/zh/verifiedcircuits/CN0098/vc.html>

电路功能与优势

图 1 所示电路利用单通道、16 位、串行输入、4 mA~20 mA 电流源 DAC AD5420, 提供 4 mA~20 mA 输出。它只需用产品 AD5420, 所需外部元件只有电源引脚和参考输入上的去耦电容, 以及用于开漏故障输出的上拉电阻。当输出端丧失兼容电压或 AD5420 温度过高时, 开漏故障输出会予以警示。这种解决方案具有很高的集成度, 可节省成本和电路板空间。本电路非常适合工业控制应用中的可编程逻辑控制器(PLC)和分布式控制系统(DCS)。

311

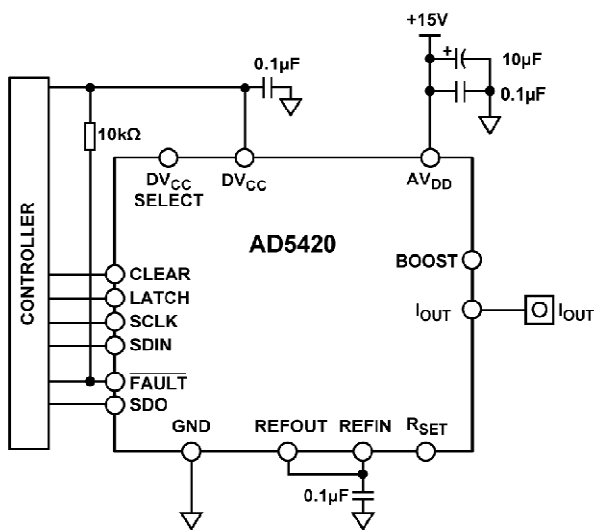


图 1 AD5420 电路配置(原理示意图)

第三部分 数模转换器(DAC)应用电路

电路描述

AD5420 是一款低成本、精密、高度集成的 16 位数模转换器,提供可编程电流源输出,针对工业过程控制应用的要求而设计。电流输出可通过编程设置为 4 mA~20 mA、0 mA~20 mA 或 0 mA~24 mA。AD5420 内置一个 5 V、10 ppm/°C(最大值)基准电压源,从而可以进一步节省成本和电路板空间。该电路采用最高 24 V 的 AVDD 额定电源电压工作;不过,AD5420 能够以最高 40 V 的 AVDD 电源电压工作。该器件含有 4.5 V 片内稳压输出(DVCC 引脚),能够提供最大 5 mA 源电流。这可以用作上拉电阻的端电极,或者为数字电路供电,从而无需产生逻辑电源电压。

图 2 显示,该电路在 25 °C 环境温度时的典型精度优于 0.016%。

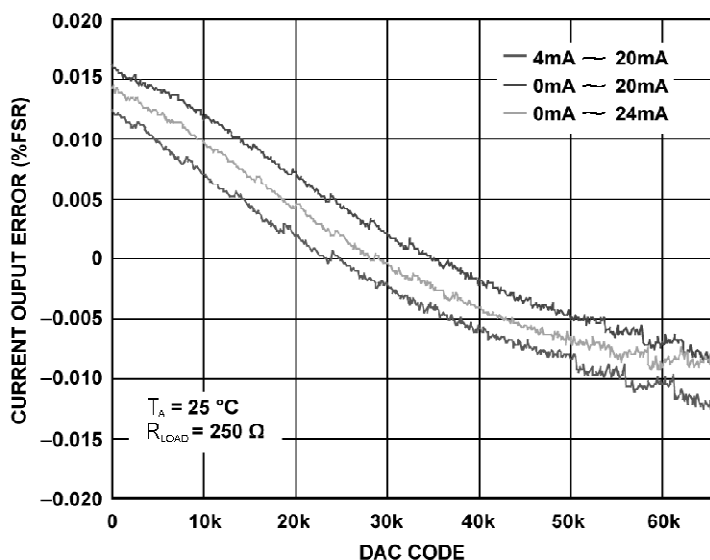


图 2 电流输出精度

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

在视频编码器 ADV7393 之后采用放大器 ADA4430-1 的重构视频滤波器(CN0101)

<http://www.analog.com/zh/verifiedcircuits/CN0101/vc.html>

电路功能与优势

图 1 所示电路由一个数模视频转换器与一个低成本、低功耗、全集成式重构视频滤波器配合组成。虽然 ADV7393 等许多视频编码器(视频 DAC)可以直接驱动视频负载,但在视频编码器的输出端使用视频驱动器往往非常有利,可以节省功耗,实现线路驱动,并提供更好的电路保护。该视频驱动器通常配置为有源滤波器,也称为重构滤波器或抗镜像滤波器。重构滤波器的作用有两方面:阻隔数字化处理过程中引入视频信号的较高频率部分(高于奈奎斯特频率),此外还提供增益,以驱动与视频显示器相连的 $75\ \Omega$ 外部电缆。对于交流耦合输出应用,ADA4430-1 集成了信号振幅增益(SAG)校正网络。后部端接电缆的 $150\ \Omega$ 负载电阻与输出耦合电容构成一个高通滤波器,利用 SAG 校正可为该高通滤波器提供低频补偿。SAG 校正可以降低传统的大交流耦合电容($330\ \mu\text{F}$)要求,而用较小的 $47\ \mu\text{F}$ 和 $22\ \mu\text{F}$ 电容取而代之。

ADA4430-1 和 ADV7393 均推荐用于汽车领域,非常适合信息娱乐系统及基于视觉的安全系统。

电路描述

ADV7393 是一款低功耗、全集成式数字视频编码器,可将 CMOS 后视摄像头之类的 16 位数字分量视频数据转换为与全球标准兼容的标准模拟基带视频信号。3 个 $2.6\ \text{V}/3.46\ \text{V}$ 10 位视频 DAC 支持标清(SD)或高清(HD)视频格式的复合(CVBS)、S 视频(YC)或分量(YPrPb/RGB)模拟输出。图 1 所示电路配置为低输出驱动工作模式,可将所有 3 个 DAC 的输出电流降低 85%($R_{\text{SET}}=4.12\ \text{k}\Omega$, $R_{\text{L}}=300\ \Omega$)。为进一步节省功耗,可以禁用内部 PLL,并让编码器以 $2\times$ 过采样模式工作。16 位视频输入端口经过配置可支持标清视频。

ADA4430-1 是一款单通道、6 阶、低通视频滤波器, $-3\ \text{dB}$ 截止频率为 $9\ \text{MHz}$, $27\ \text{MHz}$ 时的带外抑制为 $50\ \text{dB}$ 。该器件为低功耗、低成本、轨到轨输出放大器,采用 $+2.5\ \text{V}\sim+6\ \text{V}$ 电源供电,非常适合 SD 视频应用。配合单芯片视频编码器 ADV7393 使用时,ADA4430-1 能针

SAG 校正可以用两个较小的低成本电容取代一个较大的交流耦合电容,同时保持同样的场倾斜。场倾斜是对交流耦合电容施加恒定的亮度信号时,所产生电压降(倾斜)的量度。该电压降由 $75\ \Omega$ 负载电阻产生的小放电电流引起。选择适当的 SAG 校正电容值,便可实现与 $220\ \mu\text{F}$ 交流耦合电容相当的场倾斜。

使用 SAG 校正电路时,从 ADA4430-1 的输入端到最近输出端的增益在极低频率时为 $2.5(\approx 8\text{ dB})$ 。这种情况下,由 $22\ \mu\text{F}$ 电容构成的外反馈环路会有效打开(参见图 2),并在约 5 Hz 时表现出大约 11 dB 的二阶峰值。此增益在 30 Hz 时大约为 7.5 dB 。在考虑低频输入和输出信号摆幅时,必须注意该额外增益,使这些摆幅保持在额定限值内。从 ADA4430-1 输入端到 $47\ \mu\text{F}$ 电容负载端的增益没有表现出这种行为;相反,它更像是单极高通响应。

图 2 显示紧邻 ADA4430-1 输出端以及 $47\ \mu\text{F}$ 电容负载端的 SAG 频率响应。

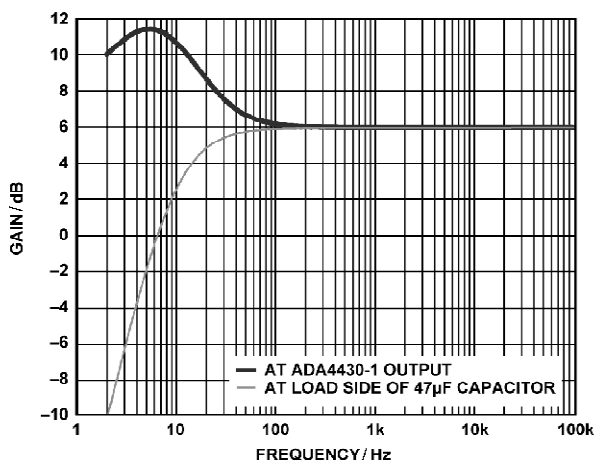


图 2 ADA4430-1 输出端以及 $47\ \mu\text{F}$ 电容负载端的 SAG 校正频率响应

缓冲功能非常重要,却经常被忽视。例如,许多汽车应用客户会采用低成本放大器来保护昂贵而复杂的器件,如视频解码器和编码器等。带有交流耦合输出端的放大器,如图 1 所示,有助于保护这些器件免受过压和 ESD 损坏。

常见变化

交流耦合输出配置有多种选择。图 1 所示的 SAG 校正采用 $22\ \mu\text{F}$ 和 $47\ \mu\text{F}$ 电容。传统的交流耦合输出使用一个 $220\ \mu\text{F}$ 电容;在这种配置中,SAG 引脚直接与输出电容之前的输出引脚相连。对于直流耦合配置,SAG 引脚也直接与输出引脚相连。在直流耦合配置和传统的交流耦合配置中,将 SAG 引脚直接与输出引脚相连可在所有视频频率产生 $+2$ 的增益缓冲。

第三部分 数模转换器(DAC)应用电路

利用数字电位计 AD5292 构建 30 V 低成本 DAC(CN0111)

<http://www.analog.com/zh/verifiedcircuits/CN0111/vc.html>

电路功能与优势

图 1 所示电路采用 digiPOT+ 系列数字电位计 AD5292、双通道运算放大器 ADA4091-2 和基准电压源 ADR512, 提供一种低成本、高电压、单极性 DAC。该电路提供 10 位分辨率, 输出电压范围为 0 V~30 V, 能够提供最高 ± 20 mA 的输出电流。AD5292 可以通过 SPI 兼容型串行接口编程。

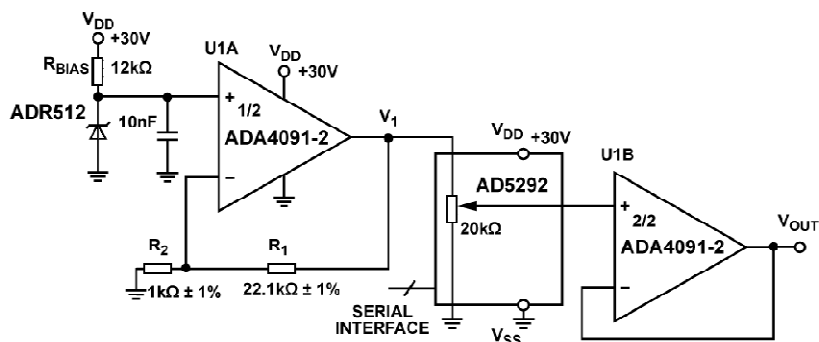


图 1 单极性 DAC 配置(原理示意图, 未显示去耦和所有连接)

AD5292 具有 $\pm 1\%$ 电阻容差, 因而可以与外部分压器电阻 R_3 和 R_4 串联, 如图 2 和图 5 所示, 以构建一个在缩小的输出电压范围内提供 10 位分辨率的游标 DAC; 这可以起到提高 DAC 灵敏度的作用, 类似于增加一个与电位计串联的电阻。此外, AD5292 内置一个 20 次可编程存储器, 可以在上电时自定义输出电压 V_{OUT} 。

本电路具有高精度、低噪声和低温度系数输出电压等特性, 非常适合数字校准应用。

电路描述

图 1 所示电路采用数字电位计 AD5292、基准电压源 ADR512 和运算放大器 ADA4091-2,

提供一种 10 位、低成本、高电压 DAC。本电路可保证单调性,微分非线性(DNL)为 ± 1 LSB,积分非线性典型值为 ± 2 LSB。

高压稳压器由低压基准电压源和后接的同相放大器组成,该放大器的增益由 R_1 与 R_2 的比值决定。1.200 V 基准电压源 ADR512 具有低温度漂移、高精度和超低噪声性能。

确保 ADR512 最小工作电流的最大电阻值由下式确定。

$$R_{\text{BIAS}} = \frac{V_{\text{DD}} - 1.2 \text{ V}}{1 \text{ mA}}$$

在图 1 和图 2 中, R_{BIAS} 电阻为 12 k Ω ,可将 ADR512 的偏置电流设置为 2.4 mA。

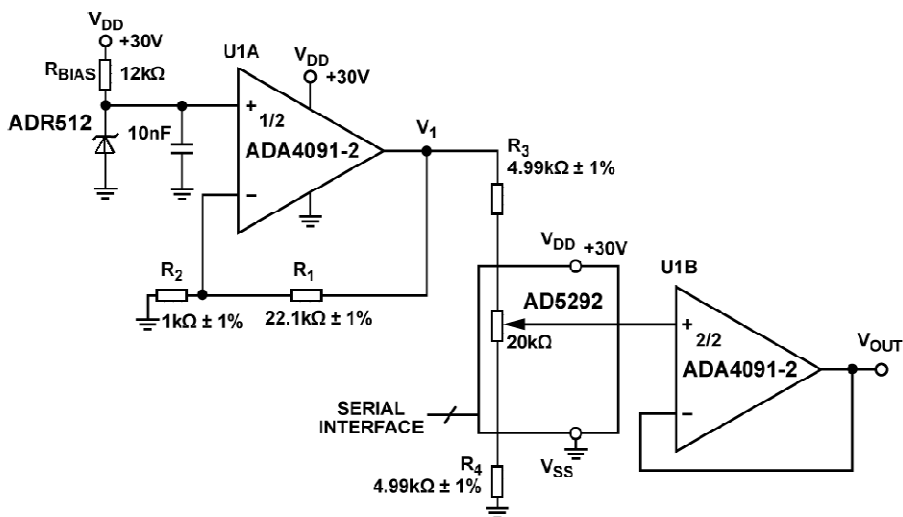


图 2 通过缩小输出电压范围并利用游标 DAC 来提高精度(原理示意图,未显示去耦和所有连接)

ADA4091-2 是一款运算放大器,具有低失调电压和轨到轨输出。ADR512 与 ADA4091 配合使用,可提供低温度系数和低噪声输出电压。

电阻 R_1 和 R_2 用来调整放大器的增益。U1A 的输出电压 V_1 决定 DAC 的最大输出电压 (V_{OUT}) 范围。可以用下式计算电阻值。

$$V_1 = 1.2 \times \left(1 + \frac{R_1}{R_2} \right)$$

图 1 中,所选电阻值可提供 23.1 的增益和 27.72 V 的 V_1 值。可以用该电压为其他电路供电,最大输出电流为 17 mA。

图 3 和图 4 分别显示典型的积分非线性(INL)和微分非线性(DNL)曲线。在图 1 所示配置中,AD5292 采用比率式工作方式,这意味着总电阻容差的变化不会影响性能。

第三部分 数模转换器(DAC)应用电路

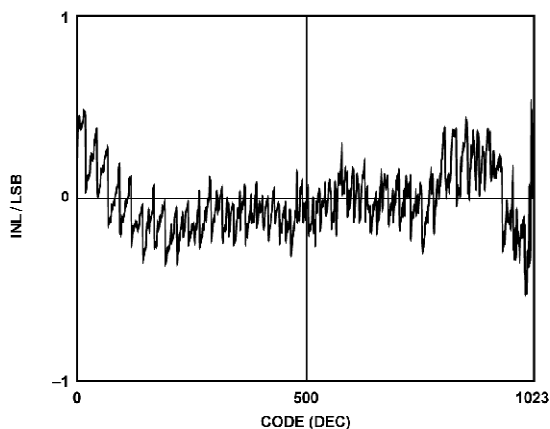


图3 INL 与 DAC 码的关系

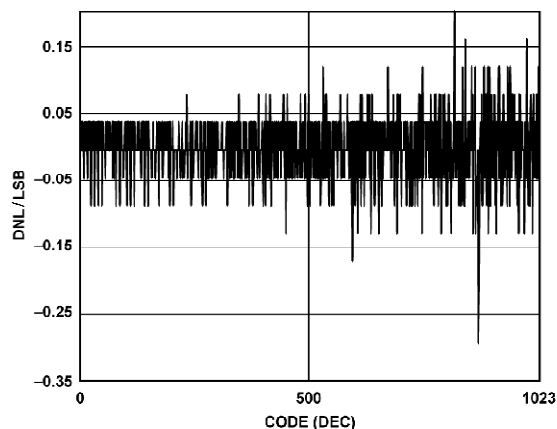


图4 DNL 与 DAC 码的关系

为改善电路精度,可以用两个外部电阻降低 AD5292 上的基准电压,如图 5 所示,由此便可在有限的电压范围内提供全部 10 位分辨率(游标 DAC)。数字电位计通常具有 $\pm 20\%$ 的端到端电阻容差误差,由于数字电位计与外部电阻之间存在匹配误差,因此会影响电路精度。AD5292 则具有业界领先的 $\pm 1\%$ 电阻容差性能,有助于克服电阻匹配误差问题。

这种情况下:

$$V'_1 = 24.85 \text{ V}$$

$$V'_2 = 23.11 \text{ V}$$

缩小范围内的 1 LSB 可以通过下式计算:

$$\text{LSB} = \frac{V'_1 - V'_2}{1024} = 1.69 \text{ mV}$$

相对于最高基准电压 V_1 ,游标 DAC 的等效分辨率为:

$$\text{Resolution} = \log_2 \left(\frac{V_1}{1.69 \text{ mV}} \right) = 14 \text{ bits}$$

图 6 显示利用图 5 的游标 DAC 电路而获得的 INL(以 V_1 为基准)曲线。

AD5292 具有一个 20 次可编程存储器,可以在上电时将输出电压预设为特定值。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用四层 PCB:一层为接地层,一层为电源层,另两层为信号层。

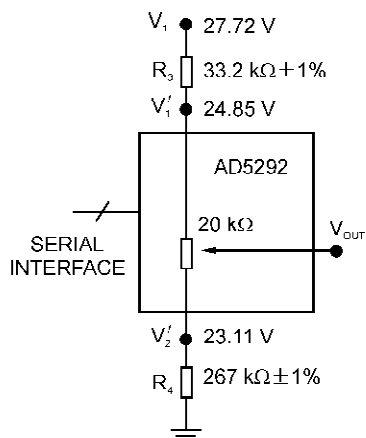


图5 通过降低基准电压
来构建游标 DAC,从而改善 INL 性能
(原理示意图,未显示去耦和所有连接)

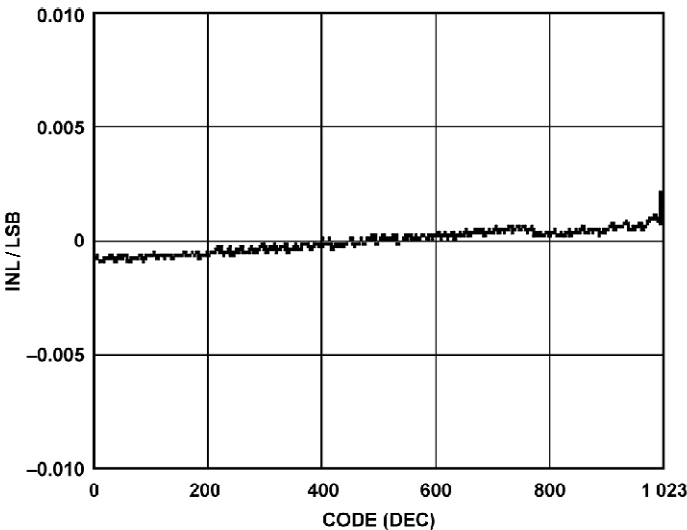


图 6 游标 DAC 的 INL(以 V_1 为基准)

表 1 为图 1 中单极性 DAC 的典型特性。

表 1 图 1 中单极性 DAC 的典型特性

参数	最小值	最大值	单位	参数	最小值	最大值	单位
电源电压	30	33	V	DNL	-1	+1	LSB
输出电压	0	30	V	INL	-2	+2	LSB
输出电流	—	±20	mA	建立时间	0.2	2	μs

常见变化

AD5291(8 位、内置 20 次可编程上电存储器)和 AD5293(10 位、无上电存储器)均为 ±1% 容差数字电位计,同样适合本应用。

4.096 V 低成本基准电压源 ADR5044 也不失为一种选择。 R_1/R_2 比值可以根据不同的基准电压进行适当调整。

第三部分 数模转换器(DAC)应用电路

利用自动校准技术将 16 通道、16 位 DAC AD5360 的失调电压降至 1 mV 以下(CN0123)

<http://www.analog.com/zh/verifiedcircuits/CN0123/vc.html>

电路功能与优势

图 1 所示电路可提供一种消除不确定失调误差的校准方法。在工业过程控制和仪器仪表应用中使用高精度、高分辨率 DAC 时,低失调通常是一个关键特性。该电路利用 AD5360 的内置特性,并配合外部比较器和运算放大器,确定 DAC 输出电压是高于还是低于接地参考信号。当失调量已知时,用户可以调整发送至 DAC 的代码来消除失调。

电路描述

AD5360 是一款 16 通道、16 位数模转换器。采用 5 V 基准电压源时,标称输出范围为 ± 10 V。AD5360 内置两个偏移 DAC。各偏移 DAC 均与一组(8 个)DAC 相连,用来调整输出范围的中间电平点。例如,可通过设置偏移 DAC 将输出范围从 ± 10 V 变为 -8 V $\sim$ $+12$ V,或应用要求的其他值。

AD5360 经过工厂调整,具有极低失调。执行工厂调整时,偏移 DAC 的值为默认值,而且已经有效消除其所引起的失调误差。但是,当偏移 DAC 的值变为非默认值时,其失调误差会影响主 DAC 的失调误差。

本文所述电路可以测量并通过校准消除这些情况下主 DAC 的失调误差。该电路需用一个通用 I/O 引脚和一个片内监控多路复用器。GPIO(通用 I/O)引脚设置为输入;通过读取 GPIO 内部寄存器,可以确定 GPIO 引脚的逻辑状态。模拟多路复用器是可编程的,可将 16 路 DAC 输出中的任一输出与单一引脚(MON_OUT)相连。多路复用器具有低而有限的导通电阻 R_{ON} ,因此从 MON_OUT 汲取的任何电流均会在 R_{ON} 上产生压降,从而引起输出误差。为了避免这种现象,需用一个低噪声放大器 AD8597 来缓冲 MON_OUT。该放大器后接低通滤波器,可降低高速精密比较器 AD790 所接受的噪声量,以免发生误触发。

AD790 可以采用 ± 15 V 电源供电,从而与 AD5360 兼容。采用 ± 15 V 电源供电时,AD790 还需要一个额外的 $+5$ V V_{LOGIC} 电源。此外,AD790 的最大差分输入电压为 15 V;因

此,它能够耐受 AD5360 的输出电压,而无需衰减。图 1 中,如果通道失调为正,则比较器输出为低电平,表示必须降低输出电压以消除失调。

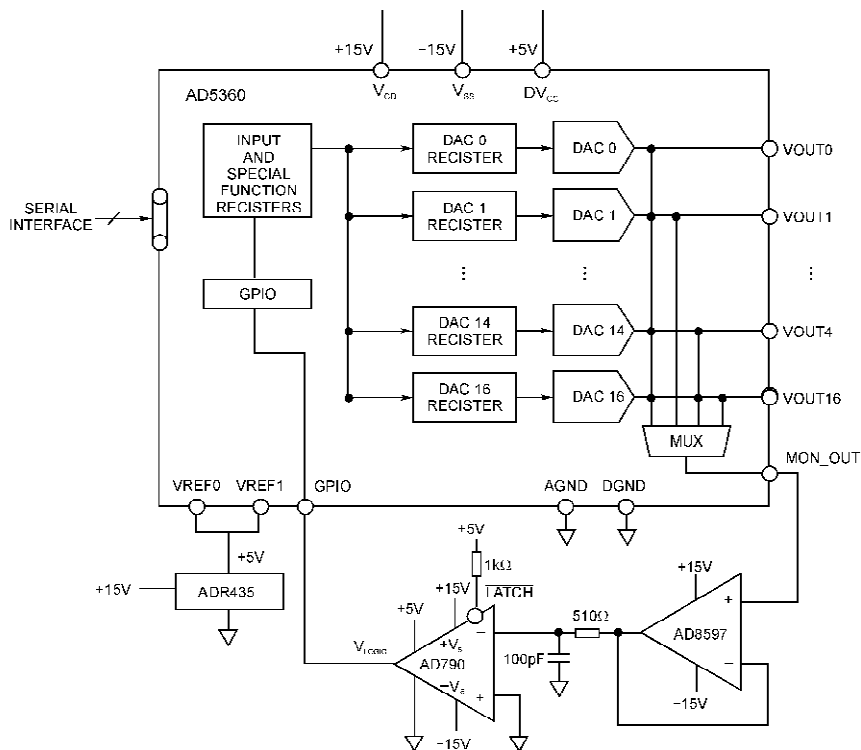


图 1 AD5360 DAC 的自校准电路可将失调电压降至 1 mV 以下(原理示意图,未显示去耦和所有连接)

如果通道失调为负,则比较器输出为高电平,表示必须提高输出电压以消除失调。为校准 DAC,DAC 通道需载入数字值,该值应恰好提供与 SIGGND 相等的电压(即 0 V)。本例中,假设 DAC 通道具有负失调。读取 GPIO 寄存器显示,比较器输出为低电平,表示输入必须递增,直到输出反转为止。随着写入 DAC 输入寄存器的代码逐步增大,读取 GPIO 寄存器,直到比较器输出跳变为高电平。AD790 的最大迟滞带为 0.65 mV;因此,再次减小 DAC 码可以更精确地确定 DAC 失调。

当比较器输出重新跳变为低电平时,SIGGND 位于这两个码之间的某个位置。由于电路所用器件存在误差,比较器跳变点之间通常有三四个码的跨度。用这种方法无法准确确定哪个码可提供最低失调输出,但是,如果选取的码为两个跳变点码的平均值,则相对于 SIGGND 的 DAC 通道失调一般小于 1 mV。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用四层 PCB:一层为接地层,一层为电源层,另两

第三部分 数模转换器(DAC)应用电路

层为信号层。

常见变化

AD5362 是 AD5360 的 8 通道版本。AD5361 和 AD5363 分别是 AD5360 和 AD5362 的 14 位版本。AD8599 是 AD8597 的双通道版本。

本文所述电路可以使用上述任一款 AD536x 器件。需要时,也可以改用其他基准电压源以提供不同的输出范围。

利用 16 位电压输出 DAC AD5360 提供具有可编程输出范围的 16 通道输出(CN0131)

<http://www.analog.com/zh/verifiedcircuits/CN0131/vc.html>

电路功能与优势

图 1 所示电路采用多通道 DAC 配置,各组通道具有不同的输出范围。它利用 AD5360 提供 16 个 DAC 通道,具有 16 位分辨率。AD5360 经过配置,8 个通道具有 $\pm 10\text{ V}$ 的输出范围,另外 8 个通道具有 $\pm 5\text{ V}$ 的输出范围。

电路描述

AD5360 是一款 16 通道、16 位 DAC,提供 56 引脚 LFCSP 和 52 引脚 LQFP 两种封装。它有两个基准电压输入引脚。VREF0 是 DAC 通道 VOUT0 至 VOUT7 的基准电压引脚,VREF1 是 DAC 通道 VOUT8 至 VOUT15 的基准电压引脚。

图 1 所示为 AD5360 的典型配置,它使用两个外部基准电压源。AD5360 的标称输出范围为基准电压的四倍,中间电平点为 0 V 。ADR431 和 ADR421 均为 2.5 V 低噪声精密基准电压源。ADR435 为 5 V 低噪声精密基准电压源。按照图 1 所示方式连接时,AD5360 的 VOUT0~VOUT7 将具有 $\pm 5\text{ V}$ 的输出范围,VOUT8~VOUT15 具有 $\pm 10\text{ V}$ 的输出范围。AD5360 内置 2 个偏移 DAC 寄存器;利用这些寄存器,可以在器件功能与动态裕量的限制范围内更改输出范围的中间电平点。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031 和 MT-101)。

第三部分 数模转换器(DAC)应用电路

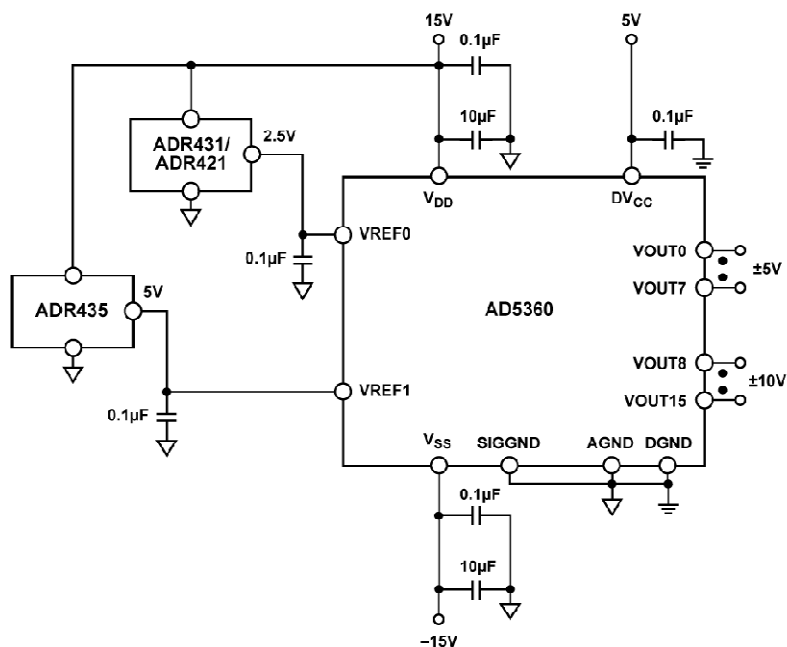


图1 利用 AD5360 DAC 提供具有可编程输出电压范围的 16 通道输出
(原理示意图,未显示去耦和所有连接)

常见变化

AD5362 是 AD5360 的 8 通道版本。AD5361 和 AD5363 分别是 AD5360 和 AD5362 的 14 位版本。

本文所述电路可以使用上述任一款 AD536x 器件。需要时,也可以改用其他基准电压源以提供不同的输出范围。

在反向模式下利用电流输出 DAC 构建单电源、低噪声 LED 电流源驱动器(CN0139)

<http://www.analog.com/zh/verifiedcircuits/CN0139/vc.html>

电路功能与优势

图 1 所示电路提供一种用于 LED 的低噪声、单电源电流驱动器。所选的每个器件均采用 3.0 V 单电源供电,同时保持极低的峰峰值噪声。该信号链针对低功耗、低噪声光通信和医疗应用进行了优化。

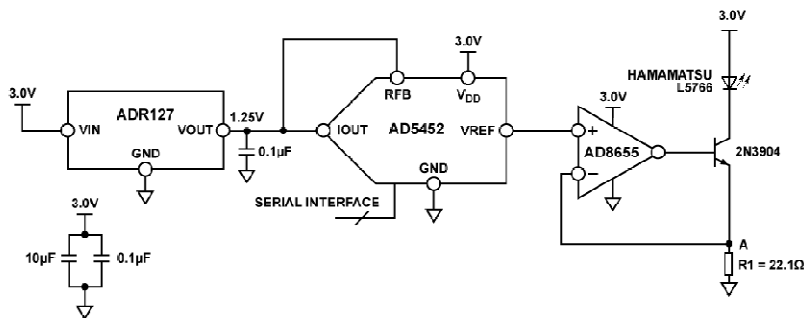


图 1 低噪声 LED 驱动器(原理示意图:未显示所有连接)

在典型的脉搏血氧仪应用中,LED 接收到脉冲信号后,从高电流电平(如 3/4 量程)变为低电流电平(如 1/4 量程)。这些脉冲的“导通”时间通常只有数百微秒。“导通”期间叠加于 LED 亮度水平上的峰峰值 $1/f$ 噪声,会影响整体测量的精度。电流输出 DAC 的 R-2R 本身具有 0.1 Hz~10 Hz 低噪声,即梯形电阻的阻性噪声。电流输出 DAC AD5452 用在“反向”模式下,以便支持单电源应用。将 1.25 V 电压施加于 IOUT 引脚时,满量程码对应的 VREF 引脚上的电压为 $1.25\text{ V} - 1\text{ LSB}$,而零电平码对应的 VREF 引脚上的电压为 0 V。

在这个信号链中,保持低噪声的关键在于基准电压源 ADR127,其 0.1 Hz~10 Hz 噪声仅为 $9\text{ }\mu\text{V}$ 峰峰值。此外,AD8655 是业界噪声最低的精密 CMOS 放大器($1.23\text{ }\mu\text{V}$ 峰峰值)。因此,整个电路的 0.1 Hz 至 10 Hz 典型噪声仅为 $14.7\text{ }\mu\text{V}$ 峰峰值。

第三部分 数模转换器(DAC)应用电路

电路描述

图 1 中的信号链显示,电流输出 DAC AD5452 在反向(电压切换)模式下工作,用于控制 LED 的亮度。关于反向模式的描述详见 AD5452 数据手册。在反向模式下,该器件可以接受 1.25 V 低噪声正基准电压输入,并提供 $1.25\text{ V} - 1\text{ LSB}$ 正满量程输出。必须注意,采用此配置时,DAC 梯形电阻中的开关没有相同的源极至漏极驱动电压,因此该电流输出 DAC 只能接受低输入电压($<1.5\text{ V}$)。这就导致各开关的导通电阻不同,从而降低 DAC 的积分线性。ADR127 是一款低噪声、1.25 V 输出精密 LDO,可提供此低电压,其高输出电流和低静态电流特性特别适合手持式医疗设备应用。

12 位 AD5452 DAC 产生的电压驱动运算放大器的同相输入端。此电压也出现在电阻 R1 上(它应是一个高精度电阻),并产生双极性晶体管的集电极所需的电流。对于图 1 所示电路,满量程时二极管标称电流为 56.6 mA。低噪声 AD8655 用来检测流经 R1 的电流。

AD5452 采用 R-2R 结构,DAC 内核噪声非常低。信号链中的主要噪声源是基准电压源 ADR127,其额定 $1/f$ 噪声典型值为 $9\text{ }\mu\text{V}$ 峰峰值。图 2 显示 AD8655 负端的 0.1 Hz~10 Hz 电压噪声,其中不包括 LED(本例中为 Hamamatsu L5766)所增加的噪声。本电路使用标准 2N3904 NPN 双极性晶体管驱动 LED。

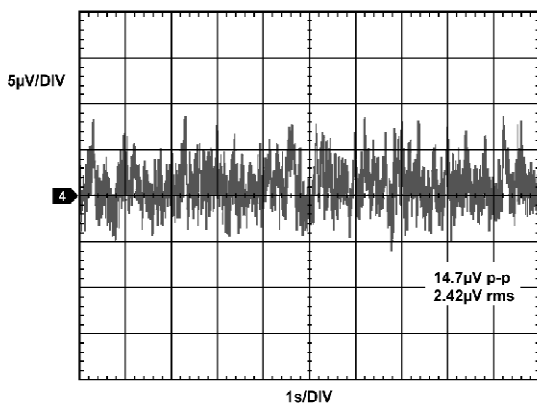


图 2 A 点测得的 0.1 Hz~10 Hz 噪声

常见变化

其他合适的 DAC 有 16 位单通道 AD5543 或 14 位 AD5446。双通道 DAC 同样适用,例如 AD5447(12 位)和 AD5545(16 位)。AD8656 是 AD8655 的双通道版本。

其他低噪声精密运算放大器也适用,例如 ADA4841-1 和 ADA4841-2。

利用同步降压 DC-DC 调节器 ADP2105 为 800 MSPS TxDAC 数模转换器 AD9788 供电, 以提高功率(CN0141)

<http://www.analog.com/zh/verifiedcircuits/CN0141/vc.html>

电路功能与优势

图 1 所示电路利用一对同步降压 DC-DC 调节器 ADP2105,提供双通道、16 位、高动态范围 TxDAC 数模转换器 AD9788 所需的各供电轨。ADP2105 对给 AD9788 供电的功率超过 85%,比传统线性调节器解决方案高 50%。使用线性调节器时,总电路功耗为 1.4 W;而使用开关调节器时,总电路功耗仅 0.88 W。

这种高功率可以降低系统级功耗,而 AD9788 的性能未发现下降。ADP2105 是一款低噪声降压 DC-DC 转换器,采用固定频率、峰值电流模式结构,并集成高端开关和低端同步整流器。1.2 MHz 高开关频率允许使用小型外部电感和陶瓷电容,16 引脚、4 mm×4 mm 小型 LFCSP_VQ 封装则使 PCB 面积极小。

AD9788 支持高达 800 MSPS 的 DAC 更新速率,其低噪声和出色的线性度则支持从基带到高达 200 MHz 的复数 IF 频率的各种发射结构。AD9788 具有丰富的数字信号处理功能,包括:2×、4×和 8×插值滤波器选项,32 位 NCO 分辨率的复数数字调制,以及增益、相位和失调补偿。DAC 输出可以与 ADL537x 系列等模拟正交调制器无缝接口。

电路描述

图 1 显示该 ADP2105 电源解决方案,它为 AD9788 DAC 提供所需的输入供电轨。AD9788 有 4 个电源域:2 个要求 3.3 V,2 个要求 1.8 V。2 个 3.3 V 电源域分别是向 I/O 电路供电的 DVDD33 和向 DAC 内部开关内核供电的 AVDD33。2 个 1.8 V 电源域分别是向数字处理电路供电的 DVDD18 以及向时钟接收器和 PLL 电路供电的 CLKVDD18。3.3 V 电源域由单个 ADP2105(3.3 V)器件供电,1.8 V 电源域则由单个 ADP2105(1.8 V)器件供电。

各供电轨的电源域通过铁氧体磁珠彼此隔离,如图 1 所示。每个域一个大电容,加上各电源引脚上的局部高频去耦电容,可提供充分的旁路,以保护 AD9788 的动态性能。ADP2105

第三部分 数模转换器(DAC)应用电路

的输入电压会影响所需电感的大小选择,而且也会影响调节器的功率。较低的输入电压一般需要较小的电感,并且可改善电源效率。图中所示的配置利用 3.3 V 输入轨为 1.8 V 调节器供电,利用 5.0 V 输入轨为 3.3 V 调节器供电。

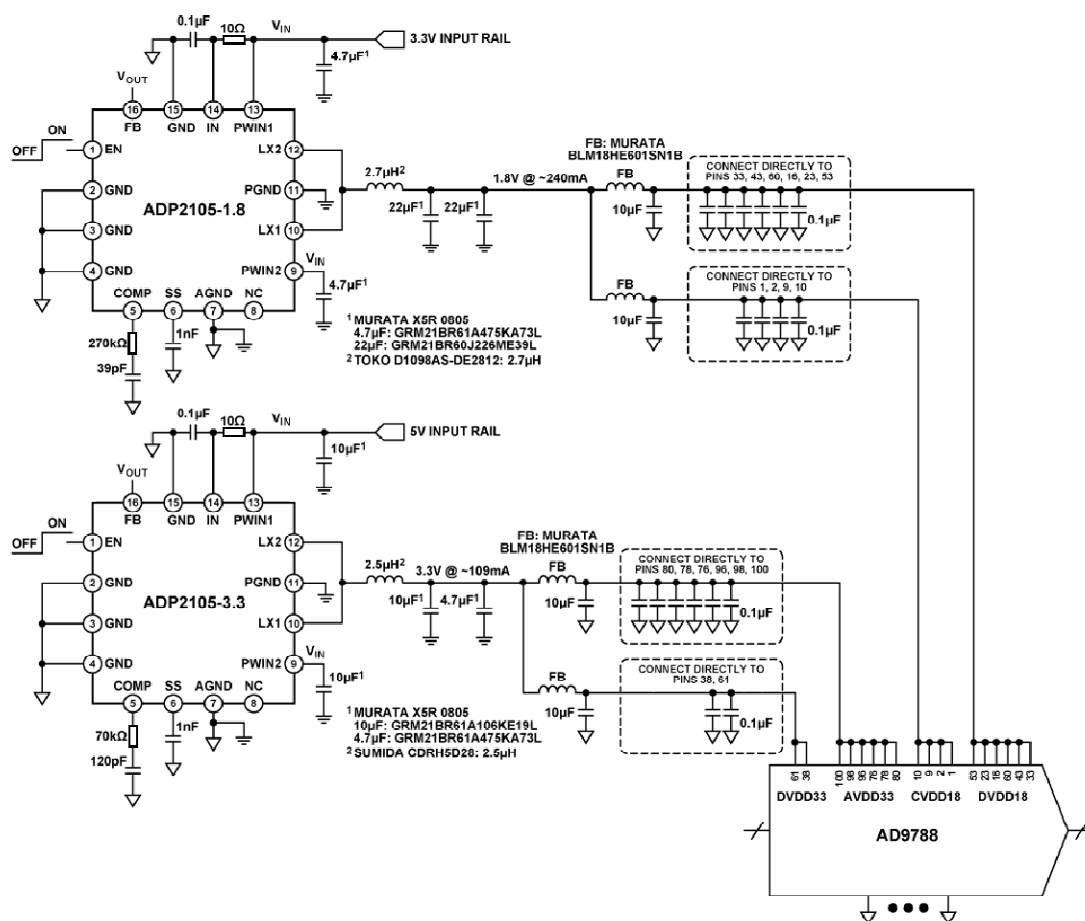


图1 用两个开关调节器 ADP2105 为 AD9788 DAC 供电(原理示意图,未显示去耦和所有连接)

图2显示了两种情况的代表性频谱图对比:AD9788 采用线性调节器供电与采用 ADP2105 开关调节器供电。在所示的例子中,DAC 输出频率 $f_{\text{OUT}} = 125 \text{ MHz}$,DAC 输入数据速率 $f_{\text{DATA}} = 200 \text{ MHz}$,采用 $4 \times$ 插值。在这些条件下,DAC 以 800 MSPS 更新速率输出一个 125 MHz 信号。AD9788 的输出频谱显示:在所考虑的测试案例中,并未测出与开关频率相关的本底噪声或杂散增加。

表1中的功率结果将 LDO 调节器设计与基于 ADP2105 的开关调节器设计的整体功率进行了比较。线性调节器和开关调节器使用同一输入电压。1.8 V 调节器由 3.3 V 输入轨供

第三部分 数模转换器(DAC)应用电路

电, 3.3 V 调节器由 5.0 V 输入轨供电。使用开关调节器可省电 457 mW, 整体功耗的效率大约提高 50%。

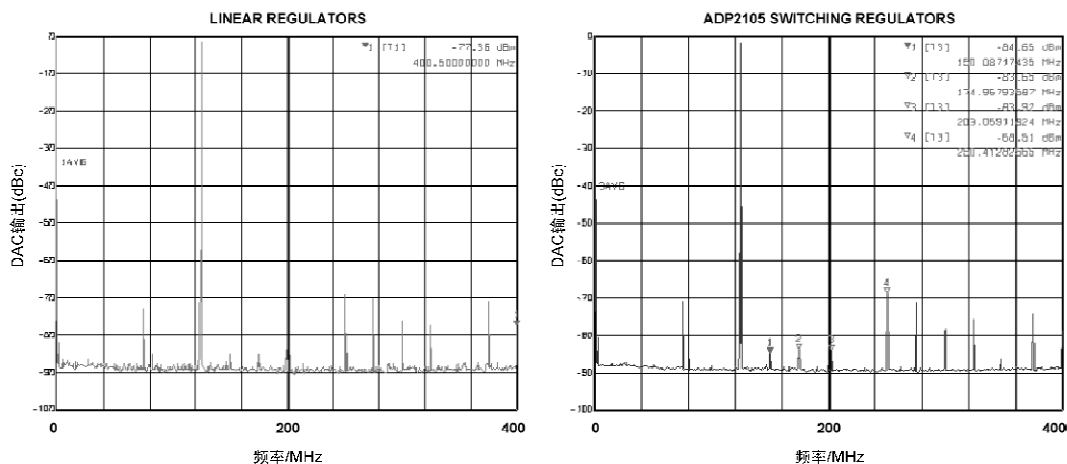


图 2 DAC 输出频谱: 输出频率=125 MHz, DAC 输入数据速率=200 MHz, DAC 输出速率=800 MSPS(4×插值)

表 1 线性调节器电源与 ADP2105 开关调节器电源的功耗与功率

	AD9788 电源域电流 (mA)	线性调节器		ADP2105 开关调节器	
		功耗(mW)	功率(%)	功耗(mW)	功率(%)
DVDD18+CVDD18	240	792	54	475	91
DCDD33+AVDD33	109	545	66	405	89
总计		1337	59	880	90

采用 ADP2105 等 DC-DC 调节器时, 适当的元件放置、电源层和接地层布局以及信号路由是确保设计成功的关键。为了成功应用开关调节器, 应当遵循器件数据手册中的详细布局指南。这些指南通常要求开关电感应远离 DAC 及 DAC 时钟和信号路径中的敏感器件而安装, 或者安装在 PCB 背面, 以利于消除耦合至敏感器件的磁通量。高电流环路应尽可能短。用于调节器的旁路电容和补偿网络应靠近该器件放置。

常见变化

对于不需要 16 位 AD9788 的完整动态范围的系统, 可以使用分辨率分别为 12 位和 14 位、具有同样特性和采样速率的 AD9785 和 AD9787。低分辨率器件也可以采用 ADP2105 供

第三部分 数模转换器(DAC)应用电路

电;与线性调节器相比,性能不会有任何下降,同时功率也能提高相似的幅度。ADP2105 提供最大 1 A 的输出电流。对于需要更高输出电流的多通道应用,可以使用 ADP2106 和 ADP2107,二者分别提供 1.5 A 和 2 A 输出电流。

如果精心设计,线性电压调节器和开关调节器均能提供干净的电源,促使高动态范围 DAC 发挥最佳性能。线性调节器可提供低噪声电压输出,但功率不高。开关解决方案可提高功率,降低功耗,DAC 性能则不会下降。

第四部分 射频应用电路

适用于 RF 的稳定闭环自动功率控制 (CN0050)

电路类型: RF/IF 驱动器; 优化特性: 高性能、高速; 应用: 通信、通用

<http://www.analog.com/en/verifiedcircuits/CN0050/vc.html>

电路功能与优势

图 1 所示电路利用一个 VGA (ADL5330) 和一个对数检波器 (AD8318) 提供闭环自动功率控制。由于 AD8318 具有较高的温度稳定性, 而且 AD8318 RF 检波器可确保 ADL5330 VGA 的输出端具有同样水平的温度稳定性, 因此该电路在整个温度范围都能保持稳定。该电路还增加了对数放大器检波器, 用来将 ADL5330 从开环可变增益放大器转换为闭环输出功率控制电路。AD8318 与 ADL5330 一样, 具有线性 dB 传递函数, 因此 P_{out} 对设定点传递函数也遵循线性 dB 特性。

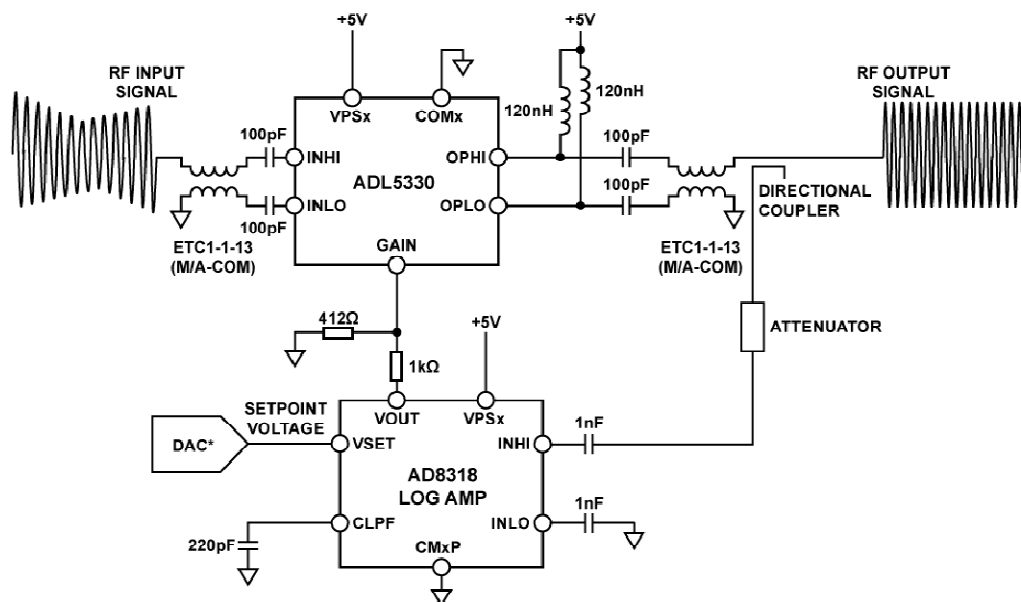


图 1 ADL5330 与 AD8318 配合在自动增益控制环路中工作

第四部分 射频应用电路

电路描述

虽然可变增益放大器 ADL5330 可提供精确的增益控制,但利用一个自动增益控制 (AGC) 环路也可以实现对输出功率的精密调节。图 1 显示了在 AGC 环路中工作的 ADL5330。增加对数放大器 AD8318 后,该 AGC 在较宽的输出功率控制范围具有更高的温度稳定性。

ADL5330 VGA 要在 AGC 环路中工作,必须将输出 RF 的样本反馈至检波器(通常利用一个定向耦合器并增加衰减处理)。DAC 将设定点电压施加于检波器的 VSET 输入,同时将 VOUT 与 ADL5330 的 GAIN 引脚相连。根据检波器的 VOUT 与 RF 输入信号之间明确的线性 dB 关系,检波器调节 GAIN 引脚的电压(检波器的 VOUT 引脚为误差放大器输出),直到 RF 输入的电平与所施加的设定点电压相对应。GAIN 建立至某一值,使得检波器的输入信号电平与设定点电压之间达到适当平衡。

AGC 环路中工作的 ADL5330 与 AD8318 的基本连接如图 1 所示。AD8318 是一款 1 MHz~8 GHz 精密解调对数放大器,提供较大的检波范围(60 dB),温度稳定性为 ± 0.5 dB。ADL5330 的增益控制引脚受 AD8318 的输出引脚控制。电压 VOUT 的范围为 0 V 至接近 VPOS。为避免过驱恢复问题,可以用阻性分压器按比例缩小 AD8318 的输出电压,以便与 ADL5330 的 0 V~1.4 V 增益控制范围接口。

利用一个 23 dB 的耦合器/衰减器,可以让所需的 VGA 最大输出功率与 AD8318 线性工作范围的上限(900 MHz 时约为 -5 dBm)相匹配。

检波器的误差放大器利用以地为参考的电容引脚 CFLT 对误差信号(电流形式)进行积分。

必须将一个电容与 CFLT 相连,用来设置环路带宽,并确保环路稳定性。

图 2 显示针对 900 MHz 正弦波和 -1.5 dBm 输入功率,输出功率与 VSET 电压在整个温度范围的传递函数关系曲线。请注意,AD8318 的功率控制为负向式。减小 VSET 相当于要求 ADL5330 提供更高的信号,因此一般会提高增益(GAIN)。

AGC 环路能够控制接近 ADL5330 完整 60 dB 增益控制范围的信号。在通常极为重要的最高功率范围内,其温度性能最精确。在输出功率的最高 40 dB 范围内,整个温度范围的线性一致性误差在 ± 0.5 dB 范围内。

对数放大器所带来的宽带噪声可忽略不计。

为使 AGC 环路保持均衡,AD8318 必须跟踪 ADL5330 输出信号的包络,并向 ADL5330 的增益控制输入提供必要的电平。图 3 所示为图 1 中 AGC 环路的示波器屏幕截图。将采用 50% AM 调制的 100 MHz 正弦波施加于 ADL5330。ADL5330 的输出信号为恒定的包络正弦波,其振幅与 AD8318 的设定点电压 1.5 V 相对应。图中还显示了 AD8318 对不断变化的

输入包络的增益控制响应。

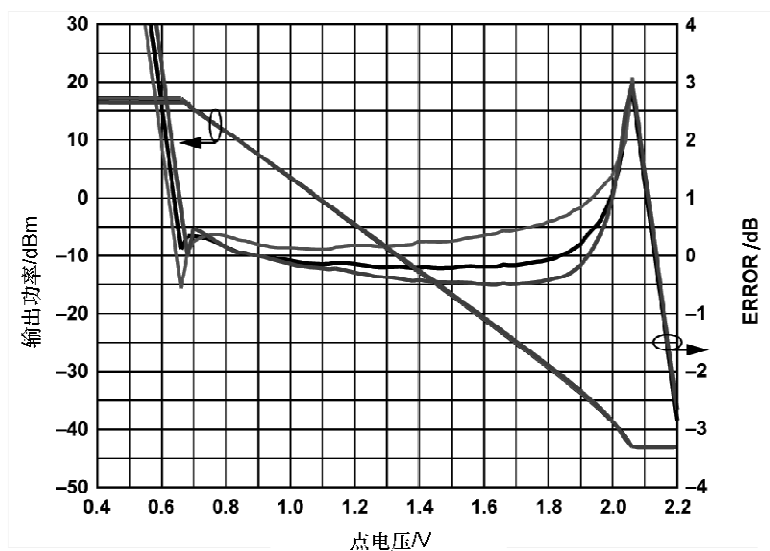


图 2 ADL5330 输出功率与 AD8318 设定点电压关系曲线, $P_{IN} = -1.5 \text{ dBm}$

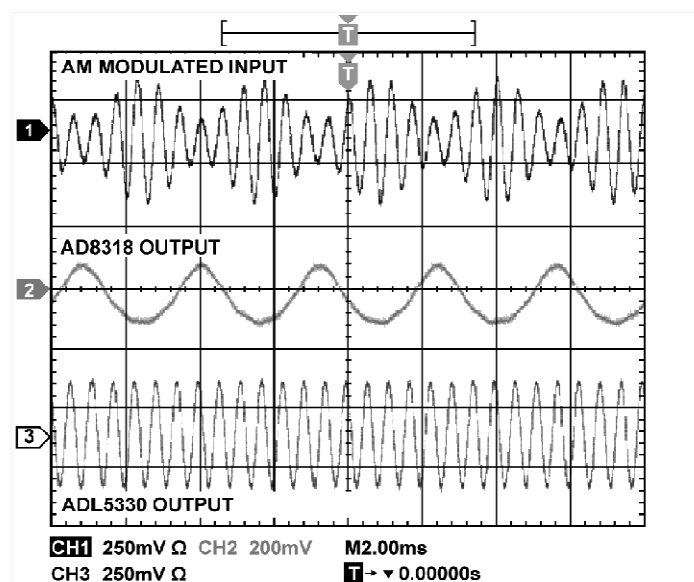


图 3 显示 AM 调制输入信号的示波器屏幕截图

图 4 显示 AGC RF 输出对 VSET 脉冲的响应。当 VSET 降至 1 V 时,AGC 环路以 RF

第四部分 射频应用电路

突发脉冲予以响应。响应时间和信号积分量由 AD8318 CFLT 引脚上的电容控制,这与积分放大器周围的反馈电容类似。电容增加将导致响应速度变慢。

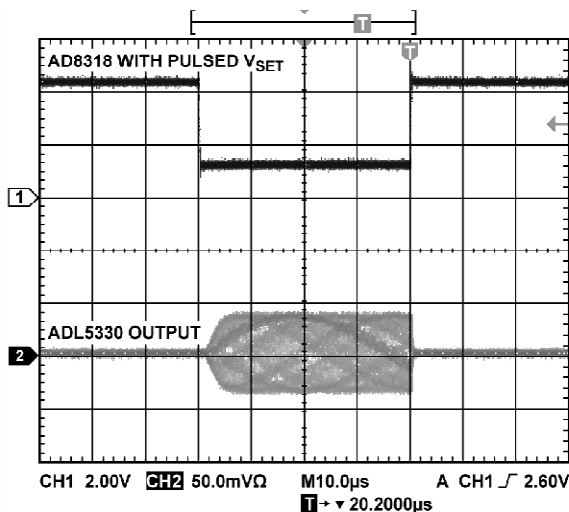


图 4 显示 ADL5330 输出的示波器屏幕截图

常见变化

该电路可以用来实现恒定功率输出功能(固定设定点、可变输入功率)或可变功率输出功能(可变设定点、固定或可变输入功率)。如果所需的输出功率控制范围较窄,可以用 AD8317(功率检波范围:50 dB)或 AD8319(功率检波范围:45 dB)代替 AD8318 对数放大器(功率检波范围:60 dB)。对于恒定输出功率功能,最低动态范围检波器(AD8319)已足够用,因为环路将始终把检波器的输入功率伺服至恒定水平。

针对发射应用进行优化的 ADL5330 VGA 可以用 AD8368 VGA 代替,后者针对最高 800 MHz 的低频接收应用进行了优化,并提供 34 dB 线性 dB 电压控制可变增益。

利用可变增益放大器 AD8368 扩展对数检波器 ADL5513 的动态范围(CN0072)

电路类型: RF/IF 驱动器; 优化特性: 高性能、温度稳定性; 应用: 通信

<http://www.analog.com/en/verifiedcircuits/CN0072/vc.html>

电路功能与优势

图 1 所示电路提供一种增大对数检波器 ADL5513 动态范围的解决方案, 它通过在 ADL5513 的输入端增加可变增益放大器 AD8368 来实现。ADL5513 的 V_{OUT} 信号经过衰减后, 反馈到 AD8368 的增益控制输入端, 以便对 ADL5513 输入端的功率实施精确控制。利用这种方法, 该电路的动态范围可增大到 95 dB, 并具有出色的温度稳定性(请参考图 2)。输出电压与输入信号之间为线性 dB 关系。

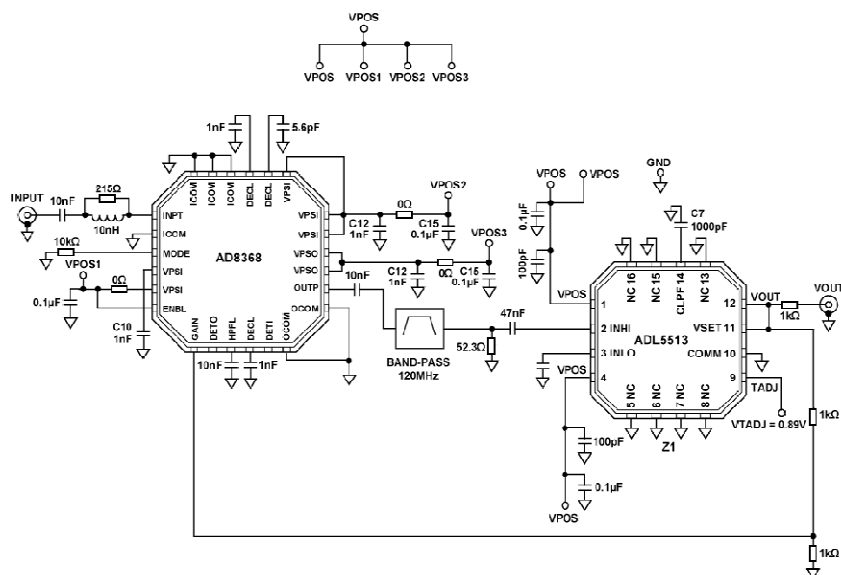


图 1 对数检波器 ADL5513 与 AD8368 VGA 可在 120 MHz 时提供 95 dB 动态范围
(原理示意图)注: VPOS = +5 V

第四部分 射频应用电路

电路描述

对数检波器 ADL5513 的动态范围可以通过增加一个独立的 VGA 而得到扩展。VGA 的增益控制输入直接从 V_{OUT} 获得。动态范围的扩展量为 VGA 的增益控制范围。为使整体测量保持 dB 线性, VGA 必须提供 dB 线性(指数式)增益控制功能。VGA 必须与 ADL5513 一样,其增益随着增益偏置的增大而减小。或者,也可以使用具有适当电平转换功能的反相运算放大器。选择 VGA 很方便,它只需采用 5.0 V 单电源供电,并能够产生单端输出即可。AD8368 满足上述所有条件。图 1 所示为该电路的原理示意图。采用 AD8368 的反向增益模式(MODE 引脚为低电平)时,其增益以 37.5 mV/dB 的斜率递减,增益电压(VGAIN)为 1.0 V 时达到最小值-12 dB。AD8368 所需的电压 VGAIN 为 ADL5513 输出的 50%。为调整此电压,需要在 ADL5513 的输出端插入一个分压器。在 ADL5513 输出的 1.5 V 范围内,AD8368 的增益变化范围为 $(0.5 \times 1.5 \text{ V}) \div (37.5 \text{ mV/dB}) = 20 \text{ dB}$ 。结合 ADL5513 的 75 dB 增益范围(120 MHz),将导致 V_{OUT} 改变 1.5 V 时,AD8368 输入端的增益改变 95 dB。

由于 AD8368 会放大带外噪声,因此在 AD8368 与 ADL5513 之间使用一个带通滤波器,用来提高低信号灵敏度。VGA 放大低功率信号,衰减高功率信号,使其适合 ADL5513 的检测范围。如果使用具有较高增益和较低噪声系数的放大器,则可实现优于 90 dB 的灵敏度,适用于接收信号强度指示器(RSSI)应用。

图 2 显示了 120 MHz 时扩展动态范围的数据结果以及 V_{OUT} 的相应误差。

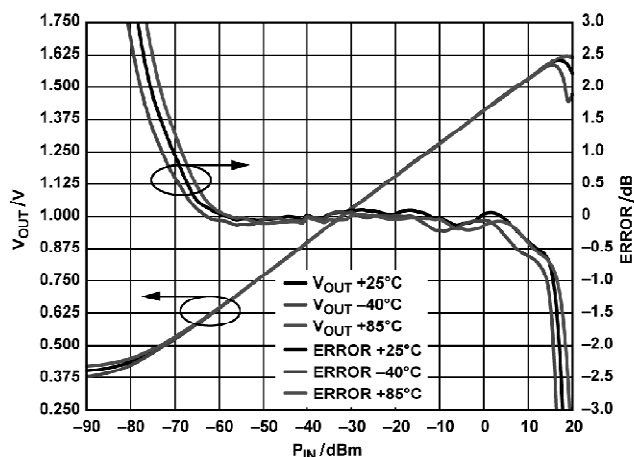


图 2 120 MHz 时 AD8368/ADL5513 扩展动态范围电路的输出和一致性

由于涉及高频率和宽动态范围,因此该电路必须构建在多层印刷电路板上,其中至少一层应为接地层。各 IC 电源引脚必须采用 0.1 μF 低电感陶瓷电容去耦,如图 1 所示。为适应极

高频率,一些电源引脚还具有较小值去耦电容(低 ESL)。原理图上的“0 Ω ”电阻表示可选的小电阻(小于 10 Ω)或铁氧体磁珠,需要进一步去耦时可选用。ADL5513 和 AD8368 的数据手册均显示了相关各评估板的最佳布局。

在 ADL5513 和 AD8368 芯片级封装的底面,有一个裸露焊盘,该焊盘与芯片接地内部相连。将该焊盘焊接至 PCB 的低阻抗接地层可确保达到额定的电气性能,并可提供散热功能。另外,建议利用过孔将焊盘下方所有层上的接地层拼接在一起,以降低热阻抗。

常见变化

通过选择适当的带通滤波器,本文所述的应用电路可以针对 AD8368 和 ADL5513 工作范围内的任何中频频率进行修改。当工作频率超过 800 MHz 时,可以用 ADL5330 代替 AD8368。ADL5330 VGA 可以在 10 MHz 至 3 GHz 频率范围内使用。使用 ADL5330 时,需要在 ADL5330 增益引脚与 ADL5513 提供的增益控制电压之间放置一个反向器。在这种应用中,可以将 AD8061 等单电源运算放大器配置为反向器使用。

第四部分 射频应用电路

利用 ADL5331 RFVGA 和 AD8319 对数检波器
产生恒定包络信号(CN0082)

电路类型:功率、RF/IF 驱动器;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0082/vc.html>

电路功能与优势

无论是无线通信还是有线通信,发射机的整体性能均与放大器的输出功率密切相关。如果信号很弱,低信噪比(SNR)将会加大比特差错率(BER)或调制误差率(MER)。如果信号太强,失真也会引起同样的问题。图1所示电路采用 ADL5331 VGA、功率检波器 AD8319 和低功耗 nanoDAC AD5621,可获得 12 位精度的输出功率控制。AD8319 具有非常高的温度稳定性,可补偿 VGA 在整个温度范围内的任何增益变化,因此可在较宽的温度范围内实现非常精确的功率控制。由于 AD8319 的控制输入 VSET 和输出 VOUT 与 RF 输入具有 V/dB 比例关系,并且 AD5621 nanoDAC 具有线性传递函数,因此所得到的输出功率控制将与 DAC 输入码之间呈线性 dB 关系。

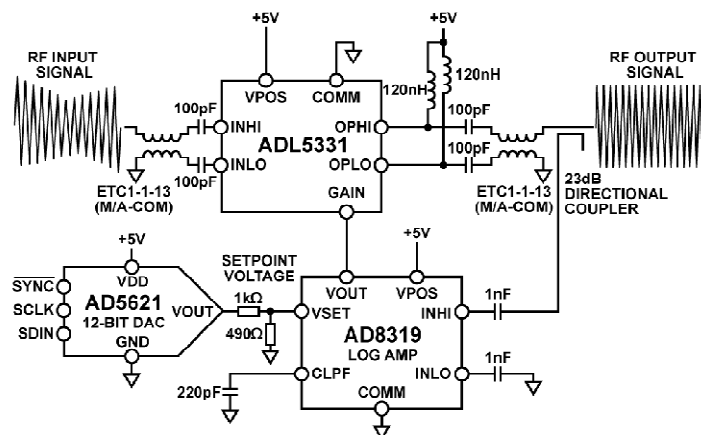


图1 ADL5331与AD8319、AD5621在自动增益控制环路中工作(原理示意图)

电路描述

可变增益放大器 ADL5331 可提供精确的增益控制。不过,利用自动增益控制(AGC)环路,则可实现对输出功率的更精确调节。图 1 显示 ADL5331 在 AGC 环路中工作。增加对数放大器 AD8319 后,该 AGC 在较宽的输出功率控制范围具有更高的温度稳定性。

ADL5331 VGA 要在 AGC 环路中工作,需将输出 RF 的样本反馈至检波器(通常利用定向耦合器并增加衰减处理)。AD5621 DAC 将设定点电压施加于检波器的 VSET 输入,同时 VOUT 与 ADL5331 的 GAIN 引脚相连。根据检波器的 VOUT 与 RF 输入信号之间明确的线性 dB 关系,检波器调节 GAIN 引脚的电压(检波器的 VOUT 引脚为误差放大器输出),直到 RF 输入端的电平与所施加的设定点电压相对应。GAIN 建立至某一值,使得检波器的输入信号电平与设定点电压之间达到适当平衡。

ADL5331 与 AD8319 在 AGC 环路中工作的基本连接如图 1 所示。AD8319 是一款 1 MHz~10 GHz 精密解调对数放大器,提供 45 dB 的检波范围,温度稳定性为 ± 0.5 dB。AD8319 的 VOUT 引脚控制 ADL5331 的 GAIN(增益控制)引脚。当 AD8319 以控制器模式工作时,如同在本应用中一样,AD8319 的 VOUT 可以在其整个线性范围内(0 V~1.4 V)驱动 ADL5331 的 GAIN 引脚。当 RF 输入功率非常低,不在环路的线性控制范围内时,可以将 AD8319 的 VOUT 驱动至非常接近 VPOS 的最大值。为避免 ADL5331 GAIN 输入的过驱恢复问题,可以将一个分压器放置在 AD8319 的 VOUT 与 ADL5331 的 GAIN 之间。这可能会对环路的整体速度产生轻微影响,例如当 ADL5331 的输入功率发生步进时。

利用 23 dB 耦合器/衰减器,可以使所需的 VGA 输出功率范围与 AD8319 的线性工作范围匹配。本例中,所需的 VGA 输出功率范围为 -15 dBm~ $+15$ dBm。使用所提供的衰减器/耦合器后,AD8319 的 RF 输入功率范围为 -8 dBm~ -38 dBm,在 -3 dBm~ -43 dBm 的额定范围(± 1 dB 误差)以内。

检波器的误差放大器利用以地为参考的电容引脚 CLFP 对误差信号(电流形式)进行积分。必须将一个电容与 CLFP 相连,用来设置环路带宽,并确保环路稳定性。

图 2、图 3 和图 4 分别显示了针对 100 MHz 正弦波和 0 dBm、 -10 dBm、 -20 dBm 的输入功率,ADL5331 输出功率与 AD5621 DAC 码之间的传递函数关系。请注意,AD8319 的功率控制为反向式。减小 DAC 码相当于要求 ADL5331 提供更高功率的信号,因此一般会提高增益(GAIN)。

第四部分 射频应用电路

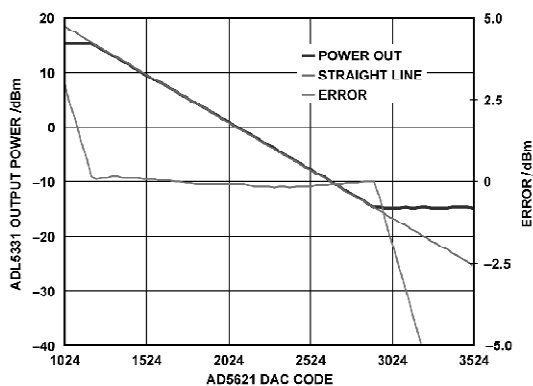


图2 ADL5331 功率输出与 AD5621 DAC 码的关系(RF 输入信号 = 0 dBm)

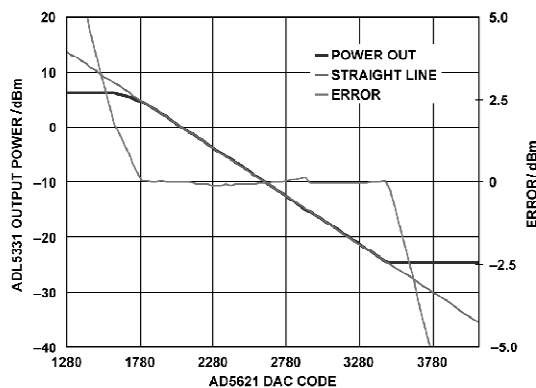


图3 ADL5331 功率输出与 AD5621 DAC 码的关系(RF 输入信号 = -10 dBm)

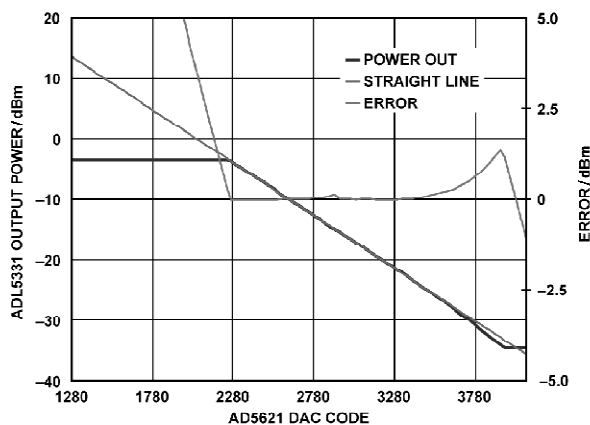


图4 ADL5331 功率输出与 AD5621 DAC 码的关系(RF 输入信号 = -20 dBm)

为使 AGC 环路保持均衡,AD8319 必须跟踪 ADL5331 输出信号的包络,并向 ADL5331 的增益控制输入提供必要的电平。图 5 所示为图 1 中 AGC 环路的示波器屏幕截图。将采用 50% AM 调制的 100 MHz 正弦波施加于 ADL5331。ADL5331 的输出信号为恒定的包络正弦波,其振幅与 AD8319 的设定点电压 1.5 V 相对应。图中还显示了 AD8319 对不断变化的输入包络的增益控制响应。

图 6 显示 AGC RF 输出对 VSET 上脉冲的响应。当 VSET 降至 1 V 时,AGC 环路以 RF 突发脉冲进行响应。响应时间和信号积分量由 AD8319 CLFP 引脚上的电容控制,这与积分放大器周围的反馈电容类似。电容增大将导致响应速度变慢。

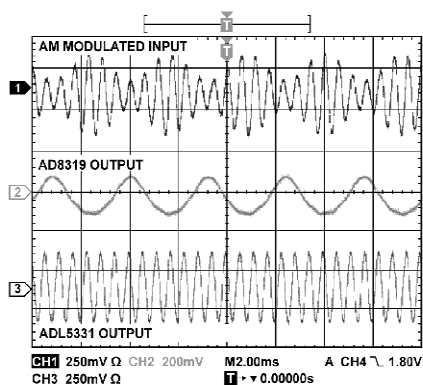


图5 显示 AM 调制输入信号的示波器屏幕截图

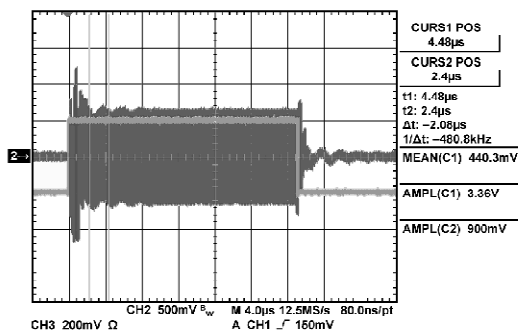


图6 显示 ADL5331 输出的示波器屏幕截图

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031、MT-101 及 ADL5331、AD8319 的评估板布局)。

在 ADL5331 和 AD8319 芯片级封装的底面,有一个裸露的压缩焊盘,该焊盘与芯片接地内部相连。将该焊盘焊接至印刷电路板的低阻抗接地层可确保达到额定的电气性能,并可提供散热功能。另外,建议利用过孔将焊盘下方所有层上的接地层拼接在一起,以降低热阻抗。

常见变化

该电路可以用来实现恒定功率输出功能(固定设定点、可变输入功率)或可变功率输出功能(可变设定点、固定或可变输入功率)。如果需要更高的输出功率控制范围,可以用对数放大器 AD8318(60 dB 功率检波范围)代替 AD8319。对于恒定输出功率功能,AD8319 的较低动态范围已足够用,因为环路会始终把检波器的输入功率伺服至恒定水平。

针对发射应用进行优化的 ADL5331 VGA 也可以用 AD8368 VGA 代替,后者针对最高 800 MHz 的低频接收应用进行了优化,并提供 34 dB 的线性 dB 电压控制可变增益。

利用 500 MSPS/1GSPS DDS AD9958/AD9858 和时钟分配 IC AD9515 实现用于高性能 ADC 的低抖动采样时钟发生器(CN0109)

电路类型:ADC 电路/驱动器、时钟; 优化特性:高精度、高分辨率、低噪声和低失真; 应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0109/vc.html>

电路功能与优势

图 1 所示电路采用一个具有 sub-Hz 调谐分辨率的直接数字频率合成器(DDS),作为高性能 ADC 的低抖动采样时钟源。AD9515 时钟分配 IC 向 ADC 提供 PECL 逻辑电平。不过,利用 AD9515 的内部分频器特性,DDS 也可在 AD9515 前端以较高频率工作,有效提高输入压摆率。AD9515 输入方波电路中较高的压摆率有助于降低时钟路径中的宽带抖动。

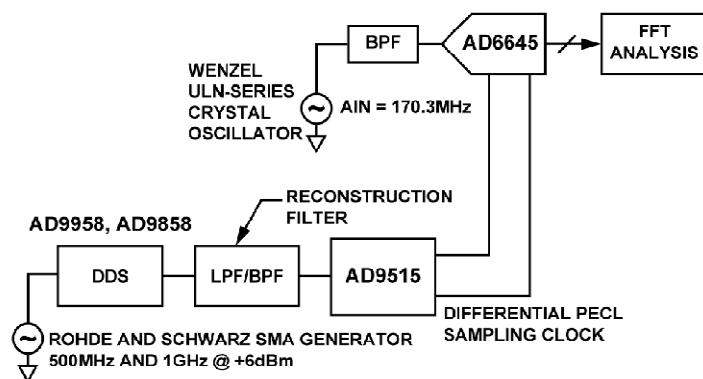


图 1 基于 DDS 的 ADC 采样时钟发生器(原理示意图)

ADC 采样时钟的抖动会降低总信噪比(SNR),二者的关系如式(1)所示:

$$\text{SNR} = 20 \lg_{10} \left(\frac{1}{2\pi f t_j} \right) \quad (1)$$

其中 f 为满量程模拟输入频率; t_j 为均方根抖动; SNR 仅由时钟抖动决定,与 ADC 的分辨

率无关。

以下数据证明 DDS 在时钟应用中可实现低抖动。有关式(1)及如何用于评估 ADC 采样时钟抖动特性的更多信息,请参考应用笔记 AN-501。

电路描述

图 1 中的电路配置显示,基于 DDS 的时钟发生器由一个 DDS 及后置的重构滤波器和 AD9515 时钟分配 IC 组成,它用于为模数转换器(ADC)提供采样时钟。DDS 采样时钟由 Rohde & Schwarz SMA 信号发生器产生。测量抖动时,由 DDS 和 AD9515 产生的时钟作为高性能、14 位、80 MSPS/105 MSPS ADC AD6645 的采样时钟。ADC 的模拟输入信号是经过滤波的 170.3 MHz 正弦波,由低抖动 Wenzel 晶体振荡器(www.wenzel.com)产生。数据由两个不同 DDS 提供:AD9958 (500 MSPS)和 AD9858 (1 GSPS)。

通过评估 ADC 的差分非线性热噪声贡献,然后应用基于 DDS 的时钟并测量 ADC SNR,便可获得基于 DDS 时钟所增加的抖动。有关测量设置和抖动计算的更多详细信息,请参考应用笔记 AN-823。另外,也可参考应用笔记 AN-837,其中说明如何设计具有最佳阻带性能的 DAC 重构滤波器。

表 1 列出了 AD9958 的测试结果数据。这些数据证实,提高 DDS 输出频率或压摆率以及减小 DDS 输出滤波器通带,可以实现更佳的抖动性能。表 2 列出了 AD9858 与 5%带通滤波器、225 MHz 低通滤波器在各种 DDS 输出功率水平时的测量结果。正如所预期的,提高功率和降低带宽可以实现低抖动。利用 5%带通滤波器,可衰减 DAC 的大部分杂散。这种情况下,抖动在更大程度上取决于 DAC 输出与限幅器输入之间的噪声耦合,抖动降低与压摆率提高之间的高度相关性证明了这一点。请注意,利用 AD9858 电路,就可以实现均方根抖动值始终低于 1 ps。

表 1 AD9958 和 AD9515 的抖动响应与输出频率、功率、频率、滤波器带宽的关系

产品	DDS 采样 速率/MHz	DDS 输出 频率/MHz	DDS 输出 功率/dBm	DDS 重构滤波器 /MHz	AD9515 分频 器输出设置	AD9515 输出 频率/MHz	均方根抖动/ps
AD9958/AD9515	500	38.88	-3.6	200 LPF	1	38.88	4.1
AD9958/AD9515	500	38.88	-3.6	200 LPF	2	19.44	4.1
AD9958/AD9515	500	38.88	-4.7	47 LPF	1	38.88	2.4
AD9958/AD9515	500	38.88	-4.7	47 LPF	2	19.44	2.4
AD9958/AD9515	500	38.88	-3.3	5% BPF	1	38.88	1.5
AD9958/AD9515	500	38.88	-3.3	5% BPF	2	19.44	1.5
AD9958/AD9515	500	77.76	-3.8	200 LPF	1	77.76	2.5

第四部分 射频应用电路

续表 1

产品	DDS 采样 速率/MHz	DDS 输出 频率/MHz	DDS 输出 功率/dBm	DDS 重构滤波器 /MHz	AD9515 分频 器输出设置	AD9515 输出 频率/MHz	均方根抖动/ps
AD9958/AD9515	500	77.76	-3.8	200 LPF	2, 4	38.88, 19.44	2.5
AD9958/AD9515	500	77.76	-4.9	85 LPF	1	77.76	1.5
AD9958/AD9515	500	77.76	-4.9	85 LPF	2, 4	38.88, 19.44	1.5
AD9958/AD9515	500	77.76	-3.8	5% BPF	1	77.76	1.1
AD9958/AD9515	500	77.76	-3.8	5% BPF	2, 4	38.88, 19.44	1.1
AD9958/AD9515	500	155.52	-5.5	200 LPF	2	77.76	1.5
AD9958/AD9515	500	155.52	-5.5	200 LPF	4, 8	38.88, 19.44	1.5
AD9958/AD9515	500	155.52	-5.6	5% BPF	2	77.76	0.68
AD9958/AD9515	500	155.52	-5.6	5% BPF	4, 8	38.88, 19.44	0.68

表 2 AD9858 和 AD9515 的抖动响应与输出频率、功率、频率、滤波器带宽的关系

产品	DDS 采样 速率/MHz	DDS 输出 频率/MHz	DDS 输出 功率/dBm	DDS 重构 滤波器/MHz	AD9515 分频器 输出设置	AD9515 输出 频率/MHz	均方根抖动/ps
AD9858/AD9515	1000	155.52	+7.7	225 LPF	2	77.76	0.56
AD9858/AD9515	1000	155.52	+7.7	225 LPF	4, 8	38.88, 19.44	0.56
AD9858/AD9515	1000	155.52	+7.7	5% BPF	2	77.76	0.33
AD9858/AD9515	1000	155.52	+7.7	5% BPF	4, 8	38.88, 19.44	0.33
AD9858/AD9515	1000	155.52	+2.6	225 LPF	2	77.76	0.63
AD9858/AD9515	1000	155.52	+2.6	225 LPF	4, 8	38.88, 19.44	0.63
AD9858/AD9515	1000	155.52	+1.1	5% BPF	2	77.76	0.42
AD9858/AD9515	1000	155.52	+1.1	5% BPF	4, 8	38.88, 19.44	0.42
AD9858/AD9515	1000	155.52	-3.2	225 LPF	2	77.76	0.73
AD9858/AD9515	1000	155.52	-3.2	225 LPF	4, 8	38.88, 19.44	0.73
AD9858/AD9515	1000	155.52	-4.6	5% BPF	2	77.76	0.64
AD9858/AD9515	1000	155.52	-4.6	5% BPF	4, 8	38.88, 19.44	0.64

为达到上述性能水平,这些电路必须构建在具有较大面积接地层的多层印刷电路板上,并采用适当的接地、布局 and 去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”,以及教程 MT-101——“去耦技术”)。有关更多指导信息,请参考 AD9958、AD9858、AD9515 和 AD6645 的评估板文档。

常见变化

ADI 公司提供各种直接数字频率合成器、时钟分配芯片和时钟缓冲器,用来构建基于 DDS 的时钟发生器。欲了解更多信息,请访问 www.analog.com/dds 和 www.analog.com/clock。

第四部分 射频应用电路

同步多个 1 GSPS 直接 数字频率合成器 AD9910 (CN0121)

<http://www.analog.com/zh/verifiedcircuits/CN0121/vc.html>

电路功能与优势

多个 DDS 器件同步后,就可以在多个频率载波实现相位和幅度的精确数字调谐控制。这种控制在雷达应用和用于边带抑制的正交(I/Q)上变频中很有用。

图 1 中的电路显示如何利用时钟发生器 AD9520 和时钟扇出缓冲器 ADCLK846,来同步 4 个 1 GSPS DDS 芯片 AD9910。其结果是 4 个 AD9910 器件的时钟和输出信号之间实现相位精确对准。

电路描述

图 1 所示电路由各产品的评估板相连构成。连接所用的电缆长度相互匹配。同步多个 AD9910 有 3 项基本要求,首先要求提供完全一致的参考时钟(REF CLK)。

该设置将 AD9520 用作各 AD9910 DDS 的参考时钟源。AD9520 利用外部晶振和内部 PLL 工作,将相位对准的 1 GHz 参考时钟(PECL 输出)分配给所有 4 个 AD9910 评估板。它还向 Tektronix DG2020A 数据模式发生器提供 CMOS 输出时钟,用于 IO_UPDATE。

其次要求对准所有 4 个 AD9910 的 SYNC_CLK 上升沿。SYNC_CLK 提供基准,以便实现完全一致的 IO_UPDATE。SYNC_CLK 对准利用 AD9910 的内部同步功能实现。ADCLK846 向所有 4 个 AD9910 分配相位对准的 SYNC_IN。有关 AD9910 同步功能的更多详细信息,请参考其数据手册。

图 2 显示 AD9910 内部同步电路禁用时的所有 4 个 SYNC_CLK。请注意,即使参考时钟相位对准,SYNC_CLK 本身也不一定会对准。

为使 SYNC_CLK 上升沿相位对准,将一个 AD9910 设置为主器件,将其他 DDS 设置为从器件。主器件的 SYNC_OUT 为 LVDS 信号,由 ADCLK846 缓冲并分配给所有 AD9910 评估板。SYNC_IN 信号(LVDS)必须满足各器件系统时钟的内部设置与保持时间要求。

AD9910 还能够延迟主器件的 SYNC_OUT,以便达到这一时序要求。为了提高灵活性,各器件的内部 SYNC_IN 路径均可独立延迟。

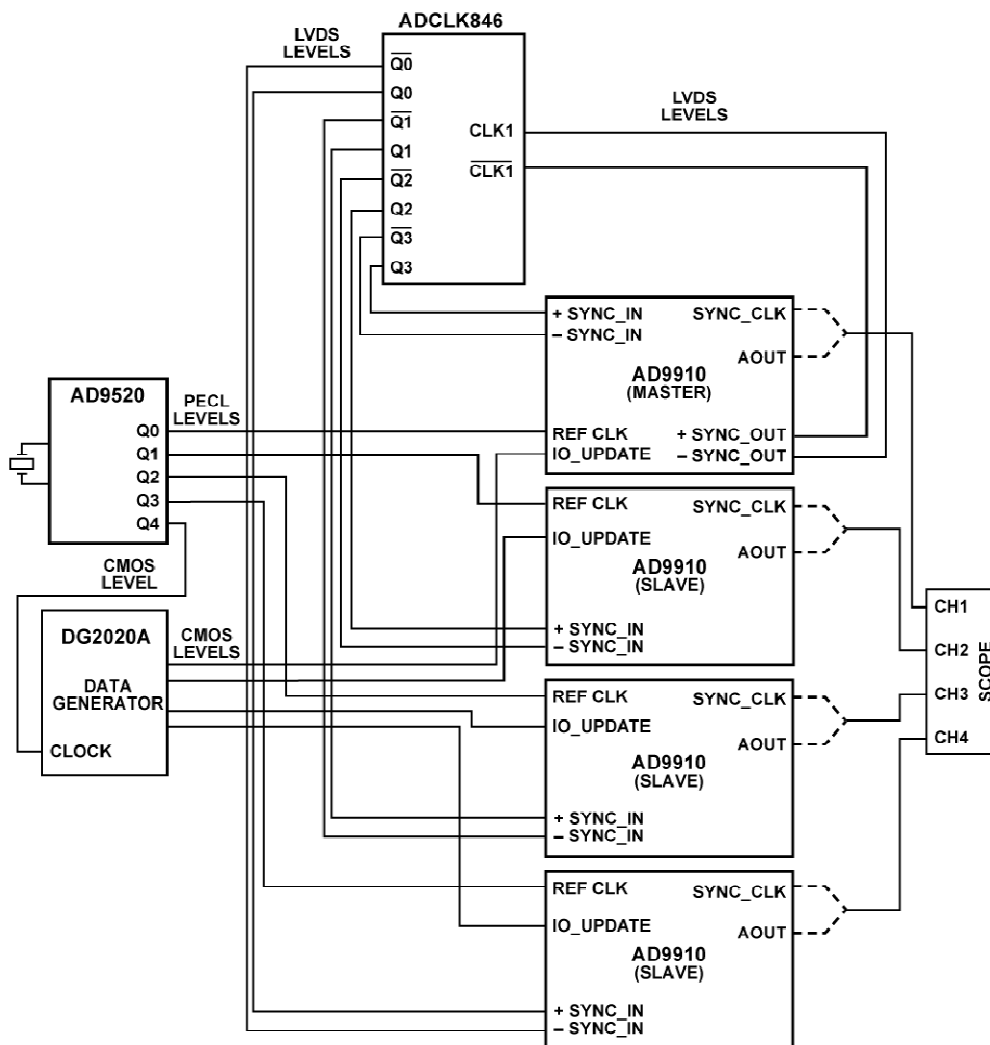


图1 多个 AD9910 同步设置(原理示意图,未显示去耦、电源和所有连接)

在图 1 所示设置中,评估板之间的连接采用匹配电缆,因此可以使用内部默认延迟值来实现 SYNC_CLK 相位对准。图 3 显示通过上述同步程序而实现的 SYNC_CLK 相位对准。

第四部分 射频应用电路

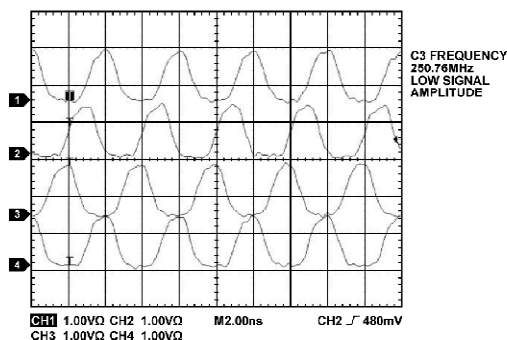


图 2 SYNC_CLK 未对准

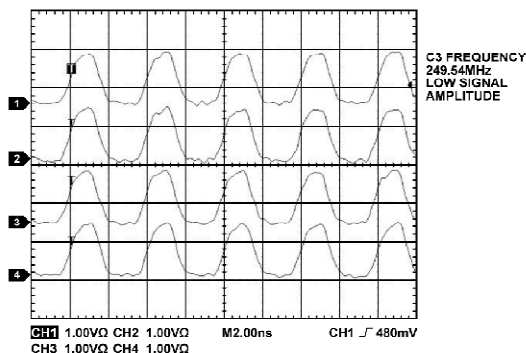


图 3 SYNC_CLK 已对准

最后,同步多个 DDS 器件要求 IO_UPDATE 完全一致。IO_UPDATE 必须满足 SYNC_CLK 的设置与保持时间要求。图 1 所示的 IO_UPDATE 同步发送至 SYNC_CLK。最后一项要求使 DDS 输出可控。

图 4 和图 5 显示相位对准的 DDS 输出。由于这些器件彼此同步,因而 DDS 之间的相位和/或幅度调整可预测。

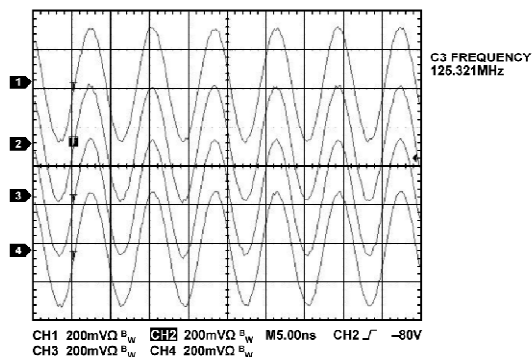


图 4 采用图 1 所示设置、相位对准
且经过滤波的 DDS 输出

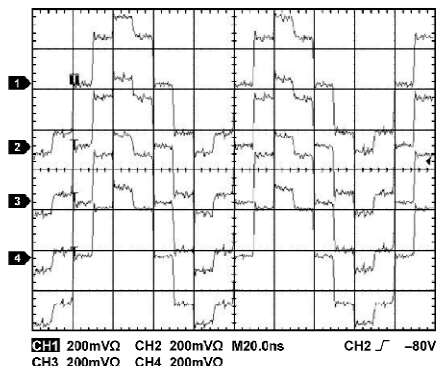


图 5 采用图 1 所示设置、相位对准
且未经滤波的 DDS 输出

请注意,图 5 中的系统时钟工作频率降至 100 MHz,并且输出未经滤波,可显示各 DDS 的原始输出。图 5 还显示各器件输出相同信号时的同步值。

常见变化

ADI 提供各种直接数字频率合成器、时钟分配芯片和时钟缓冲器,用来构建基于 DDS 的时钟发生器。欲了解更多信息,请访问 www.analog.com/zh/dds 和 www.analog.com/zh/clock。

宽带低 EVM 直接变频发射机 (CN0134)

<http://www.analog.com/zh/verifiedcircuits/CN0134/vc.html>

电路功能与优势

图 1 所示电路为宽带直接变频发射机模拟部分的完整实施方案(模拟基带输入、RF 输出)。通过使用锁相环(PLL)和宽带集成电压控制振荡器(VCO),本电路支持 500 MHz~4.4 GHz 范围内的 RF 频率。PLL 中的 LO 执行谐波滤波,确保提供出色的正交精度。低噪声 LDO 确保电源管理方案对相位噪声和 EVM 没有不利影响。这种器件组合可以提供 500 MHz~4.4 GHz 频率范围内业界领先的直接变频发射机性能。

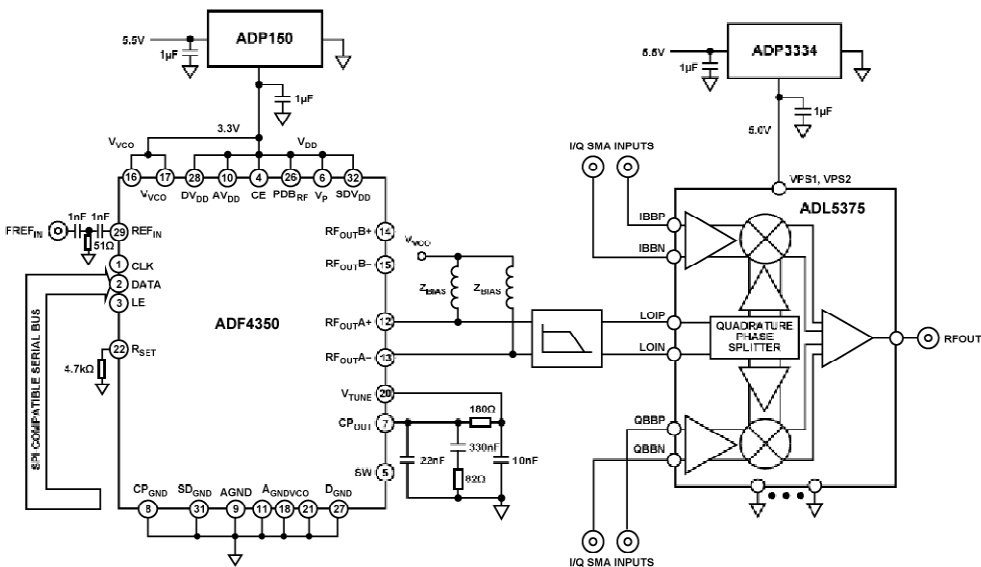


图 1 直接变频发射机(原理示意图;未显示去耦和所有连接)

电路描述

图 1 所示电路使用完全集成的小数 N 分频 PLL IC ADF4350 和宽带发射调制器

第四部分 射频应用电路

ADL5375。ADF4350 向发射正交调制器 ADL5375 提供本振(LO)信号,后者将模拟 I/Q 信号上变频为 RF 信号。两个器件共同提供宽带基带 I/Q 至 RF 发射解决方案。ADF4350 采用超低噪声 3.3 V ADP150 调节器供电,以实现最佳 LO 相位噪声性能。ADL5375 则采用 5 V ADP3334 LDO 供电。ADP150 LDO 的输出电压噪声仅为 $9 \mu\text{V}_{\text{rms}}$,有助于优化 VCO 相位噪声并降低 VCO 推挤(相当于电源抑制)的影响。图 2 为直接变频发射机评估板。

需要对 ADF4350 RF 输出进行滤波,以衰减谐波水平,使 ADL5375 正交产生模块的误差最小。依据测量和仿真得知,奇次谐波对正交误差的贡献大于偶次谐波;如果将奇次谐波衰减至 -30 dBc 以下,则可以实现 -40 dBc 或更好的边带抑制性能。ADF4350 数据手册给出了其 2 次谐波(2H)和 3 次谐波(3H)水平,如表 1 所列。为使 3 次谐波低于 -30 dBc ,大约需要衰减 20 dB。

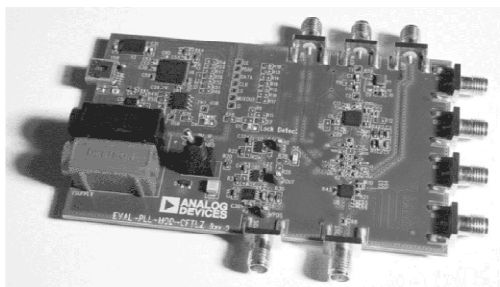


图 2 直接变频发射机评估板

表 1 ADF4350 RF 输出谐波水平(未经滤波)

谐波成分(2次)	-19 dBc	基波 VCO 输出
谐波成分(3次)	-13 dBc	基波 VCO 输出
谐波成分(2次)	-20 dBc	分频 VCO 输出
谐波成分(3次)	-10 dBc	分频 VCO 输出

本电路提供 4 种不同的滤波器选项,以适应 4 个不同的频段。这些滤波器针对 100Ω 差分输入(ADF4350 RF 输出及适当的匹配)和 50Ω 差分输出(ADL5375 LOIN 差分阻抗)而设计,并采用切比雪夫响应,以获得最佳滤波器滚降,但通道纹波会增多。

滤波器原理图如图 1 所示。这种拓扑结构十分灵活,既可以使用全差分滤波器,使器件数量最少,也可以对各路输出使用一个单端滤波器,或者综合运用以上二者。我们发现,对于较高频率($>2 \text{ GHz}$),2 个单端滤波器的串联电感值是全差分滤波器电感值的 2 倍,因而器件寄生效应的影响得以减小,可提供最佳性能。对于较低频率($<2 \text{ GHz}$),全差分滤波器足以满足需要。

ADF4350 输出匹配包括 Z_{BIAS} 上拉电阻,电源节点的去耦电容也起到一定的作用,见图 3。为实现宽带匹配,建议使用阻性负载($Z_{\text{BIAS}} = 50 \Omega$),或者将一个阻性负载与 Z_{BIAS} 的电抗性负载并联。后者提供的输

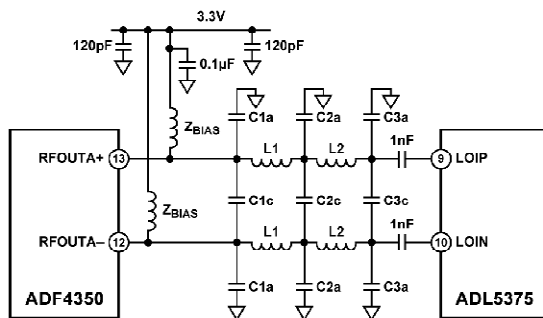


图 3 ADF4350 RF 输出滤波器原理图

出功率稍高,具体取决于所选的电感。请注意,可以将并联电阻作为差分元件(即 100 Ω)放置在位置 C1c,使电路板空间最小。表 2 中的 c 型滤波器即为这种情况。

寄生效应常常会导致截止频率低于设计值,所以滤波器的设计截止频率应为目标频段中最高频率的约 1.2~1.5 倍,留出一定的余量。PCB 寄生效应可以在 EM 仿真工具中进行仿真,以提高精度。

表 2 ADF4350 RF 输出滤波器元件值(DNI = 不插入)

频率范围/MHz	Z _{BIAS}	L1/nH	L2/nH	C1a/pF	C1c/pF	C2a/pF	C2c/pF	C3a/pF	C3c/pF
a. 500 - 1300	27 nH 50 Ω	3.9	3.9	DNI	4.7	DNI	5.6	DNI	3.3
b. 850 - 2450	19 nH (100 Ω in position C1c)	2.7	2.7	3.3	100 Ω	4.7	DNI	3.3	DNI
c. 1250 - 2800	50 Ω	0 Ω	3.6	DNI	DNI	2.2	DNI	1.5	DNI
d. 2800 - 4400	3.9 nH	0 Ω	0 Ω	DNI	DNI	DNI	DNI	DNI	DNI

从表 2 可以看出,在 1 250 MHz 以下的较低频率时,需要一个五阶滤波器。对于 1. 25 GHz~2. 8 GHz 的频率,二阶滤波器便足够。对于 2. 8 GHz 以上的频率,由于此时谐波水平非常低,足以满足边带抑制要求,因此无需滤波。

对于使用滤波器 b(850 MHz~24 50 MHz)的电路,其边带抑制性能与频率的关系如图 4 所示。此次扫频的测试条件如下:基带 I/Q 幅度 = 1 V 峰峰值差分正弦波,与 500 mV (ADL5375-05)直流偏置正交;基带 I/Q 频率(fBB) = 1 MHz。

误差矢量幅度(EVM)衡量数字发射机或接收机的性能质量,反映幅度和相位误差所导致的实际星座点与理想位置的偏差。EVM 图如图 5 所示。

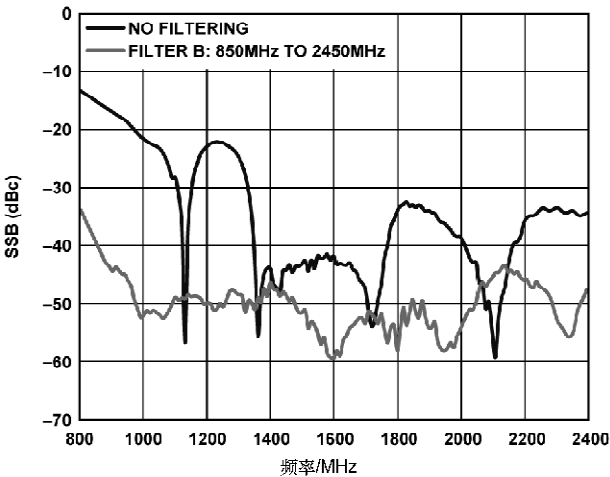


图 4 滤波器 b 的边带抑制(850 MHz~24 50 MHz)

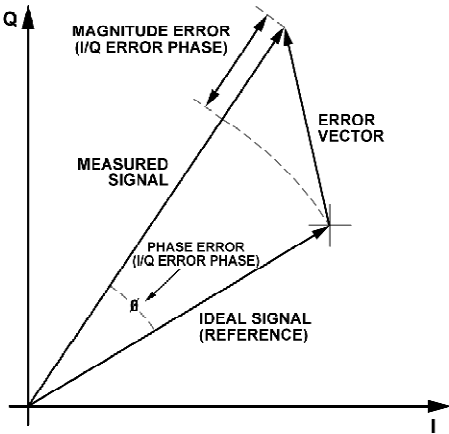


图 5 EVM 图

第四部分 射频应用电路

表 3 给出了有滤波器和无滤波器两种情况下的 EVM 测量结果。本例中,基带 I/Q 信号是利用 3GPP 测试模型 4,使用 Rhode & Schwarz AMIQ(数字输出)和外部 16 位 DAC 板(AD9788)而产生。另外还使用了滤波器 b。图 6 为 EVM 测试设置的框图。

表 3 单载波 W-CDMA 复合 EVM 结果:ADF4350 RF 输出端有滤波器和无滤波器两种情况对比

(根据 3GPP 规范测试模型 4 测量)

频率(MHz)	复合 EVM,无 LO 滤波	复合 EVM,有 LO 滤波,滤波器 C	调制器输出功率/dBm
2140	3.50 %	1.80 %	-7
1800	3.40 %	1.50 %	-7
900	3.30 %	0.90 %	-7

邻道泄漏比(ACLR)衡量相邻通道的功率与主通道功率的关系,用 dBc 表示。

LO 相位噪声和调制器的线性度是 ACLR 的主要影响因素。ACLR 测试设置与 EVM 测试设置大致相同,只不过同轴滤波器位于 AD9788 DAC 板的 I/Q 输出端,以便减少混叠产物。

以差分方式驱动 ADL5375 LO 输入,除了可以改善边带抑制和 EVM 之外,还具有性能优势。与单端 LO 驱动相比,调制器 OIP2 性能可以提高 2 dB~5 dB。请注意,多数外部 VCO 仅提供单端输出,因此 ADF4350 采用差分输出优于使用外部 VCO。

图 7 显示使用 850 MHz~2 450 MHz 滤波器(滤波器 b)的边带抑制结果。

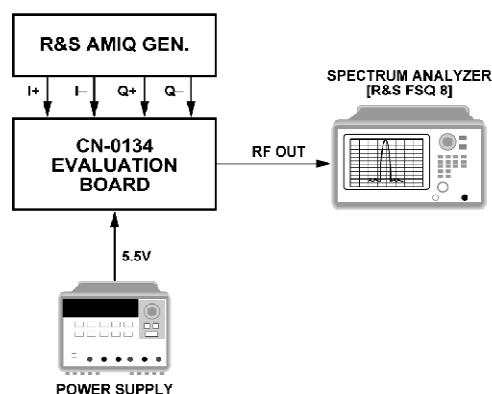


图 6 EVM 测量设置(原理示意图)

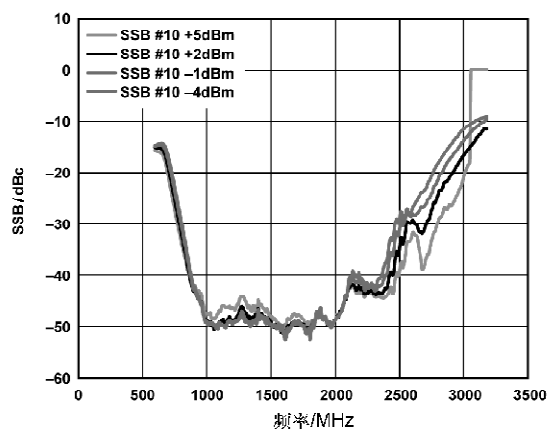


图 7 850 MHz~2 450 MHz 滤波器 b 的边带抑制结果

常见变化

当单个滤波器无法完成所需的宽带操作时,可以使用 ADF4350 的辅助输出,在两种类型

的滤波器之间切换。图 8 显示了这种情况：使用一个 RF 双刀四掷开关(DP4T)选择滤波器 1 或滤波器 2 的差分输出。

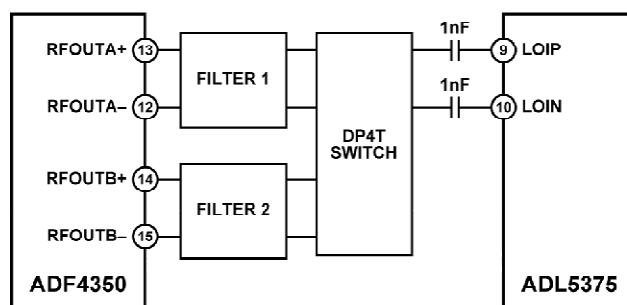


图 8 利用 ADF4350 的主输出和辅助输出实现滤波器切换的应用图

第四部分 射频应用电路

高性能、双通道 IF 采样接收机 (CN0140)

<http://www.analog.com/zh/verifiedcircuits/CN0140/vc.html>

电路功能与优势

图 1 所示电路提供一种高性能、双通道 IF 采样接收机;在基站术语中,它也称为主接收机和分集接收机。该下变频接收机使用 153.6 MHz 的单 IF 频率,内置一个双通道下变频混频器、数字控制双通道 VGA、双通道 ADC 和时钟频率合成器。该电路接受 RF 波形输入,输出两路 14 位分辨率数字数据流。它针对高频 IF 采样进行了优化,提供 79.61 dBc 的出色无杂散动态范围(SFDR)性能,高增益设置时采样速率为 122.88 MSPS。

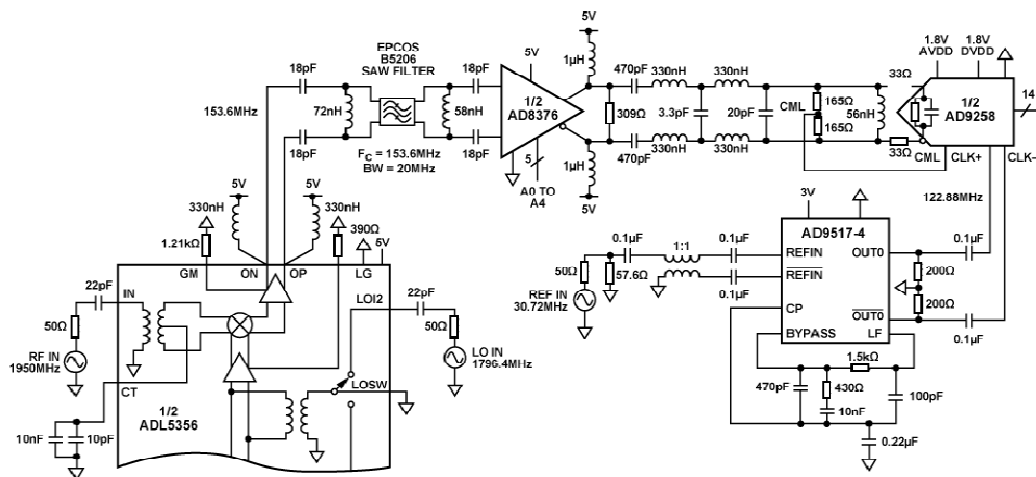


图 1 宽带双通道 IF 采样接收机

(原理示意图:仅显示接收机的一半,未显示所有连接和去耦)

电路描述

本电路包括 RF 前端和 IF 采样接收机,由双通道平衡混频器、宽带 IF SAW 滤波器、数字控制双通道 VGA 和双通道 ADC 组成。本电路还内置频率合成器,用来产生 ADC 采样时钟。

双通道平衡混频器 ADL5356 旨在将主要在 1 200 MHz~2 500 MHz 范围内的射频(RF), 下变频为 30 MHz~450 MHz 范围内的低中频(IF)。

RF 和 LO 输入端口已进行交流耦合,用来预防非零直流电压损坏 RF 巴伦或 LO 输入电路(ADL5356 的一部分)。ADL5356 配置为单端 LO 工作模式,建议 LO 驱动为 0 dBm。混频器的 LOSW 引脚接地,本电路只使用两个 LO 通道中的一个(LOI2)。

混频器差分 IF 接口需要利用上拉扼流圈电感来偏置开集输出,并设置输出阻抗匹配。应适当选择用来将直流电流耦合至 IF 放大器的扼流圈电感的分流阻抗,以提供所需的输出回损。混频器输出阻抗的实部约为 200 Ω ,这与许多常用 SAW 滤波器匹配,而无需变压器。

接收机通道滤波主要由混频器后接的 153.6 MHz、20 MHz 带宽 Epcos B5206 型 SAW 滤波器完成。此滤波器的典型插入损耗(IL)约为 9 dB,匹配特性阻抗为 100 Ω 差分。通过简单的 L-C 电抗性网络,使该 SAW 滤波器与混频器 200 Ω 差分输出和 AD8376 VGA 150 Ω 差分输入阻抗相匹配。

表 1 突出显示了双通道混频器加 SAW 滤波器的级联性能。请注意,IP3 为三阶交调截点,IP1dB 为折合到输入端的-1 dB 压缩点,NF 为噪声系数。

表 1 双通道混频器加 SAW 滤波器的级联性能(RF=1 950 MHz,LO=1796.4 MHz,
IF=153.6 MHz,RF 功率=-10 dBm,LO 功率=0 dBm)

混频器	增益/dB	IP3 /dBm	IP1dB /dBm	NF/dB
ADL5356	8.2	30.0	11.5	9.7
ADL5356 + SAW	-0.3	28.6	11.7	10.9

双通道、高输出线性 VGA AD8376 针对 ADC 接口进行了优化,提供 24 dB 的接收机增益控制。两个独立的 5 位二进制码以 1 dB 步进改变各衰减器的设置,使得各放大器的增益设置范围为 +20 dB~-4 dB。在可用的 24 dB 增益范围内,输出三阶交调截点(IP3)和本底噪声基本上保持不变。对于接收机增益改变时需保持恒定瞬时动态范围的可变增益接收机而言,这一特性很重要。采用 2 V 峰峰值复合信号时,AD8376 和随后的抗混叠滤波器的输出 IP3 超过 50 dBm。

AD8376 提供 150 Ω 输入阻抗,经过调整,用于驱动 150 Ω 负载阻抗。开集输出结构要求通过外部偏置网络实现直流偏置。每个通道输出端均采用一组 1 μ H 扼流圈电感,用来向开集输出引脚提供偏置。模数转换之前的 DGA 输出端配有经过优化的差分四阶带通抗混叠滤波器。请注意,抗混叠滤波器采用大约 300 Ω 的分流输入和输出电阻端接。滤波器输入端的分流电阻为 309 Ω ,输出端的分流电阻为 330 Ω (由两个 165 Ω 偏置设置电阻组成);二者共同向 AD8376 提供 150 Ω 标称负载阻抗。

带通抗混叠滤波器用来衰减奈奎斯特频率区域之外的 AD8376 输出噪声。一般而言,若使用一个阶数合适的抗混叠滤波器,SNR 性能会提高数个 dB。该抗混叠滤波器由一个四阶巴特沃兹滤波器和一个谐振回路组成。谐振回路通过谐振消除 ADC 负载的容性部分,有助

第四部分 射频应用电路

于确保 ADC 输入在目标中心频率看起来像一个真正的电阻(参见应用笔记 AN-742 和 AN-827)。此外,交流耦合电容和偏置扼流圈会将更多零点引入传递函数。整体频率响应呈现出带通特性,有助于抑制目标奈奎斯特频率区域外的噪声。该滤波器提供 20 MHz 通带,中心频率为 153.6 MHz,平坦度为 0.3 dB,插入损耗约为 3 dB。

所用 ADC 为 14 位 AD9258,其采样速率最高可达 125 MSPS。AD9258 的模拟输入端由 AD8376 通过带通抗混叠滤波器驱动。ADC 采样速率设置为 122.88 MSPS,满量程输入范围为 2 V 峰峰值。AD9258 差分时钟信号由一个带片内 VCO 的时钟产生 IC AD9517-4 提供。为实现低抖动,使用 LVPECL 电平输出 OUT0。AD9517-4 利用其内部 VCO 频率 1474.56 MHz,产生用于 ADC 的 122.88 MHz 输出时钟。利用 ADISimCLK™ 仿真软件设计的环路滤波器提供 60 kHz 截止频率和 50° 相位余量,使得时序抖动约为 160 fs 均方根值。假设输入频率为 153.6 MHz,利用公式 $SNR = 20 \lg(1/2\pi \times f_{IN} \times t_j)$ 可知,此抖动相当于 76 dB 的理论 SNR。

利用此电路,在最大增益时可实现 79.61 dBc 的出色 SFDR 性能(153.6 MHz),如图 2 所示。

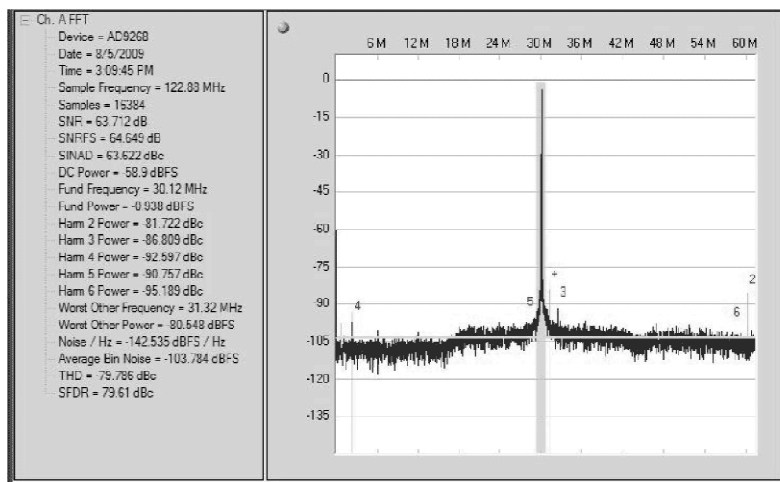


图 2 图 1 电路的单音性能测量结果:1950 MHz RF
输入信号,采样频率=122.88 MSPS,IF 输入=153.6 MHz

常见变化

前端 LNA 和衰减器未包括在本电路中,但可以轻松地与混频器 ADL5356 的 50 Ω 单端 RF 输入接口。完整的接收机设计可能需要纳入 ADL5521/ADL5523 LNA。

标准配置使用 ADL5356,可以接收 1.2 GHz~2.4 GHz 范围内的 RF 信号,但也可以使用混频器 ADL5358,支持 500 MHz~1 700 MHz 的 RF 输入频率。

Epcos (www.epcos.com) SAW 滤波器接在混频器之后,提供必要的通道选择功能,带宽范围为 20 MHz~40 MHz,具体取决于所选的滤波器。所示电路使用 20 MHz 带宽、153.6 MHz 中心频率 SAW 滤波器(产品型号:B5206),但也可以使用其他引脚兼容的滤波器。

在 SAW 滤波器匹配和抗混叠滤波器实施方案中,可能还需要考虑一些经验优化方法,帮助补偿实际的 PCB 寄生效应。关于级间滤波器设计的详细信息,请参考应用笔记 AN-742 和 AN-827。

为确保频带响应的可重复性,SAW 滤波器匹配元件和抗混叠滤波器建议使用 1% 电容。此外,推荐使用 Coilcraft 0603CS 或类似的电感。其他电阻、电容和电感的精度可以为 10%。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布线、接地和去耦技术。至少应采用四层 PCB:一层为接地层,一层为电源层,另两层为信号层。

所有 IC 电源引脚都必须采用 $0.01\ \mu\text{F}$ ~ $0.1\ \mu\text{F}$ 的低电感多层陶瓷电容(MLCC)去耦至接地层(为简明起见,图中未显示),并应遵循各数据手册和教程 MT-101 的相关建议。

有关布线方式和关键器件定位的建议,请参考产品评估板,可以通过器件的产品页面查询评估板。

即使 AD8376 和 AD9258(或其他 ADC)采用不同电源供电,因为 ADC 的输入信号为交流耦合信号,所以时序控制也不是问题。

关于 AVDD 和 DVDD 电源的正确时序(如果使用独立的电源),应参考相应的 ADC 数据手册。