

ADI 处理器实用丛书

ADI 实验室电路合集(第 1 册)

(上册)

ADI 公司 编译

北京航空航天大学出版社

内 容 简 介

本书主要介绍由 ADI 工程师亲自参与设计、调试并验证的实验室电路。通过这些实验室电路,可以将这些产品迅速和放心地组合起来。这些电路为许多通用应用提供解决方案。每款电路包含详细的设计文档、常见电路变化以及更多信息。电路功能和性能已经过硬件验证。

本书将是广大工程技术人员、高等院校师生进行电路设计的参考书。

图书在版编目(CIP)数据

ADI 实验室电路合集. 1/ADI 公司编译; --北京:
北京航空航天大学出版社, 2011. 1
ISBN 978-7-5124-0311-6

I. ①A… II. ①A… III. ①实验室—电路 IV.
①TM13

中国版本图书馆 CIP 数据核字(2011)第 004123 号

版权所有,侵权必究。

ADI 实验室电路合集(第 1 册)

ADI 公司 编译

责任编辑 张楠王松

*

北京航空航天大学出版社出版发行

北京市海淀区学院路 37 号(邮编 100191) <http://www.buaapress.com.cn>

发行部电话:(010)82317024 传真:(010)82328026

读者信箱: emsbook@gmail.com 邮购电话:(010)82316936

印刷有限公司印装 各地书店经销

*

开本:787×960 1/16 印张:23.25 字数:521 千字

2011 年 1 月第 1 版 2011 年 1 月第 1 次印刷 印数:4 000 册

ISBN 978-7-5124-0311-6 定价:49.00 元

关于 ADI 实验室电路及免责声明

ADI 公司的已验证电路由 ADI 工程师设计和搭建。每个电路的设计和搭建均采用标准的工程实践技术,其功能和性能已经在室温下的实验室环境中经过了测试和验证。但是,用户需负责自行测试电路,并决定它对自己是否适用。因而,ADI 公司将不对由任何原因、连接到任何已验证电路上的任何物品所导致的直接、间接、特殊、偶然、必然或者惩罚性的损害负责。在文档的“常见变化”章节里描述的其他变化电路也未必被实际搭建和测试过。

已验证电路仅供与 ADI 公司产品一起使用,并且其知识产权为 ADI 公司或其授权方所有。虽然用户可能在自己的产品中使用已验证电路,但是并未被默认授予其他许可,或是通过此已验证电路的应用及使用而获得任何专利或其他知识产权。ADI 公司提供的信息被认为是准确及可靠的。不过,已验证电路是以“原样”的方式提供的,并不具有任何种类的承诺,包括但不限于:明示、暗示或者法定承诺,任何商业性、未侵权或者某特定用途实用性的暗示承诺,ADI 公司无需为已验证电路的使用承担任何责任,也不对那些可能由于其使用而造成任何专利或其他第三方权利的侵权负责。ADI 公司有权在任何时候修改任何已验证电路,而不另行通知。所有商标及注册商标均属于其相应公司。

©2008,ADI 公司保留所有权利。

关于 ADI 公司

Analog Devices, Inc. (简称 ADI)将创新、业绩和卓越作为企业的文化支柱,并基此成长为该技术领域最持久高速增长的企业之一。ADI 公司是业界广泛认可的数据转换和信号处理技术全球领先的供应商,拥有遍布世界各地的 60 000 客户,涵盖了全部类型的电子设备制造商。作为领先业界 40 多年的高性能模拟集成电路(IC)制造商,ADI 的产品广泛用于模拟信号和数字信号处理领域。公司总部设在美国马萨诸塞州诺伍德市,设计和制造基地遍布全球。

目 录

第一部分 放大器应用电路

在不使用精密电阻的情况下产生负精密基准电压(CN0005)	3
ADL5315 与跨导线性对数放大器实现接口(CN0056)	5
ADL5317 与跨导线性对数放大器实现接口(CN0057)	8
利用 ADG1211 开关实现采样保持电路(CN0058)	11
利用具有禁用功能的运算放大器 ADA4853-2 实现视频切换应用低成本视频多路复用器 (CN0076)	13
利用差动放大器 AD8276 和运算放大器 AD8603 构建高精度、低成本电流源(CN0099) ...	16
利用数字电位计 AD5292 和运算放大器 OP184 构建可变增益同相放大器(CN0112)	19
利用数字电位计 AD5292 和运算放大器 OP184 构建可变增益反相放大器(CN0113)	23
利用数字电位计 AD5292 和仪表放大器 AD8221 构建低成本、高电压、可编程增益仪表 放大器(CN0114)	27
利用数字电位计 AD5292、运算放大器 OP184 和 MOSFET 构建具有升压输出电流的可 编程高电压源(CN0115)	31
利用电流检测放大器 AD8210 和差动放大器 AD8274 实现高电压、高精度电流检测和输出 电平转换(CN0116)	35
利用数字电位计 AD5292 和运算放大器 ADA4091-4 构建可编程双向电流源(CN0117)	39
利用数字电位计 AD5292 提供对数音量控制并减少毛刺(CN0120)	43
利用差动放大器 AD8271 和 JFET 输入运算放大器 ADA4627-1 构建高速仪表放大器 (CN0122)	47
利用运算放大器 ADA4505-2、并联基准电压源 ADR1581 和开关 ADG1636 实现精密脉搏 血氧仪 LED 的电流测量(CN0125)	50

目 录

第二部分 模数转换器(ADC)应用电路

使用 AD8376 VGA 驱动高 IF 交流耦合应用中的宽带宽 ADC (CN0002)	57
使用 ADF4002 PLL 产生高速模数转换器所需的极低抖动编码(采样)时钟(CN0003)	61
采用差分 PulSAR ADC AD7982 转换单端信号(CN0032)	63
采用差分 PulSAR ADC AD7984 转换单端信号(CN0033)	66
差分和单端应用中的 SAR ADC AD7266(CN0039)	69
采用低失真差分 ADC 驱动器 AD8138 和双通道、3 MSPS、12 位 SAR 型 ADC AD7352 实现单端至差分转换(CN0040)	71
采用低失真差分 ADC 驱动器 AD8138 和 5 MSPS、12 位 SAR 型 ADC AD7356 实现单 端至差分转换(CN0041)	73
在低失真直流耦合应用中驱动双极性 SAR ADC AD7366 (CN0042)	75
AD8599 运算放大器用作 4 通道、12 位 ADC AD7991 的超低失真驱动器(CN0043)	77
AD8599 运算放大器用作 4 通道、10 位 ADC AD7995 的超低失真驱动器(CN0044)	79
AD8599 运算放大器用作 4 通道、8 位 ADC AD7999 的超低失真驱动器(CN0045)	81
使用 AD8352 作为高速 ADC 的超低失真差分 RF/IF 前端(CN0046)	83
在单端应用中使用 8 通道 ADC AD7328(CN0047)	87
利用高速运放 AD8022 实现差分 and 单端配置的 12 位、3 通道 SAR ADC AD7265 (CN0048)	89
双中频增益模块 ADL5534 与高速 ADC AD9640 的接口(CN0049)	91
在交流耦合基带应用中驱动 AD9233/9246/9254 ADC (CN0051)	94
采用 ADA4851 放大器和 ADV7180 视频解码器的低成本差分视频接收器(CN0060)	97
利用低失真差分 ADC 驱动器 AD8138 和双路、4.2 MSPS、14 位 SAR ADC AD7357 实现 直流耦合、单端全差分转换(CN0061)	100
正交 I/Q 解调器 ADL5382 与 16 位连续时间 Σ - Δ 型 ADC AD9262 接口,实现射频到 比特流解决方案(CN0062)	102
基于 24 位 Σ - Δ 型 ADC AD7793 和数字隔离器 ADuM5401 的全隔离输入模块(CN0066)	105
基于 24 位 Σ - Δ 型 ADC AD7793、数字隔离器 ADuM5401 和高性能仪表放大器的全隔离 输入模块(CN0067)	108

利用精密模拟微控制器 AD μ C7061 和外部 RTD 构建基于 USB 的温度监控器(CN0075)	111
16 位、6 MSPS PulSAR ADC AD7625 的高速、精密、差分交流耦合驱动电路(CN0080)	114
电容数字转换器(CDC) AD7150 用于近程传感应用(CN0095)	117
高频 AD8331 VGA 与 10 位、65 MSPS/80 MSPS/105 MSPS ADC AD9215 的接口 (CN0096)	121
利用差动放大器 AD629、运算放大器 AD8603、基准电压源 AD780 和 12 位 ADC AD7453 等单电源器件测量 -48 V 高端电流(CN0100)	124
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7190 实现精密电子秤设计 (CN0102)	127
采用 PMU AD5522 及 16 位 ADC AD7685 的 ATE 应用参数测量单元和支持器件 (CN0104)	131
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7780 实现电子秤设计 (CN0107)	136
利用内置 PGA 的 20 位 Σ - Δ 型 ADC AD7781 实现电子秤设计 (CN0108)	140
使用差分放大器 ADL5562 驱动高 IF 交流耦合应用中的宽带宽 ADC (CN0110)	144
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7191 实现精密电子秤设计(CN0118)	148
利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7192 实现精密电子秤设计(CN0119)	152
扩展电容数字转换器 AD7745/AD7746 的容性输入范围(CN0129)	156
利用精密模拟微控制器 AD μ C7024 和数字加速度计 ADXL345 检测低 g 加速度(CN0133) ...	161
利用开关稳压器 PMU ADP5020 为 8 通道超声 ADC/LNA/VGA/AAF AD9272 供电, 以提高效率 (CN0135)	164
利用同步降压 DC-DC 稳压器 ADP2114 为双通道、16 位、125 MSPS 模数转换器 AD9268 供电,以提高效率(CN0137)	168

第三部分 数模转换器(DAC)应用电路

利用 AD5764 DAC 实现高精度、双极性电压输出数模转换(CN0006)	175
利用 AD5380 DAC 实现 40 通道可编程电压以及出色的温度漂移性能(CN0007)	178
利用 AD5380 多通道 DAC 实现输出通道监控(CN0008)	180
利用 AD5662 DAC 实现 4 mA~20 mA 过程控制环路(CN0009)	182
利用 AD5381 DAC 实现 40 通道可编程电压以及出色的温度漂移性能(CN0010)	185

目 录

利用 AD5382 DAC 实现 32 通道可编程电压以及出色的温度漂移性能(CN0011)	187
AD5382 通道监控功能(CN0012)	189
AD5381 通道监控功能(CN0013)	191
利用 AD5383 DAC 实现 32 通道可编程电压以及出色的温度漂移性能(CN0014)	193
AD5383 通道监控功能(CN0015)	195
I/Q 调制器 ADL5370 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0016)	197
I/Q 调制器 ADL5371 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0017)	200
I/Q 调制器 ADL5372 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0018)	203
ADL5373 I/Q 调制器与 AD9779A 双通道、1 GSPS 高速 DAC 实现接口(CN0019)	206
ADL5374 I/Q 调制器与 AD9779A 双通道、1 GSPS 高速 DAC 实现接口(CN0020)	210
I/Q 调制器 ADL5375 与双通道、1 GSPS 高速 DAC AD9779A 实现接口(CN0021)	213
利用 AD5546/AD5556 DAC 实现精密、单极性、反相转换(CN0022)	217
利用 AD5546/AD5556 DAC 实现精密、单极性、同相配置(CN0023)	219
AD5546/AD5556 DAC 的精密、双极性配置(CN0024)	222
利用 AD5546/AD5556 乘法 DAC 实现精密、交流基准信号衰减器(CN0025)	224
利用 AD5547/AD5557 DAC 实现精密、单极性、反相转换(CN0026)	226
利用 AD5547/AD5557 DAC 实现精密、单极性、同相配置(CN0027)	228
AD5547/AD5557 DAC 的精密、双极性配置(CN0028)	231
利用 AD5390/AD5391/AD5392 DAC 实现 8-16 通道可编程电压以及出色的温度漂移性能(CN0029)	233
AD5390/91/92 通道监控功能(CN0030)	235
利用 8-12 位 DAC AD5426/32/43 实现单极性、精密直流转换(CN0034)	237
8 位至 12 位 DAC AD5426/AD5432/AD5443 的精密、双极性配置(CN0036)	239
利用 AD5426/32/43、Iout DAC 处理交流信号(CN0037)	241
采用 AD5426/AD5432/AD5443 电流输出 DAC 的可编程增益元件(CN0038)	243
利用 8-14 位 DAC AD5450/1/2/3 实现单极性、精密直流数模转换(CN0052)	245
8-14 位 DAC AD5450/1/2/3 的精密、双极性配置(CN0053)	248
利用 AD5450/1/2/3 电流输出 DAC 处理交流信号(CN0054)	250
采用 AD5450/1/2/3 电流输出 DAC 系列的可编程增益元件(CN0055)	253

采用 AD5662 DAC、AD μ M1401 数字隔离器和外部放大器的 16 位全隔离电压输出模块 (CN0063)	255
采用 AD5662 DAC、AD μ M1401 数字隔离器和外部放大器的 16 位全隔离 4 mA~20 mA 输出模块(CN0064)	258
利用单芯片电压和电流输出 DAC AD5422 及数字隔离器 AD μ M1401 构建 16 位全隔离输出模块(CN0065)	261
利用正交调制器 ADL5386 和 12 位 DAC AD5621 实现对 I/Q 调制器输出功率的精密控制 (CN0070)	264
利用 AD5765 DAC 实现高精度、双极性电压输出数模转换(CN0073)	269
利用 AD5763 DAC 实现高精度、双极性电压输出数模转换(CN0074)	272
利用 AD5422 提供 16 位电压输出和 4 mA~20 mA 输出简化解决方案(CN0077)	275
利用 16 位电压输出 DAC AD5542/AD5541、基准电压源 ADR421 和自稳零运算放大器 AD8628 实现高精度数模转换(CN0079)	278
利用电流源 DAC AD5410 提供 12 位、4 mA~20 mA 输出简化解决方案(CN0081)	283
利用 AD5754R DAC 提供软件可配置的 16 位、4 通道、单极性/双极性电压输出(CN0083)	285
利用 AD5734R DAC 提供软件可配置的 14 位、4 通道、单极性/双极性电压输出(CN0084)	287
利用 AD5724R DAC 提供软件可配置的 12 位、4 通道、单极性/双极性电压输出(CN0085)	289
利用 AD5754 DAC 提供软件可配置的 16 位、4 通道、单极性/双极性电压输出(CN0086)	291
利用 AD5734 DAC 提供软件可配置的 14 位、4 通道、单极性/双极性电压输出(CN0087)	293
利用 AD5724 DAC 提供软件可配置的 12 位、4 通道、单极性/双极性电压输出(CN0088)	295
利用 AD5752R DAC 提供软件可配置的 16 位、双通道、单极性/双极性电压输出(CN0089)	297
利用 AD5732R DAC 提供软件可配置的 14 位、双通道、单极性/双极性电压输出(CN0090)	299
利用 AD5722R DAC 提供软件可配置的 12 位、双通道、单极性/双极性电压输出(CN0091)	301
利用 AD5752 DAC 提供软件可配置的 16 位、双通道、单极性/双极性电压输出(CN0092)	303
利用 AD5732 DAC 提供软件可配置的 14 位、双通道、单极性/双极性电压输出(CN0093)	305
利用 AD5722 DAC 提供软件可配置的 12 位、双通道、单极性/双极性电压输出(CN0094)	307
利用 AD5412 提供 12 位电压和 4 mA~20 mA 输出简化解决方案(CN0097)	309
利用 AD5420 提供 16 位、4 mA~20 mA 输出简化解决方案(CN0098)	311
在视频编码器 ADV7393 之后采用放大器 ADA4430-1 的重构视频滤波器(CN0101)	313

目 录

利用数字电位计 AD5292 构建 30 V 低成本 DAC(CN0111)	316
利用自动校准技术将 16 通道、16 位 DAC AD5360 的失调电压降至 1 mV 以下(CN0123)	320
利用 16 位电压输出 DAC AD5360 提供具有可编程输出范围的 16 通道输出(CN0131)	323
在反向模式下利用电流输出 DAC 构建单电源、低噪声 LED 电流源驱动器(CN0139) ...	325
利用同步降压 DC-DC 调节器 ADP2105 为 800 MSPS TxDAC 数模转换器 AD9788 供电, 以提高功率(CN0141)	327

第四部分 射频应用电路

适用于 RF 的稳定闭环自动功率控制 (CN0050)	333
利用可变增益放大器 AD8368 扩展对数检波器 ADL5513 的动态范围(CN0072).....	337
利用 ADL5331 RFVGA 和 AD8319 对数检波器产生恒定包络信号(CN0082)	340
利用 500 MSPS/1GSPS DDS AD9958/AD9858 和时钟分配 IC AD9515 实现用于高性能 ADC 的低抖动采样时钟发生器(CN0109)	344
同步多个 1 GSPS 直接数字频率合成器 AD9910 (CN0121)	348
宽带低 EVM 直接变频发射机 (CN0134)	351
高性能、双通道 IF 采样接收机 (CN0140)	356

第一部分 放大器应用电路

在不使用精密电阻的情况下产生负精密基准电压(CN0005)

电路类型:电源;优化特性:高性能;应用:通用

<http://www.analog.com/en/verifiedcircuits/CN0005/vc.html>

电路功能与优势

从正基准电压产生负基准电压的传统方法只用反相运算放大器,这种方法需用两个精密匹配的电阻。如果匹配有误差,则最终输出也会产生误差。利用图 1 所示电路,无需用精密电阻即可产生一个负精密基准电压,从而以更少的元件提供更高的精度。

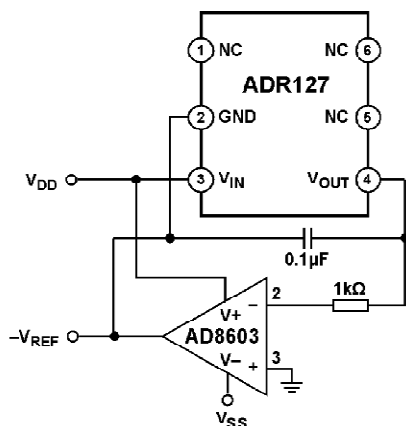


图 1 可产生负 1.25 V 基准电压的电路

电路描述

该电路采用 1.25 V 高精度串行基准电压源 ADR127 和低噪声、低失真、低失调电压运算放大器 AD8603。ADR127 提供高精度 1.25 V 输出。AD8603 是理想的互补产品,功耗极低,具有出色的电源抑制比(PSRR),并且能采用低至 1.8 V 的电源电压工作。本电路中,容许的最低电源电压为 3 V (±1.5 V),使基准电压源和运算放大器均保持足够的裕量。

请注意,基准电压源 ADR127 为浮地的,其输入连至 +V_{DD} 电源,输出连至 AD8603 的反相输入(通过 1 kΩ 隔离电阻),GND 引脚则连至 AD8603 的输出。(如果 ADR127 GND 引脚

第一部分 放大器应用电路

连至实际电路板的接地层,则该电路将不能正常工作。)在此配置中,ADR127 充当 1.25 V 电压源,连接在运算放大器的反馈环路内。负反馈迫使运算放大器输出 -1.25 V 电压。运算放大器的输入失调电压引起的误差以及基准电压源本身引起的误差构成输出电压的全部误差。流经 $1\text{ k}\Omega$ 电阻的偏置电流所引起的误差可忽略不计,因为运算放大器为 CMOS,其输入偏置电流极低。因此,如果负电源电压接近基准电压输出,则所选的运算放大器必须具有低失调电压和轨到轨输出。

为使本电路正常工作,必须考虑与基准电压源和运算放大器相关的裕量问题。 V_{DD} 电源电压必须足够大才能满足基准电压源的裕量要求。ADR127 要求电源电压裕量至少为 1.45 V ($V_{\text{IN}} - V_{\text{OUT}}$),因此 V_{DD} 至少应为 1.5 V (提供 50 mV 裕量)。对负电源的要求取决于运算放大器输出级的裕量要求。AD8603 具有轨到轨输出级,但即便如此,本电路也应当至少提供数百毫伏的输出裕量。AD8603 必须输出 -1.25 V ,因此至少应使用 -1.5 V 的 V_{SS} ,以提供 250 mV 输出裕量。只要裕量要求得到满足,则可以使用 $\pm 1.5\text{ V} \sim \pm 2.5\text{ V}$ 范围内的任何电源电压。AD8603 的额定电源电压为 5 V ,绝对最大电源电压为 6 V 或 $\pm 3\text{ V}$ (使用对称电源时)。

$0.1\text{ }\mu\text{F}$ 电容对其输入与输出引脚之间的基准电压源进行去耦。 $1\text{ k}\Omega$ 电阻将该电容与运算放大器的反相输入隔离。应将一个 $0.1\text{ }\mu\text{F}$ 低电感陶瓷去耦电容(图中未显示)与 V_{DD} 相连,并使其非常靠近这两个 IC。多数情况下,运算放大器的最终输出 ($-V_{\text{REF}}$) 将被深度去耦,这就要求所选的运算放大器在处理较大的容性负载时必须保持稳定。典型的去耦网络由一个 $1\text{ }\mu\text{F} \sim 10\text{ }\mu\text{F}$ 电解电容和一个 $0.1\text{ }\mu\text{F}$ 低电感陶瓷 MLCC 型电容并联构成。

常见变化

经验证,采用图中所示的元件值,该电路能够稳定地工作,并具有良好的精度。此配置还可以采用 ADI 公司的其他基准电压源和精密运算放大器,形成具有其他合适值的负基准电压。

选择基准电压源与放大器组合时,切勿违背基准电压源的电源电压裕量要求 ($V_{\text{IN}} - V_{\text{OUT}}$)。由于基准电压 $V_{\text{OUT}} = 0$,因此 $+V_{\text{DD}}$ 的最小值必须等于或大于电源电压裕量。例如,要利用 5 V 精密基准电压源 ADR365 产生 -5 V 基准电压, $+V_{\text{DD}}$ 至少应为 5.3 V ,因为 ADR365 的电源电压裕量要求为 300 mV 。放大器必须在其输出端提供 -5 V 输出,因此对于本例, 16 V 、低噪声、精密、轨到轨运算放大器 AD8663 将是明智的选择。 V_{SS} 应设置为 -5.5 V (提供 0.5 V 负输出裕量),因为 AD8663 的电源电压范围为 16 V , V_{DD} 可以为 $5.3\text{ V} \sim 10.5\text{ V}$ 范围内的任何值。多数情况下,电源是对称的,因此 $V_{\text{DD}} = +5.5\text{ V}$ 且 $V_{\text{SS}} = -5.5\text{ V}$ 将是不错的选择。

ADR121 与适合的运算放大器一起使用,可以产生 -2.5 V 基准电压。由于运算放大器必须输出 -2.5 V 电压,因此至少应使用 -2.8 V 的 V_{SS} (假设存在轨到轨输出级)。 V_{DD} 至少必须为 $+0.3\text{ V}$,才能满足 ADR121 的最小 $V_{\text{IN}} - V_{\text{OUT}}$ 要求。如果使用 AD8603,则 V_{DD} 不应高于 $+2.2\text{ V}$,使 AD8603 的总电源电压不超过 5 V 。如果要求用对称的 2.8 V 电源或更高电源(例如 $\pm 5\text{ V}$),则必须选用电源电压更高的运算放大器。

ADL5315 与跨导线性对数放大器实现接口(CN0056)

电路类型:RF/IF 驱动器;优化特性:高性能、高速度、低噪声和低失真;应用:通信

<http://www.analog.com/en/verifiedcircuits/CN0056/vc.html>

电路功能与优势

图 1 所示电路利用精密、宽范围、高端电流镜 ADL5315 和跨导线性对数放大器 AD8305 提供高精度功率监控功能。由于可以利用 ADL5315 的完整电流镜范围,因此该配置非常适合高精度功率监控应用。

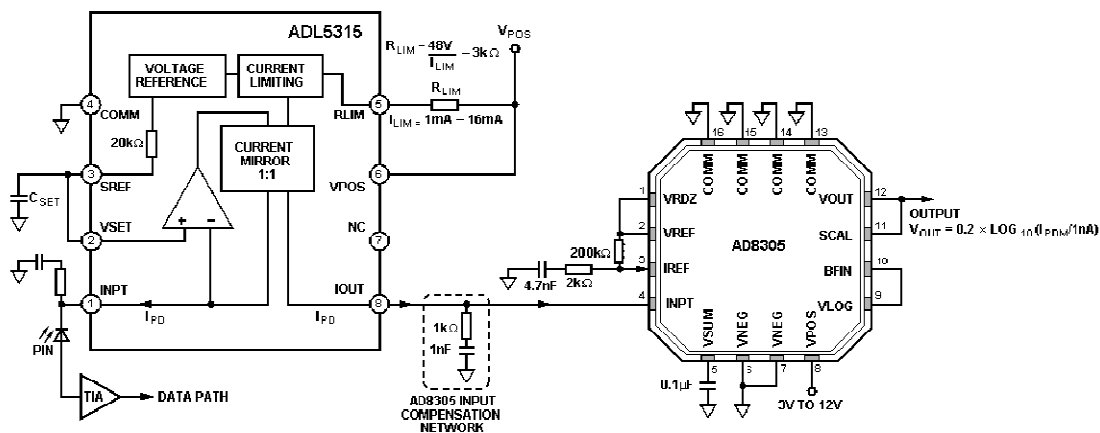


图 1 ADL5315 与 AD8305 的连接

针对 AD8305 自身及其与 ADL5315 级联这两种情况,图 2 显示了 AD8305 输出端测得的均方根(RMS)噪声电压与输入电流关系曲线。ADL5315 产生的噪声相对较低,而且 AD8305 的频率响应特性本身还具有噪声滤波功能,因此对 AD8305 的噪声性能影响极小。

电路描述

在本应用中,ADL5315 可设置 PIN 二极管上的偏置电压。此电压由 INPT 引脚提供,并受 VSET 引脚电压控制。VSET 由片内基准电压 VSREF 驱动,大小为 $V_{POS} - 1\text{V}$ 。

第一部分 放大器应用电路

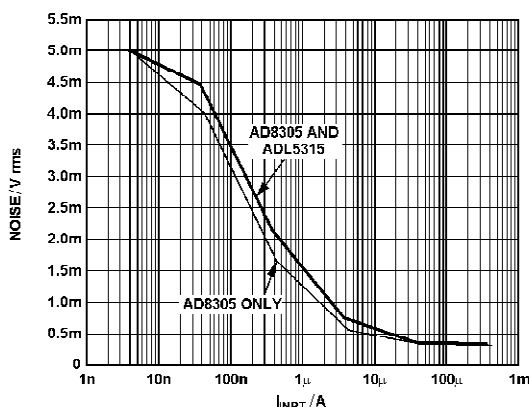


图2 AD8305 以及 AD8305 与 ADL5315 级联情况下的均方根噪声

输入电流 I_{NPT} 是 I_{OUT} 引脚的 1:1 精确镜像。此接口最适合与 ADI 公司的任何跨导线性对数放大器(例如 AD8304 或 AD8305)一起使用,具有宽动态范围,可以精确测量射入 PIN 的光功率。

ADL5315 主要面向宽动态范围应用,并简化了只允许访问 PIN 光电二极管或接收器模块阴极的功率监控设计。图 3 所示的典型应用中,可以用 ADL5315 向 PIN 二极管提供精确偏置,同时镜像二极管电流,供跨导线性对数放大器测量。

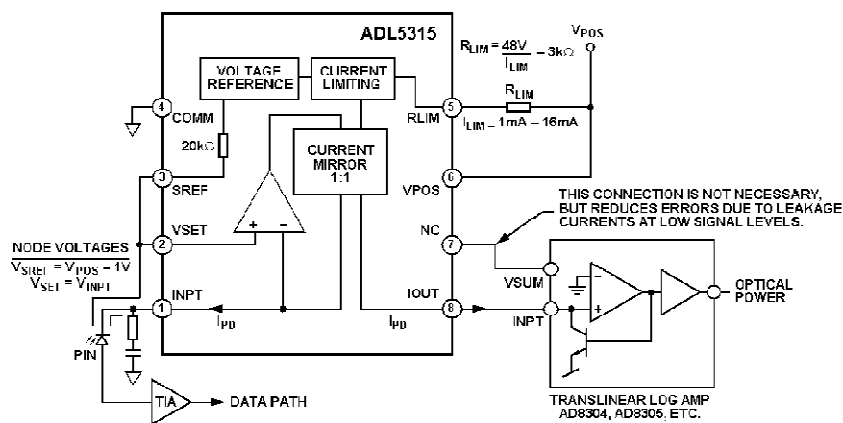


图3 ADL5315 与跨导线性对数放大器的典型连接

如果更希望在 I_{OUT} 处提供线性电压输出,则只需一个外部接地电阻便可执行转换。

常见变化

应当精心考虑此配置中的电路板布局。电路板自身的泄漏电流路径可能会导致跨导线性对数放大器的输出中出现测量误差,特别是测量 ADL5315 动态范围的低端时。设计这种接

口时,建议利用保护电位将该泄漏降至最低。这可以通过将跨导线性对数放大器的 VSUM 引脚与 ADL5315 的 NC 引脚相连来实现,VSUM 保护走线分布在 IOUT 走线的两侧,如图 1 所示。关于使用 VSUM 的更多详细信息,请参考 AD8304 和 AD8305 数据手册。可用类似方式通过 ADL5315 的 VSET 引脚保护 INPT 走线。

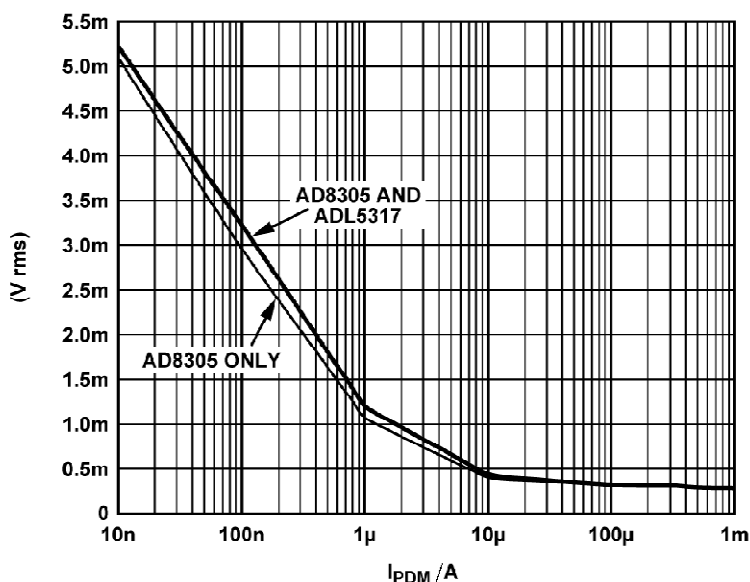


图2 AD8305 以及 AD8305 与 ADL5317 级联情况下的均方根噪声

电路描述

ADL5317 主要针对宽动态范围应用,可简化 APD 偏置电路架构。在温度和输入功率变化时,为了保持适当的雪崩倍增系数,对 APD 上的偏置电压进行精确控制变得非常重要。图 3 显示如何用 ADL5317 及外部温度传感器来监控 APD 的环境温度。利用查找表和 DAC 来驱动 V_{SET} ,就可以根据条件施加正确的 V_{APD} 。请注意,为简单起见,图中省去了引脚 9、引脚 10 以及引脚 12 至 15。

在该应用中,ADL5317 以线性模式工作。APD 的偏置电压由 V_{APD} 引脚提供,受 V_{SET} 引脚上的电压(V_{SET})控制。 V_{APD} 上的偏置电压等于 $30 \times V_{SET}$ 。

针对给定的高压电源, V_{APD} 上可用的电压范围约限于 33 V(或更低,因为 $V_{APD} < 41 V$)。这是因为 GARD 和 V_{APD} 引脚均箝位在 V_{PHV} 以下约 40 V 内,防止内部器件击穿。

输入电流 I_{APD} 缩小 5 倍并精确镜像至 IPDM 引脚。此接口最适合与 ADI 公司的跨导线性对数放大器(如 AD8304 或 AD8305)一起使用,具有宽动态范围,可以精确测量射入 APD 的光功率。

如果更希望在 IPDM 处提供电压输出,则只需一个外部接地电阻便可执行转换。IPDM 上的兼容电压限于 V_{PLV} 或 $V_{APD}/3$,以较低者为准。

第一部分 放大器应用电路

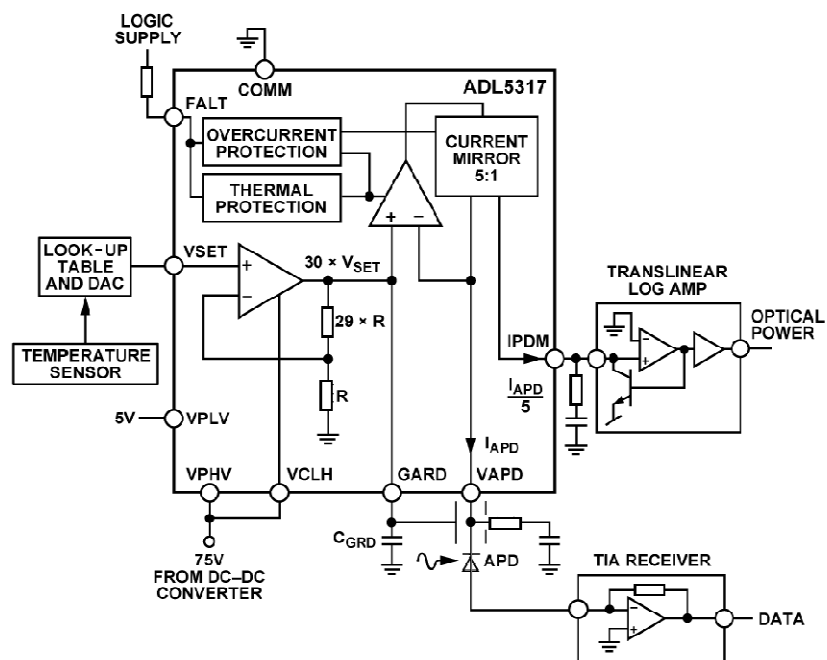


图3 采用 ADL5317 的典型 APD 偏置应用

常见变化

应当精心考虑此配置中的电路板布局。电路板自身的泄漏电流路径可能会导致跨导线性对数放大器的输出中出现测量误差,特别是测量 ADL5317 动态范围的低端时。设计这种接口时,建议利用保护电位将该泄漏降至最低。这可以通过将跨导线性对数放大器的 VSUM 引脚与 ADL5317 的 NC 引脚相连来实现,VSUM 保护走线分布于 IPDM 走线的两侧,如图 1 所示。关于使用 VSUM 的更多详细信息,请参考 AD8304 和 AD8305 数据手册。可用类似方式通过 ADL5317 的 VSET 引脚保护 VAPD 走线。

利用 ADG1211 开关实现采样保持电路(CN0058)

电路类型:开关;优化特性:高性能、高精度、低噪声和低失真;应用:仪器仪表、过程控制
<http://www.analog.com/en/verifiedcircuits/CN0058/vc.html>

电路功能与优势

图 1 所示电路可提供采样保持功能,这是数据采集和模数转换过程的基础。另外,在可编程逻辑控制器(PLC)输出模块中存在每通道采样保持架构,它采用开关电容和缓冲器作为采样保持放大器(SHA),以便存储单通道高性能 DAC 的选定输出样本。这些样本通过一个模拟开关或多路复用器在不同保持电容之间切换。

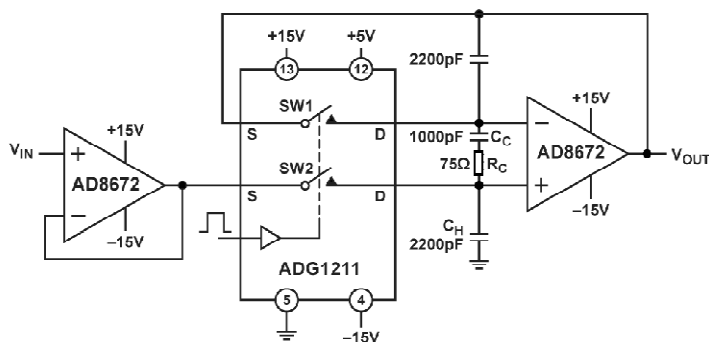


图 1 高精度快速采样与保持电路

本文所述电路如图 1 所示,可提供一个精密、快速采样保持电路。

开关和多路复用器在必须获取瞬时模拟值的数据采集应用中很有用。模拟开关的输入信号向一个与运算放大器输入相连的保持电容充电。理想情况下,闭合开关仅向电容传送输入信号。但在实际应用中,该开关也会传送一个电荷包,称为电荷注入。ADG1211 具有业界领先的 1 pC 电荷注入性能,而市场上现有解决方案的电荷注入性能为 10 pC 至 20 pC。ADG1211 还具有出色的电容与泄漏性能,因而它是此电路的理想选择。

第一部分 放大器应用电路

电路描述

该电路是一个精密、快速的采样保持电路。在采样模式下,SW2 闭合,输出 V_{OUT} 跟随输入信号 V_{IN} 。在保持模式下,SW2 断开,信号由保持电容 C_H 保持。

由于开关和电容泄漏影响,保持电容上的电压会随着时间而下降。ADG1211 具有低泄漏特性,能使这种电压下降最小。在 25 °C 时,ADG1211 的典型泄漏电流为 20 pA,最大泄漏电流为 100 pA。采用聚苯乙烯保持电容还可进一步使下降率更低。

此电路还有另一个开关 SW1,它与 SW2 并联工作,用来降低基底误差。由于两个开关处于相同电位,因此对运算放大器的输出均具有差分效应,从而使电荷注入影响最小。补偿网络 R_C 和 C_C 也可降低基底误差。该补偿网络还可减小保持时间尖峰,同时优化采集时间。

利用上述电路可得到如下结果:下降率为 2 mV/ms,基底误差低于 0.5 mV,采集时间为 3 ms。

利用具有禁用功能的运算放大器 ADA4853-2 实现 视频切换应用低成本视频多路复用器(CN0076)

电路类型: 开关; 应用: 音频/视频、汽车

<http://www.analog.com/en/verifiedcircuits/CN0076/vc.html>

电路功能与优势

图 1 所示电路利用双通道高速放大器 ADA4853-2 实现一种低成本、低功耗视频多路复用器。用户利用该电路可以向 3 通道视频解码器(例如采用 40 引脚 LFCSP 封装的 ADV7180)输入第 4 个视频源。这样,通过使用较小的低成本解码器,可同时节省成本和宝贵的电路板空间,而且如果类似设计只需要 3 个视频源,还可以设计重新使用。

传统的 CMOS 多路复用器和开关在视频频率条件下使用时,存在若干不足之处,其导通电阻会引入失真,降低差分增益和相位性能,并且与端接电阻相互影响,使传入的视频信号衰减,影响亮度。系统设计人员一般通过增加外部缓冲来提高增益和驱动能力,从而解决这些问题。

使用具有禁用/使能功能(有时称为关断)的高速视频放大器可以简化视频多路复用设计。当放大器禁用时,其输出级进入高阻抗状态。高速视频运算放大器具有所需的全部关键特性,非常适合此项功能。其高输入阻抗不会影响传输线路的特征阻抗,因而可进行反向端接。由于是视频放大器,因此本身具有良好的视频特性,包括差分增益和相位、压摆率、带宽以及 0.1 dB 平坦度。

此外,每个放大器均可配置为 4 电阻差动放大器。该电路可消除传入视频信号与电路板接地之间的地电位差所引起的一些共模噪声和相位噪声。为简明起见,图 1 仅显示了一个多路复用器电路,但实际上每路输入均可以根据需要配置多个这种电路。

第一部分 放大器应用电路

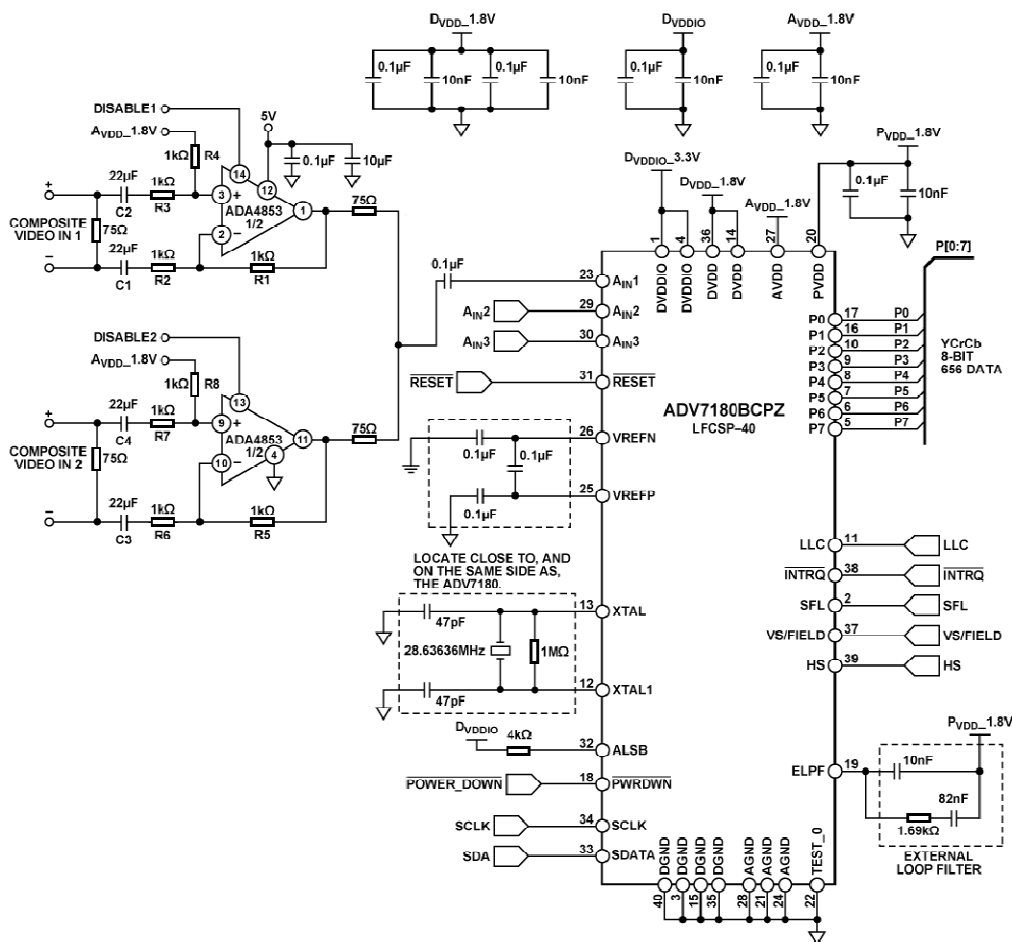


图1 利用 ADA4853-2 实现低成本视频多路复用器(原理示意图)

电路描述

ADA4853-2 是一款双通道、低功耗、低成本、高速、电压反馈型、轨到轨输出放大器,采用 $+2.65\text{ V} \sim +5\text{ V}$ 电源供电。它还提供单通道产品(ADA4853-1)和三通道产品(ADA4853-3)。采用 5 V 单电源供电时,图1所示的输入多路复用器配置可在 10 MHz 时提供 14 MHz 带宽(0.1 dB)、 $+2$ 的增益及 58 dB 通道关断隔离。通道间切换时间为 $10\text{ }\mu\text{s}$,支持 CVBS 模拟视频应用。图1中,ADA4853-2 配置为低成本视频 $2:1$ 多路复用器,用于切换视频信号。

ADA4853-2 的每个放大器均具有独立的禁用引脚。将任何一个禁用引脚置位于 1.2 V

以下的电压,将使相应的放大器进入禁用状态。这种情况下,禁用的放大器会提供高输出阻抗,在 5 MHz 时约为 100 k Ω 。禁用放大器的增益设置和反馈电阻可能会给活动放大器输出端增加负载,但其值(约为 2 k Ω)比 150 Ω 视频负载端接电阻大很多,因而其影响可忽略不计。

ADA4853-2 的输入级含有保护功能,不会受到在禁用时可能施加的较大差分电压的影响。内部箝位二极管将此电压限制在大约 ± 1.4 V。对于此限值以下的电压,电路将保持 55 dB 的高输入到输出关断隔离(10 MHz)。

关于该 4 电阻差动放大器架构,值得特别说明的一个关键设计因素是电阻匹配对该电路共模抑制(CMR)的影响。CMR 可通过下式计算:

$$CMR = 20 \log_{10} \left[\frac{1 + \frac{R2}{R1}}{4K_r} \right]$$

在上式中, K_r 项是以小数形式表示的单电阻容差(如 1% = 0.01 等),并且假设放大器具有明显较高的 CMR 性能。此式表明,如果希望获得 54 dB 或更好的 CMR,则放大器 1 的 $R1$ 、 $R2$ 、 $R3$ 、 $R4$ (以及放大器 2 的相应电阻)的匹配容差必须为 0.1% 或更好。为防止传入信号超出容许的输入与输出电压范围,有必要提供直流共模电压。将 $R4$ 和 $R8$ 与 1.8 V 模拟电源电压(AVDD 1.8 V)相连,便可做到这一点。

缓冲功能非常重要,却经常会被忽视。例如,许多汽车应用客户采用低成本放大器来保护昂贵而复杂的器件,如视频解码器和编码器等。带有交流耦合输入端的放大器,如图 1 所示,有助于保护这些器件免受过压和 ESD 损坏。

ADV7180 自动检测与全球 NTSC、PAL 和 SECAM 标准兼容的标准模拟基带电视信号,并将其转换为与 8 位 ITU-R. 656 接口标准兼容的 4:2:2 分量视频数据。

精确的 10 位模数转换可提供真 8 位数据分辨率,使消费应用具备专业品质的视频性能。三个模拟视频输入通道接受标准复合视频信号、S 视频信号或分量视频信号,支持各种消费视频源。自动增益控制(AGC)和箝位复位电路可以处理峰峰值范围最高达 1.0 V 的输入视频信号。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031 和 MT-101)。

常见变化

如果要求更快的切换时间和非常高的隔离,可以使用 ADI 公司的集成式多路复用器,这些器件采用互补双极性技术,是适合视频频率的最佳解决方案。AD8170/AD8174/AD8180 和 AD8182 均为高度灵活的双极性视频多路复用器,非常适合视频应用。该系列所有器件的切换时间为 10 ns(误差 0.1%),通道关断隔离和串扰的典型值大于 80 dB。

第一部分 放大器应用电路

利用差动放大器 AD8276 和运算放大器 AD8603 构建高精度、低成本电流源(CN0099)

<http://www.analog.com/zh/verifiedcircuits/CN0099/vc.html>

电路功能与优势

电流源广泛用于工业、通信和其他设备中的传感器激励和设备间通信等领域。例如,过程控制设备中广泛采用的 4 mA 至 20 mA 环路。

利用 DAC、放大器(运算放大器或差动放大器)和匹配电阻,可以构建可编程电流源。低值电流源可以集成到低输出电流源或放大器中。例如,仪表放大器 AD8290 内部集成一个电流源,高分辨率 $\Sigma\text{-}\Delta$ ADCAD7794 具有两个集成电流源。对于较大电流,一般需要外部 MOS-FET 或晶体管。

利用低功耗差动放大器 AD8276 和运算放大器 AD8603 构建的电流源(见图 1),不仅经济、灵活、小巧,而且初始误差、温度漂移和功耗等性能也都非常出色。

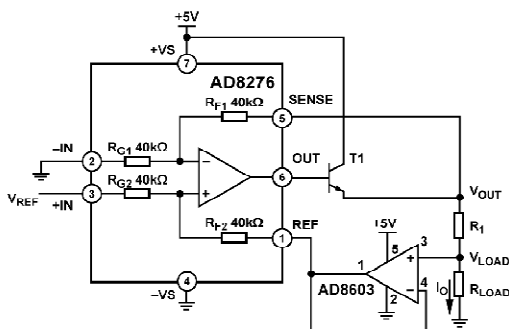


图 1 利用差动放大器 AD8276 和运算放大器 AD8603 构建电流源(原理示意图)

电路描述

电流源电路如图 1 所示。基准电压 V_{REF} 加在 AD8276 的同相输入端,该电压控制输出电流 I_O 。AD8276 的反相输入端则直接接地。该器件内置四个 40 k Ω 激光调整电阻,分别与

输入引脚、REF 引脚和 SENSE 引脚相连。如果需要高电流输出,则 AD8276 的输出可用来驱动一个晶体管。

如果电阻完全匹配, R_1 上的电压即输入电压 V_{REF} ,从而产生恒定的负载电流 I_O ,它等于 V_{REF}/R_1 。

由于运算放大器 AD8603 具有低偏置电流(最大值为 1 pA)和低失调电压(小于 $50 \mu V$)特性,所以在电路的反馈环路中选用该器件。低偏置电流特性使它能与高阻抗负载接口,而不会引入明显的失调误差。低温度漂移特性(最大值为 $4.5 \mu V/^\circ C$)使它能在较宽的温度范围内工作,而且该放大器还具有低噪声以及轨到轨输入和输出特性。

输出电流值 I_O 可通过式(1)计算:

$$I_O = \frac{V_{REF} \left(\frac{R_{F2}}{R_{G2}} + \frac{R_{F1}}{R_{G1}} \times \frac{R_{F2}}{R_{G2}} \right)}{R_1 \left(1 + \frac{R_{F2}}{R_{G2}} \right) + R_{LOAD} \left(\frac{R_{F2}}{R_{G2}} - \frac{R_{F1}}{R_{G1}} \right)} \quad (1)$$

AD8276 具有非常严格的电阻匹配, $R_{F1}/R_{G1} = R_{F2}/R_{G2} = 1$,因此式(1)可简化为:

$$I_O = \frac{V_{REF}}{R_1} \quad (2)$$

式(1)显示,图 1 所示电路的主要误差源于内部电阻匹配、 R_1 的公差和负载电阻的公差。AD8276(B 级)的最大增益误差为 0.02%,AD8276(A 级)的最大增益误差为 0.05%,该电路的整体精度可以达到 0.02%。

同时, R_1 的精度也非常重要,其公差应达到 0.1%或更佳,此误差可通过校准来消除。

电路的输出电流量 I_O 受以下因素限制:运算放大器输入范围、差动放大器输出范围以及差动放大器 SENSE 引脚电压范围。

根据图 1,必须满足以下 3 个条件:

1. $V_{LOAD} = I_O \times R_{LOAD}$ 必须在运算放大器 AD8603 的输入范围内。
2. $V_{OUT} = I_O \times (R_{LOAD} + R_1)$ 必须在 AD8276 SENSE 引脚电压范围内: $2(-V_S) - 0.2 V \sim 2(+V_S) - 3 V$ 。
3. $I_O \times (R_{LOAD} + R_1) + 2(-V_S) - 0.2 V \sim 2(+V_S) - 3 V$ 必须在 AD8276 输出电压范围内: $-V_S + 0.2 V \sim +V_S - 0.2 V$ 。

AD8276 具有轨到轨输出特性,可采用 2.5 V~36 V 电源供电,因而输出电流范围较宽。

AD8276B 的最大失调电压漂移为 $2 \mu V/^\circ C$,最大增益漂移为 1 ppm/ $^\circ C$,温度漂移较低,工作温度范围较宽。AD8276A 的最大失调电压漂移和最大增益漂移分别为 $5 \mu V/^\circ C$ 和 5 ppm/ $^\circ C$ 。

AD8276(8 引脚 MSOP)和 AD8603(5 引脚 TSOT-23)均采用小尺寸封装,因此该电路所需的电路板面积极小。

外部电流源晶体管 T1 的击穿电压 V_{CB} 应高于 AD8276 电源电压。该晶体管的最大集电

第一部分 放大器应用电路

极电流应高于预期的输出电流并具有适当的裕量,而且必须遵循晶体管功耗限制。推荐使用 2N3904、2N4401、2N3391 和 MPSA06 等低成本晶体管。

AD8276 可以驱动 15 mA 以下的输出电流,而不需要外部晶体管或 MOSFET。

图 2 所示为室温下采用 AD8276A、AD8603 和 2N3904 的测试结果。 R_1 为 50 Ω ,公差 0.1%。显然,实际输出与计算结果相符。在所示数值范围内,测量结果与理想结果相差无几,不超过 0.5%,平均误差低于 R_1 公差限制的 0.1%。

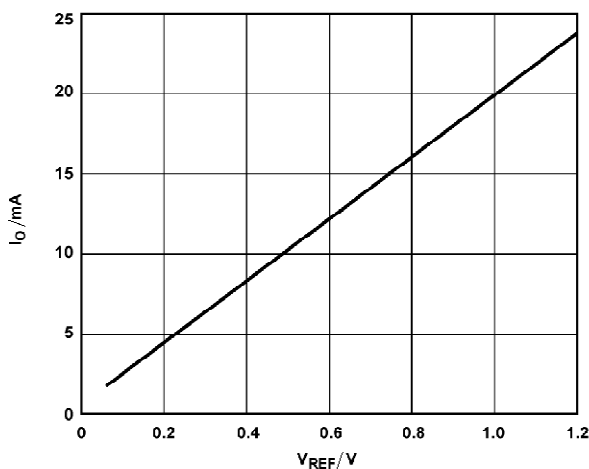


图 2 利用 AD8276A、AD8603 和 2N3904 构建的电流源测试结果

($R_1=50\ \Omega$, $R_{LOAD}=100\ \Omega$, $V_s=+5\ V$, $T_A=25\ ^\circ C$)

与其他高精度电路一样,必须采用适当的布局、接地和去耦技术。欲了解更多信息,请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”。

常见变化

如果需要更高的电源,以获得更高的输出电流值,可以使用 OP1177、AD8661 和 AD8663。重要特性包括电源电压范围、偏置电流、失调电压、输入电压范围和温度漂移。

如果需要固定电流源,则 V_{REF} 可以由基准电压源提供,例如 ADR36x 系列。

ADR82x 系列集成基准电压源和运算放大器,可采用最高 36 V 的电源供电,从而可进一步节省空间。

如果需要双通道电流源,AD8607 和 AD8277 都是不错的选择。

如果需要可编程电流源,请使用精密 14 位或 16 位 DAC 来产生基准电压 V_{REF} 。AD5560、AD5060(单通道)和 AD5663R(双通道)均适合这种应用。

利用数字电位计 AD5292 和运算放大器 OP184 构建可变增益同相放大器(CN0112)

电路类型: DAC 电路; 优化特性: 低噪声、低失真; 应用: 仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0112/vc.html>

电路功能与优势

图 1 所示电路采用 DigiPOT+ 系列数字电位计 AD5292 和运算放大器 OP184, 提供一种低成本、高电压、可变增益同相放大器。

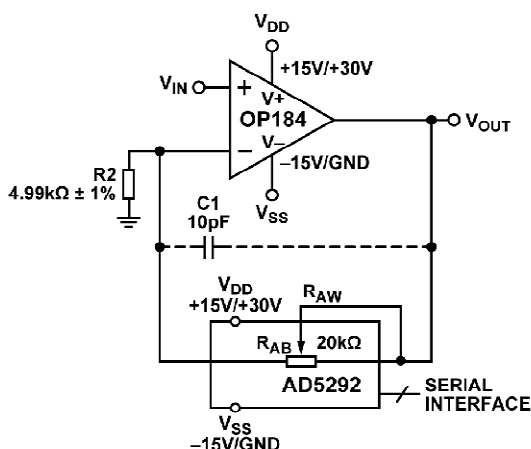


图 1 可变增益同相放大器的原理示意图(未显示去耦和所有连接)

该电路提供 1 024 种不同增益, 可通过 SPI 兼容型串行数字接口控制。AD5292 具有 $\pm 1\%$ 电阻容差性能, 可在整个电阻范围内提供低增益误差, 如图 2 所示。

本电路支持轨到轨输入和输出, 既可采用 $+30\text{ V}$ 单电源供电, 也可采用 $\pm 15\text{ V}$ 双电源供电, 并且能够提供最高 $\pm 6.5\text{ mA}$ 的输出电流。

此外, AD5292 内置一个 20 次可编程存储器, 可以在上电时自定义增益设置。

本电路具有高精度、低噪声和低总谐波失真(THD)等特性, 非常适合信号仪表调理应用。

第一部分 放大器应用电路

电路描述

本电路采用数字电位计 AD5292 和运算放大器 OP184, 提供一种低成本、可变增益同相放大器。

输入信号 V_{IN} 由 OP184 放大。该运算放大器具有低噪声、高压摆率以及轨到轨输入和输出特性。

最大电路增益由式(1)确定。

$$G = 1 + \frac{R_{AB}}{R_2} \rightarrow R_2 = \frac{R_{AB}}{G-1} \quad (1)$$

流过 AD5292 的最大电流为 $\pm 3 \text{ mA}$, 由此可根据电路增益限定最大输入电压 V_{IN} , 如式(2)所示。

$$|V_{IN}| \leq 0.003 \times R_2 \quad (2)$$

当与 V_{IN} 相连的输入信号高于式(2)所确定的理论最大值时, 应增大 R_2 , 并利用式(1)重新计算新增益。

AD5292 的 $\pm 1\%$ 内部电阻容差可确保增益误差较低, 如图 2 所示。

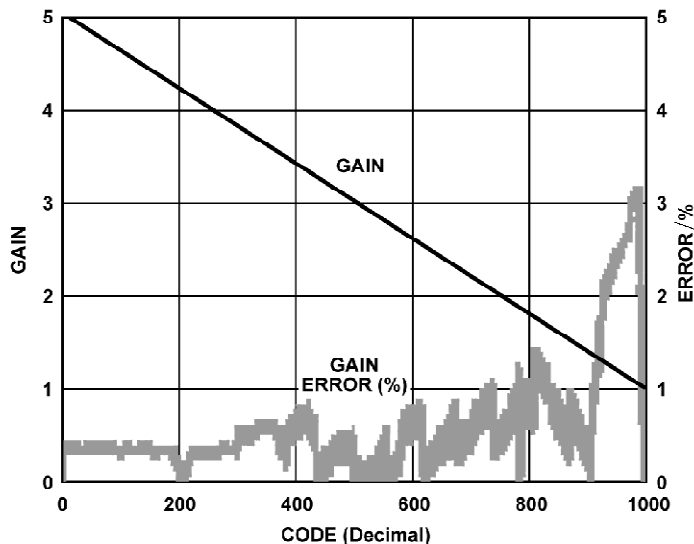


图 2 增益和增益误差与十进制码的关系

电路增益计算公式为:

$$G = 1 + \frac{(1024 - D) \times R_{AB} / 1024}{R_2} \quad (3)$$

其中 D 为载入该数字电位计的码。

当电路输入为交流信号时,数字电位计的寄生电容可能会导致输出发生不良振荡。不过,在反相器输入与其输出之间连接一个小电容 C_1 便可避免这种情况。对于图 3 所示的增益和相位图,所用电容值为 10 pF。

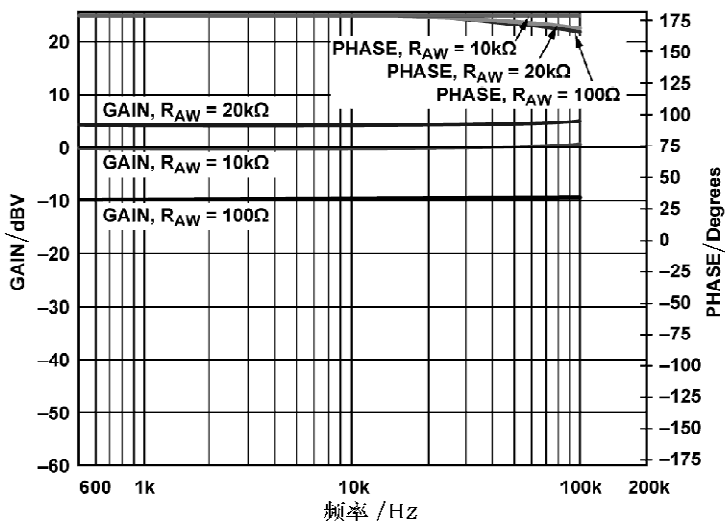


图 3 输入为交流信号时增益和相位与频率的关系

对本电路进行简单修改便可提供对数增益功能,如图 4 所示。

这种情况下,该数字电位计配置为比率式。

电路增益由式(4)确定:

$$G = 1 + \frac{(1024 - D)}{D} = \frac{1024}{D} \quad (4)$$

其中 D 为载入该数字电位计的码。增益与码的关系如图 5 所示。

AD5292 具有一个 20 次可编程存储器,可以在上电时将输出电压预设值为特定值。

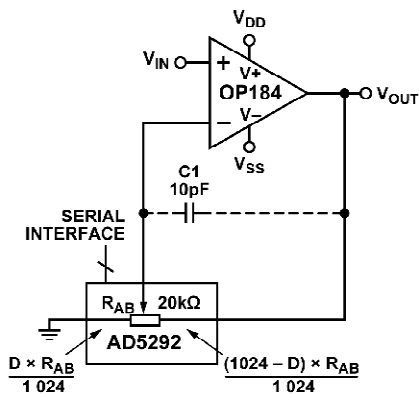


图 4 对数增益电路

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。至少应采用 4 层 PCB:一层为接地层,一层为电源层,另两层为信号层。

第一部分 放大器应用电路

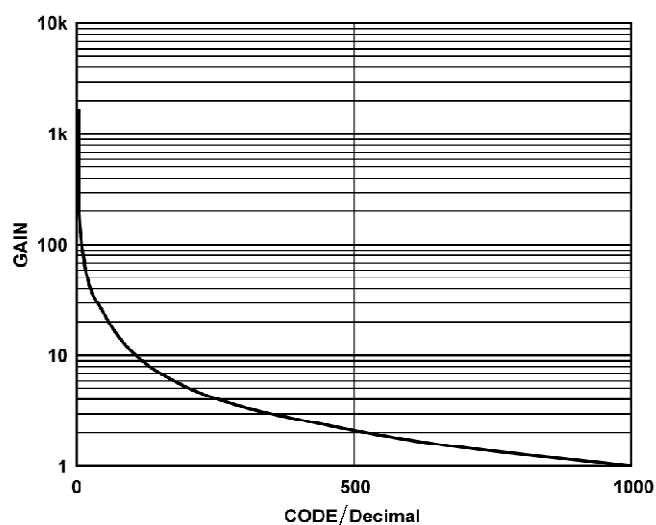


图 5 对数增益函数

常见变化

AD5291(8 位、内置 20 次可编程上电存储器)和 AD5293(10 位、无上电存储器)均为 $\pm 1\%$ 容差数字电位计,同样适合本应用。

利用数字电位计 AD5292 和运算放大器 OP184 构建可变增益反相放大器 (CN0113)

<http://www.analog.com/zh/verifiedcircuits/CN0113/vc.html>

电路功能与优势

图 1 所示电路采用 digiPOT+ 系列数字电位计 AD5292 和运算放大器 OP184, 提供一种低成本、高电压、可变增益反相放大器。

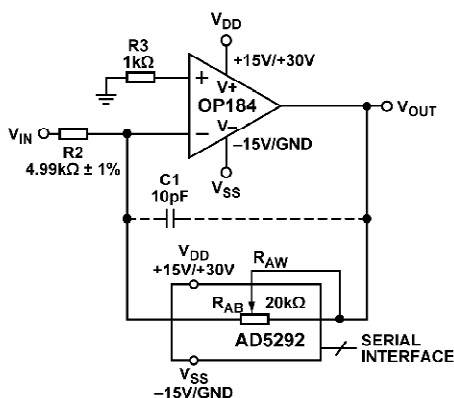


图 1 可变增益反相放大器(原理示意图,未显示去耦和所有连接)

该电路提供 1 024 种不同增益,可通过 SPI 兼容型串行数字接口控制。AD5292 具有 $\pm 1\%$ 电阻容差性能,可在整个电阻范围内提供低增益误差,如图 2 所示。

本电路支持轨到轨输入和输出,既可采用 $+30\text{ V}$ 单电源供电,也可采用 $\pm 15\text{ V}$ 双电源供电,并且能够提供最高 $\pm 6.5\text{ mA}$ 的输出电流。

此外,AD5292 内置一个 20 次可编程存储器,可以在上电时自定义增益设置。本电路具有高精度、低噪声和低总谐波失真(THD)等特性,非常适合信号仪表调理应用。

电路描述

本电路采用数字电位计 AD5292 和运算放大器 OP184,提供一种低成本、可变增益同相放

第一部分 放大器应用电路

大器。

输入信号 V_{IN} 由 OP184 放大。该运算放大器具有低噪声、高压摆率以及轨到轨输入和输出特性。

最大电路增益由式(1)确定。

$$G = -\frac{R_{AB}}{R_2} \Rightarrow R_2 = -\frac{R_{AB}}{G} \quad (1)$$

流过 AD5292 的最大电流为 $\pm 3 \text{ mA}$, 由此可根据电路增益限定最大输入电压 V_{IN} , 如式(2)所示。

$$|V_{IN}| \leq 0.003 \times R_2 \quad (2)$$

当与 V_{IN} 相连的输入信号高于式 2 所确定的理论最大值时, 应增大 R_2 , 并利用式 1 重新计算新增益。

AD5292 的 $\pm 1\%$ 内部电阻容差可确保增益误差较低, 如图 2 所示。

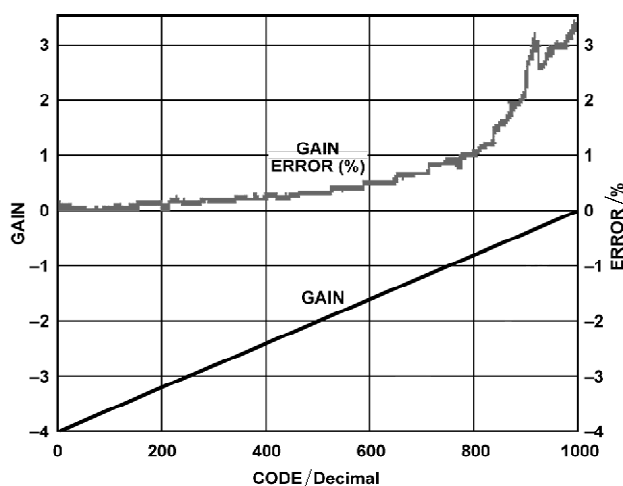


图 2 增益和增益误差与十进制码的关系

电路增益计算公式为:

$$G = -\frac{(1024-D) \times R_{AB}/1024}{R_2} \quad (3)$$

其中 D 为载入该数字电位计的码。

当电路输入为交流信号时, 数字电位计的寄生电容可能会导致输出发生不良振荡。不过, 在反相器输入与其输出之间连接一个小电容 $C1$ 便可避免这种情况。对于图 3 所示的增益和相位图, 所用电容值为 10 pF 。

对本电路进行简单修改便可提供对数增益功能, 如图 4 所示。这种情况下, 该数字电位计配置为比率式。

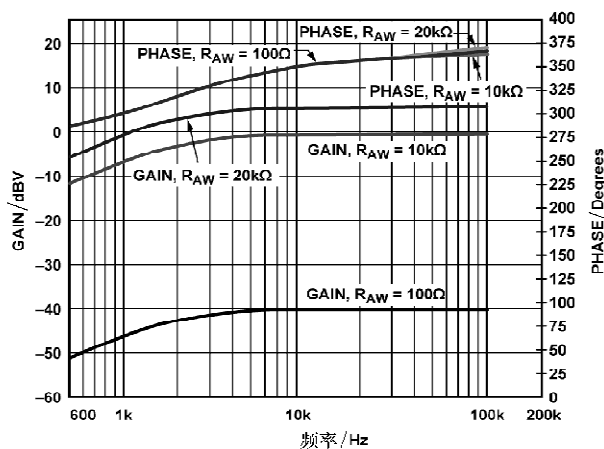


图3 输入为交流信号时增益和相位与频率的关系

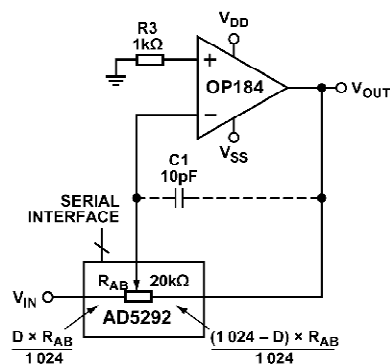


图4 对数增益电路

电路增益由式(4)确定:

$$G = \frac{1024 - D}{D} \quad (4)$$

其中 D 为载入该数字电位计的码。增益与码的关系如图 5 所示。

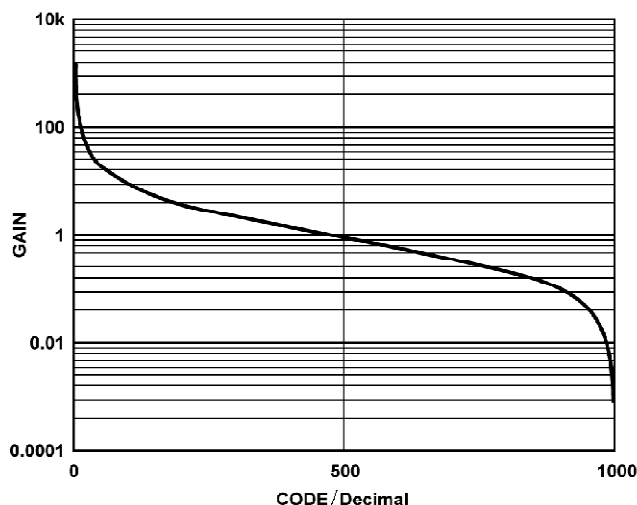


图5 对数增益函数

AD5292 具有一个 20 次可编程存储器,可以在上电时将输出电压预设为特定值。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参

第一部分 放大器应用电路

考教程 MT-031 和教程 MT-101)。至少应采用四层 PCB:一层为接地层,一层为电源层,另两层为信号层。

常见变化

AD5291(8 位、内置 20 次可编程上电存储器)和 AD5293(10 位、无上电存储器)均为 $\pm 1\%$ 容差数字电位计,同样适合本应用。

利用数字电位计 AD5292 和仪表放大器 AD8221 构建低成本、高电压、可编程增益仪表放大器(CN0114)

优化特性:低噪声、低失真;应用:仪器仪表、医疗、计量、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0114/vc.html>

电路功能与优势

图 1 所示电路采用 digiPOT+ 系列数字电位计 AD5292 和仪表放大器 AD8221, 提供一种低成本、高电压、可编程增益仪表放大器。

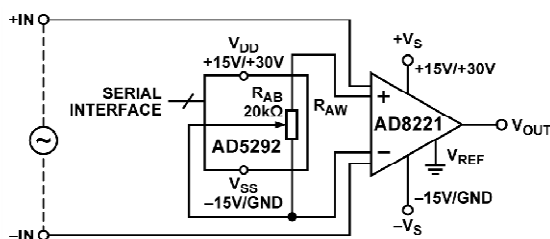


图 1 可编程增益仪表放大器(原理示意图:未显示去耦和所有连接)

该电路提供 1 024 种不同增益设置,可通过 SPI 数字接口控制。AD5292 具有 $\pm 1\%$ 电阻容差性能,可在整个电阻范围内提供低增益误差,如图 2 所示。

本电路提供一种高性能仪表放大器,在业界同类产品,具有相对于频率的最高共模抑制比(CMRR)和动态可编程增益,既可采用 $+30\text{ V}$ 单电源供电,也可采用 $\pm 15\text{ V}$ 双电源供电。此外,AD5292 内置一个 20 次可编程存储器,用户可以在上电时自定义仪表放大器增益。

本电路具有高精度、低噪声和高增益特性,非常适合信号仪表调理、精密数据采集、生物医学分析和航空航天仪表等应用。

第一部分 放大器应用电路

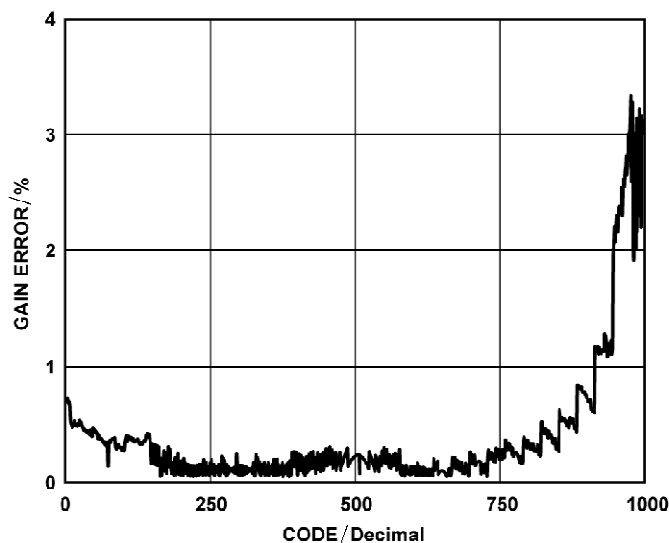


图2 增益误差与码的关系

电路描述

本电路采用数字电位计 AD5292 和仪表放大器 AD8221, 提供一种总成本较低的高电压、可编程增益仪表放大器。

差分输入信号 +IN 和 -IN 由 AD8221 放大。该仪表放大器具有高精度、低噪声、高 CM-RR 和高压摆率特性。

最大电路增益由式(1)确定, 其中 R_{AW_MIN} 为 AD5292 在可变电阻器模式下的游标电阻, 表示增益设置电阻的最小值(100 Ω)。

$$G = 1 + \frac{49.4 \text{ k}\Omega}{R_{AB}} \leq 1 + \frac{49.4 \text{ k}\Omega}{R_{AW_MIN}} \leq 500 \quad (1)$$

任意特定 AD5292 电阻的电路增益计算公式为:

$$G = 1 + \frac{49.4 \text{ k}\Omega}{(1024 - D) \times R_{AB} / 1024} \quad (2)$$

式(2)与 D(十进制码)的函数关系图如图 3 所示。

流过 AD5292 的最大容许电流为 $\pm 3 \text{ mA}$, 由此限制与差分输入电压呈函数关系的容许电路增益, 如图 4 所示。

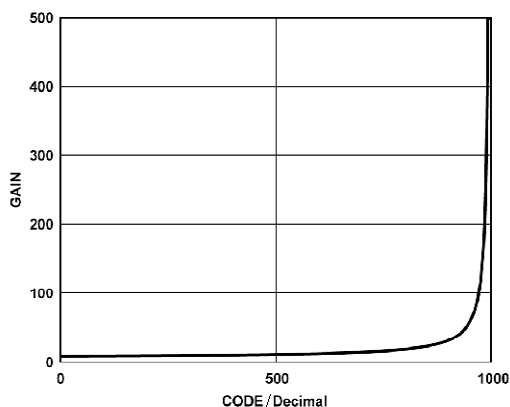


图3 增益与十进制码的关系

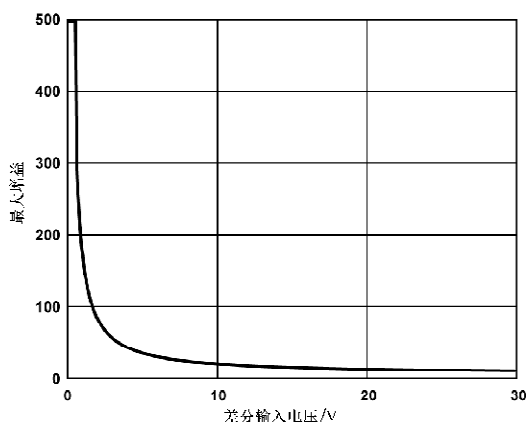


图4 容许增益与差分输入电压的关系

式(3)显示增益上限与差分输入电压 V_{IN} 呈函数关系。将 $R_{AB} = V_{IN}/3 \text{ mA}$ 代入式(1)便得到此公式,其函数关系图如图5所示。

$$G \leq 1 + \frac{148}{V_{IN}} \quad (3)$$

29

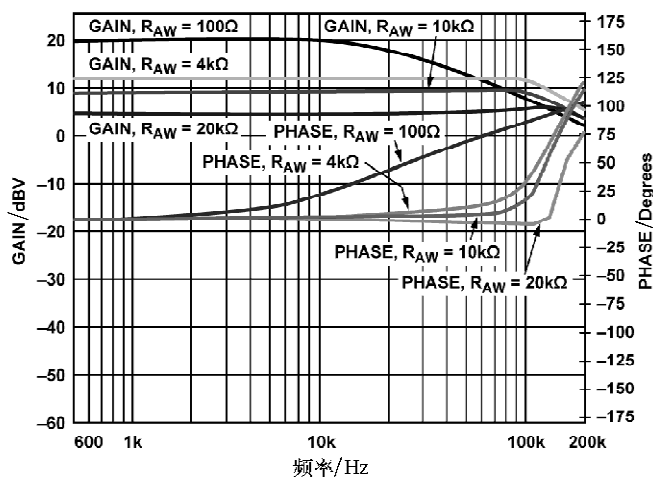


图5 增益和相位与频率的关系(为显示完整增益曲线,垂直刻度经过压缩)

式(1)限定最大电路增益为 500。通过式(2)求解 D 可得到式(4),它计算在不超过电流限制的情况下 AD5292 的最小容许电阻(用数字码表示)。

$$D \geq 1024 - \left(\frac{49.4 \text{ k}\Omega \times 1024}{R_{AB} \times (G-1)} \right) \quad (4)$$

第一部分 放大器应用电路

其中 D 为载入数字电位计的码, G 为式(3)算出的最大增益。

当电路输入为交流信号时, 数字电位计的寄生电容可能会导致 AD8221 的最大带宽降低。增益和相位图如图 5 所示。

AD5292 具有一个 20 次可编程存储器, 可以在上电时将输出电压预设为特定值。

为了使本文所讨论的电路达到理想的性能, 必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用四层 PCB: 一层为接地层, 一层为电源层, 另两层为信号层。

常见变化

AD5291(8 位、内置 20 次可编程上电存储器)和 AD5293(10 位、无上电存储器)均为 $\pm 1\%$ 容差数字电位计, 同样适合本应用。

利用数字电位计 AD5292、运算放大器 OP184 和 MOSFET 构建具有升压输出电流的可编程高电压源(CN0115)

<http://www.analog.com/zh/verifiedcircuits/CN0115/vc.html>

电路功能与优势

图 1 所示电路采用 digiPOT+ 系列数字电位计 AD5292 和运算放大器 OP184, 提供一种具有升压输出电流的低成本、可编程高电压源。BSS138 PMOS 晶体管和 Si2307CDS NMOS 晶体管可提供最高达 2.5 A 的电流驱动能力。

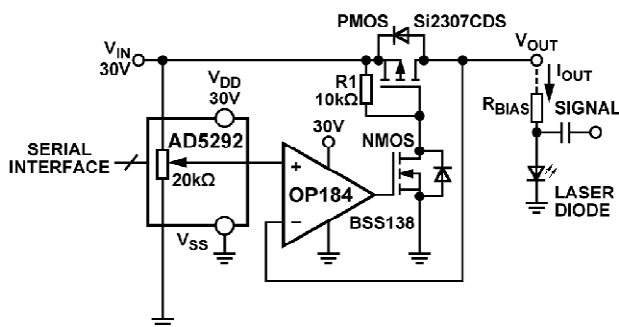


图 1 具有升压电流输出的可编程电压源(原理示意图, 未显示去耦和所有连接)

该电路提供 1 024 种不同电压设置, 可通过 SPI 兼容型数字接口控制。同时提供 10 位分辨率, 输出电压范围为 0 V~30 V, 能够提供最大 2.5 A 的输出电流。

AD5292 的 $\pm 1\%$ 电阻容差配合图 2 所示的外部电阻, 可在缩小的输出电压范围内提供 10 位分辨率, 使电路精度得以提高。实际上, 由此构成了一个游标 DAC, 可在缩小范围内提供更高分辨率。

此外, AD5292 内置一个 20 次可编程存储器, 可以在上电时自定义输出电压 V_{OUT} 。该电路能够提供精确、低噪声、低漂移输出电压和高电流, 非常适合电源应用。

第一部分 放大器应用电路

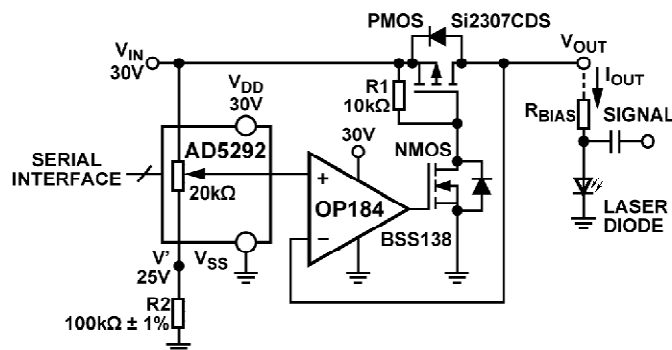


图2 在缩小输出范围内具有更高精度的可编程电压源
(原理示意图,未显示去耦和所有连接)

电路描述

本电路采用数字电位计 AD5292、OP184、Diodes, Inc. 的 BSS138 N-MOSFET 以及 Vishay Siliconix 的 Si2307CDS P-MOSFET, 提供一种具有升压电流输出的低成本、10 位分辨率、可编程高电压源。本电路可保证单调性, 微分非线性(DNL)为 ± 1 LSB, 积分非线性典型值为 ± 2 LSB。

OP184 为单通道运算放大器, 具有高压摆率、低噪声以及轨到轨输入和输出特性。在该电路中, 它配置为跟随器模式。它通过驱动 BSS138 NMOS 晶体管, 保证输出电压 V_{OUT} 等于数字电位计中设置的电压。该 MOSFET 驱动 Si2307CDS PMOS 晶体管, 可向负载提供电流 I_{OUT} 。

电阻 R_1 确保 PMOS 晶体管始终导通, 从而消除门锁或启动问题。然而, 此电阻会限制电路的最大建立时间。所选值是电阻功耗与 V_{OUT} 最大建立时间二者折衷的结果。

下式计算网络的时间常数。

$$\tau = R_1 \times C_{IN}$$

其中 C_{IN} 为 PMOS 栅极的输入电容 (Si2307CDS 约为 380 pF)。网络的时间常数为 3.8 μ s。此网络的单极点带宽约为 42 kHz。减小 R_1 可以提高带宽, 但功耗也会增加。

图 3 和图 4 分别显示使用图 1 所示配置时的典型积分非线性(INL)和微分非线性(DNL)曲线。在该配置中, AD5292 采用比率式工作方式, 这意味着总电阻容差的变化不会影响性能。

为改善电路精度, 可以用一个外部电阻降低 AD5292 上的基准电压, 如图 5 所示, 由此便可在有限的电压范围内提供全部 10 位分辨率。大多数数字电位计具有 $\pm 20\%$ 的端到端电阻容差, 由于数字电位计与外部电阻之间存在匹配误差, 因此会影响电路精度。AD5292 的

±1%电阻容差有助于克服失配电阻误差问题。

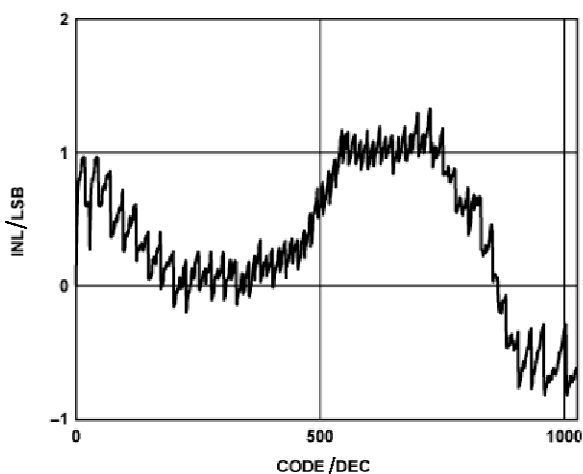


图3 INL 与十进制码的关系

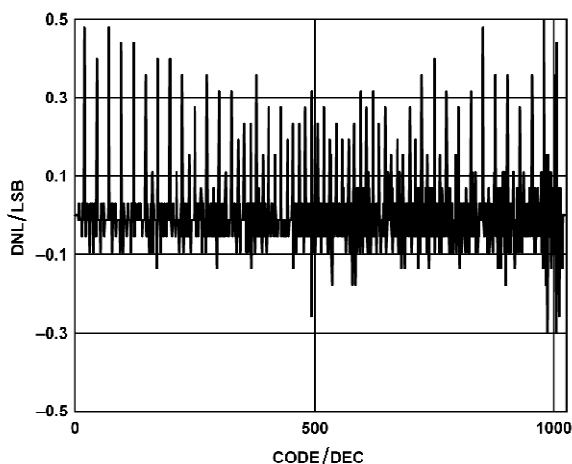


图4 DNL 与十进制码的关系

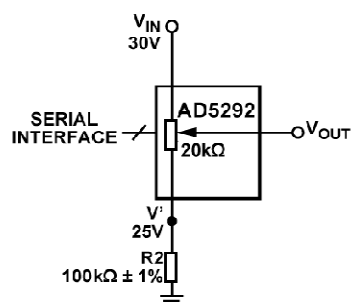


图5 在缩小输出范围内精度更高
(原理示意图,去耦和所有连接均未显示)

图6显示了图1(正常模式, $1 \text{ LSB} = 29 \text{ mV}$)和图2(缩小输出模式, $1 \text{ LSB} = 4.9 \text{ mV}$)所示电路的输出电压与数字码之间的关系。

AD5292 具有一个 20 次可编程存储器,用户可以在上电时将输出电压预设为特定值。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用四层 PCB,一层为接地层,一层为电源层,另两层为信号层。

第一部分 放大器应用电路

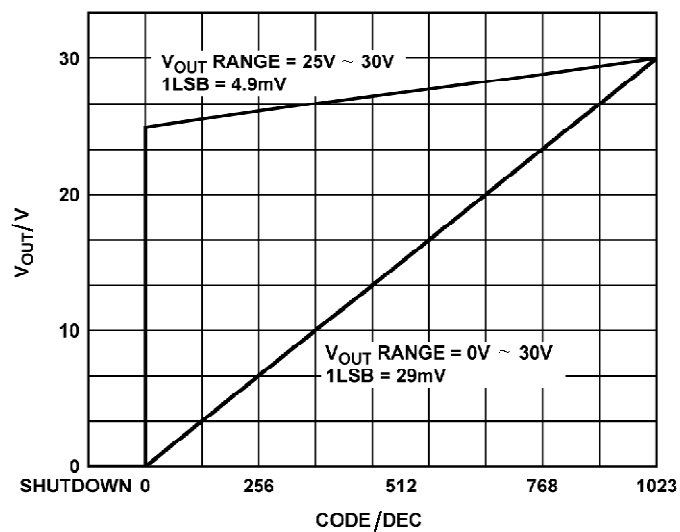


图6 图1和图2所示电路的输出电压与十进制码的关系

常见变化

AD5291(8位、内置20次可编程上电存储器)和AD5293(10位、无上电存储器)均为 $\pm 1\%$ 容差数字电位计,同样适合本应用。

利用电流检测放大器 AD8210 和差动放大器 AD8274 实现高电压、高精度电流检测和输出电平转换(CN0116)

电路类型:接口;优化特性:高精度、高分辨率;应用:汽车、通信、运动控制、过程控制
<http://www.analog.com/en/verifiedcircuits/CN0116/vc.html>

电路功能与优势

电流监控功能在电源管理、电磁阀控制和电机控制等许多应用中非常关键。在负载的高端监控电流,就可以实现精确的电流检测和诊断保护,防止对地(GND)短路。

AD8210 等集成器件可提供高电压接口,并能够在分流电阻上进行双向电流监控,从而简化高端电流监控。它具有高共模抑制(CMR)特性和出色的温度性能,可在应用中实现最佳精度。该器件放大经分流电阻流至负载的电流,并提供以地为参考、与负载电流成比例的输出电压。

在采用双电源的应用中,AD8210 的输出可以驱动 AD8274 等精密、低失真差动放大器,如图 1 所示。AD8274 可提供额外增益,并以所需的输出共模电压为中心实现 AD8210 输出电平转换,这有利于与使用双电源的其他电路元件实现接口。精密基准电压源 AD780 提供 2.5 V 基准电压,使 AD8210 能够执行双向电流监控,同时为 AD8274 的电平转换功能提供基准电压。

电路描述

流至负载的电流流经电阻 R_{SHUNT} 。该电阻上的电压由 AD8210 以 20 V/V 的增益放大。AD8210 可以承受 $-2\text{ V} \sim +65\text{ V}$ 范围内的输入共模电压。它还具有高共模抑制(CMR)特性,即使存在 PWM 共模信号也能监控电流,例如监控 H-桥配置中受驱动电机的相位电流。图 2 显示监控 PWM 电机电流时的典型波形,图 3 显示电路过载特征。

第一部分 放大器应用电路

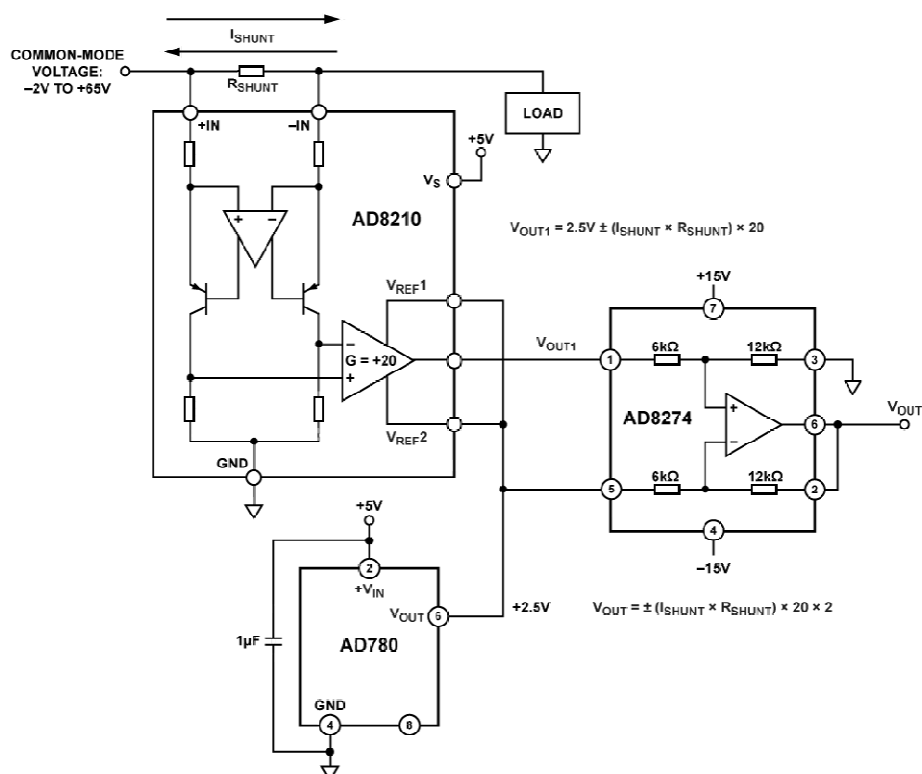


图1 利用 AD8210、AD8274 和 AD780 实现电流检测并以 GND 为中心进行电平转换(原理示意图:未显示去耦和所有连接)

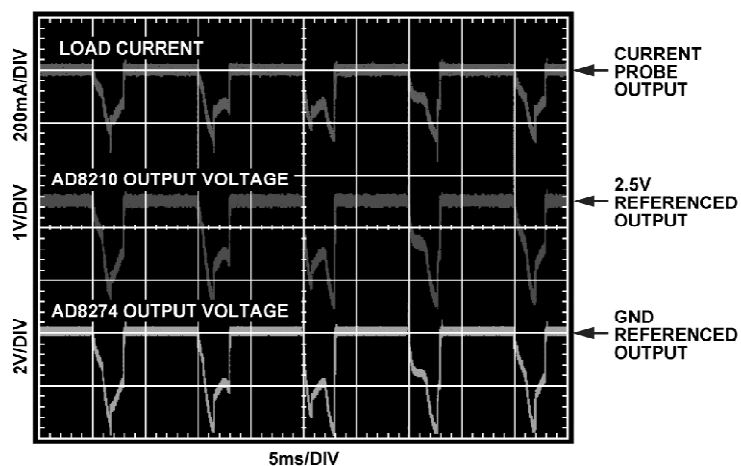


图2 AD8210 输出电压与负载电流成比例,AD8274 对 AD8210 进行输出电平转换

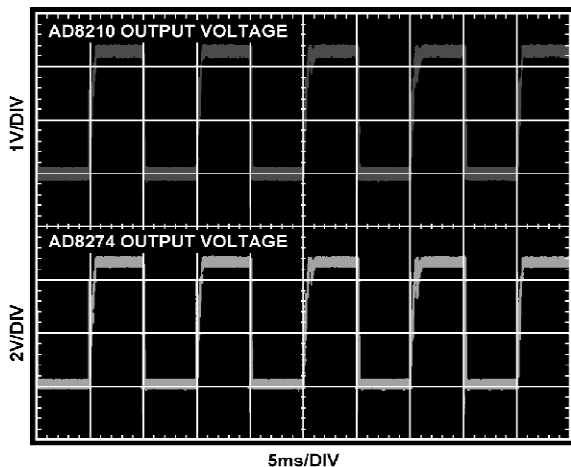


图3 过载条件下 AD8210 和 AD8274 的输出电压

AD8210 输出与分流电阻上的电流成比例,其传递函数如下:

$$V_{OUT1} = 2.5 \text{ V} \pm (R_{SHUNT} \times I_{SHUNT} \times 20)$$

AD8210 输出偏置 2.5 V,将两个 VREF 引脚与 2.5 V 精密基准电压源 AD780 相连即可实现。这样,AD8210 便能够双向监控流经分流电阻的电流。当电流从正输入端流至负输入端时,输出变为 2.5 V 以上的正电压。当电流反向流动时,输出变为 2.5 V 以下的负电压。AD780 输出端也与 AD8274 负输入端相连,确保 AD8274 输入具有与 AD8210 相同的共模电压。AD8274 的正输入端直接与 AD8210 输出端相连。AD8274 采用 $\pm 15 \text{ V}$ 电源供电,并且配置为同相 2 倍增益模式。它计算其两个输入之间的差值,并采用 2 倍增益。

$$V_{OUT(AD8274)} = (V_{IN+} - V_{IN-}) \times 2$$

由于两路输入均以 2.5 V 为中心,因此 AD8274 仅放大差值,由此可获得该系统的输入至输出传递函数:

$$V_{OUT} = \pm (R_{SHUNT} \times I_{SHUNT} \times 20) \times 2$$

将引脚 3 与 GND 相连,AD8274 的输出共模电压可设置为 0 V。因此,输出电压的正负取决于分流电阻上负载电流的方向。

本电路提供了一种简单、精确的电流监控解决方案。AD8210 可消除高共模电压,仅放大分流电阻上的小电压,从而提供以所施加的 2.5 V 基准电压为中心的输出电压。利用 AD8274 则能轻松地与电路中采用双电源供电的其他器件实现接口。它可消除 AD8210 的 2.5 V 共模偏移,并相对于 GND 转换 AD8210 的输出电平。

1 μF 电容用来对 AD780 输入与输出引脚之间的基准电压源去耦。应将一个 0.1 μF 低电感陶瓷去耦电容(图中未显示)与 VS 相连,并使其非常靠近这两个 IC。典型的去耦网络由一个 1 μF ~10 μF 电解电容和一个 0.1 μF 低电感陶瓷 MLCC 型电容并联构成。

第一部分 放大器应用电路

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用四层 PCB:一层为接地层,一层为电源层,另两层为信号层。

常见变化

AD8274 具有较宽的电源电压范围,可以采用 $\pm 5\text{ V}$ 等较低电压双电源供电。上述电路应用选择增益 2 来提供最宽的动态范围,但根据用户的需求不同,也可以将 AD8274 配置为增益为 $\frac{1}{2}$ 的差动放大器。诸如 AD8271 和 AD8276 等其他差动放大器可以提供单位增益的精密电平转换。

基于 AD8210 的 5 V 电源建立电阻分压器后,也可以获得 2.5 V 基准电压。由于必须采用低阻抗源才能保持数据手册中规定的增益和失调额定值,因此必须用缓冲器来驱动 AD8210 和 AD8274 的基准电压引脚。

AD780 是一款超高精度基准电压源,在全部温度、负载和线路条件下均具有出色的输出稳定性。在误差预算稍高的应用中,也可以使用 ADR421 或 ADR03 等成本较低的基准电压源。

<http://www.analog.com/zh/verifiedcircuits/CN0117/vc.html>

图 1 所示电路采用 digiPOT+ 系列数字电位计 AD5292、4 通道运算放大器 ADA4091-4 和基准电压源 ADR512, 提供一种可编程双向 Howland 电流源。该电路在 $\pm 18.4 \text{ mA}$ 输出电流范围内提供 10 位分辨率。AD5292 可以通过 SPI 兼容型串行接口编程。

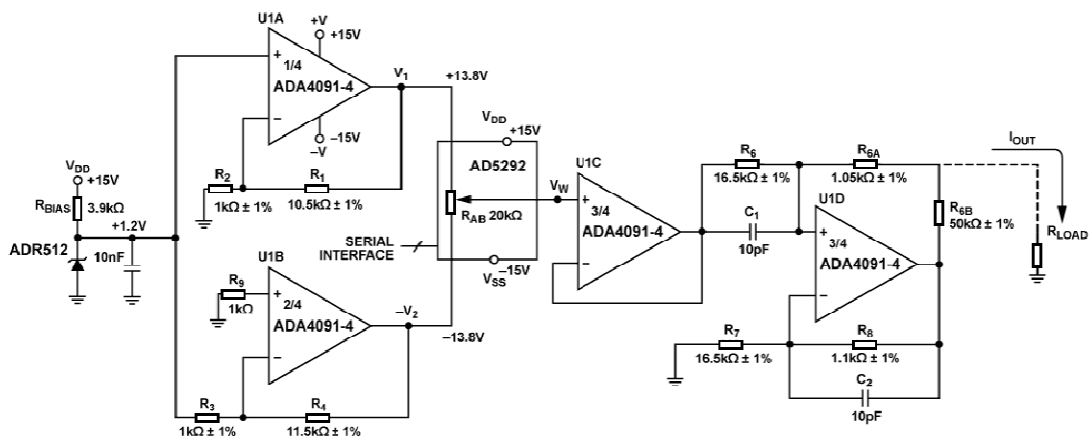


图1 可编程双向电流源(原理示意图,未显示去耦和所有连接)

AD5292 具有 $\pm 1\%$ 电阻容差,因而可以与外部分压器电阻串联,如图 5 所示,以降低最大输出电流,而无需匹配电路中的电阻。缩小 IOUT 范围可以起到提高输出电流灵敏度的作用。

AD5292 内置一个 20 次可编程存储器,可以在上电时自定义输出电流 I_{OUT} 。本电路具有高精度、低噪声和低输出电压温度系数等特性,非常适合数字校准应用。

电路描述

本电路采用数字电位计 AD5292、基准电压源 ADR512 和运算放大器 ADA4091-4, 提供

第一部分 放大器应用电路

一种 10 位、可编程双向电流源。本电路可保证单调性,微分非线性(DNL)为 ± 1 LSB,积分非线性典型值为 ± 2 LSB。

双极性高压稳压器由低压基准电压源与后接的同相放大器和反相放大器组成,放大器的增益分别由 R_1 与 R_2 的比值和 R_3 与 R_4 的比值决定。1.200 V 基准电压源 ADR512 具有低温度漂移、高精度和超低噪声性能。

确保 ADR512 最小工作电流的最大电阻值由式(1)确定。

$$R_{\text{BIAS}} = \frac{V_{\text{DD}} - 1.2 \text{ V}}{1.5 \text{ mA}} \quad (1)$$

如图 1 所示, R_{BIAS} 电阻为 3.9 k Ω ,可将 ADR512 的偏置电流设置为 3.5 mA。

ADA4091-4 是一款运算放大器,具有低失调电压和轨到轨输出。ADR512 与 ADA4091 配合使用,可提供低温度系数和低噪声输出电压。

电阻 R_1 和 R_2 用来调整同相放大器 U1A 的增益。输出电压 V_1 决定最大正输出电流范围。可以用式(2)和式(3)计算电阻值。

$$V_1 \approx \frac{I_{\text{OUT}}}{1.33 \times 10^{-3}} \quad (2)$$

$$V_1 = 1.2 \times \left(1 + \frac{R_1}{R_2} \right) \quad (3)$$

最大负输出电流范围由 R_3 和 R_4 调整,这两个电阻决定反相放大器 U1B 的输出电压 V_2 。可以用式(4)和式(5)计算电阻值。

$$V_2 \approx \frac{I_{\text{OUT}}}{1.33 \times 10^{-3}} \quad (4)$$

$$V_2 = 1.2 \times \left(-\frac{R_1}{R_2} \right) \quad (5)$$

如图 1 所示,所选电阻使同相放大器和反相放大器分别提供+11.5 和-11.5 的增益,由此可提供 ± 13.8 V 的双极性调节电压。可以用这些电压为其他电路供电,最大输出电流为+17 mA。

式(6)和式(7)可计算 Howland 电流源的输出电流,图 2 显示最大输出电流 I_{OUT} 与码的关系。

$$I_{\text{OUT}} = \frac{R_{\text{SA}} + R_{\text{SB}}}{R_7 \times R_{\text{SB}}} \times V_{\text{w}} = \frac{(1.05 \text{ k}\Omega + 50 \Omega) \times V_{\text{w}}}{16.5 \text{ k}\Omega \times 50 \Omega} = 1.33 \times 10^{-3} \times V_{\text{w}} \quad (6)$$

$$V_{\text{w}} = \frac{D \times (V_1 - V_2)}{1024} + V_2 = \frac{D \times 27.6}{1024} - 13.8 \quad (7)$$

其中 D 为载入该数字电位计的码。

$$R_{\text{SA}} + R_{\text{SB}} = R_8 \quad (8)$$

$$R_5 = R_7 \quad (9)$$

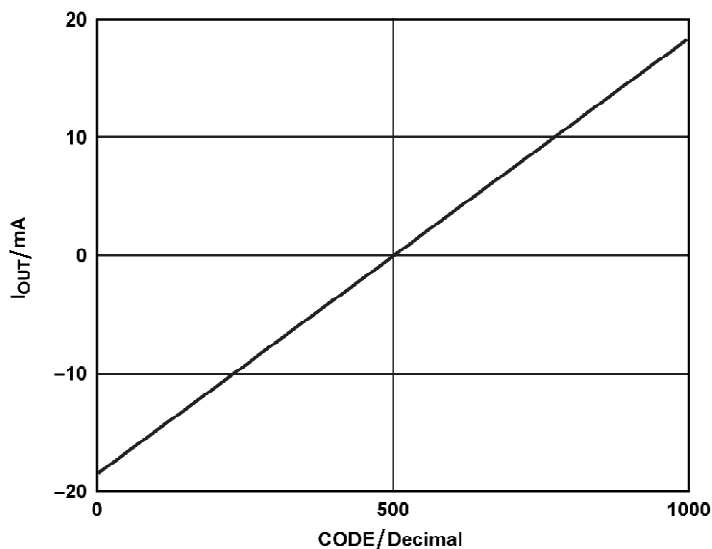


图 2 最大输出电流与十进制码的关系

图 3 和图 4 分别显示典型的积分非线性(INL)和微分非线性(DNL)曲线。

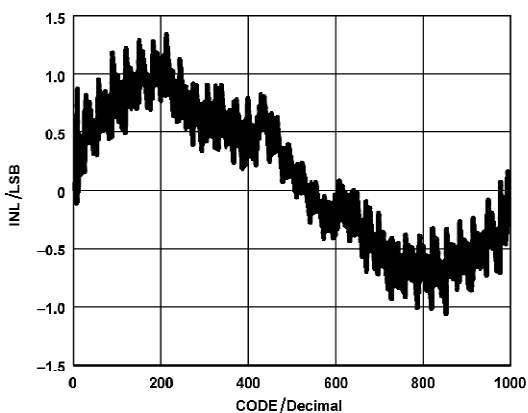


图 3 INL 与十进制码的关系

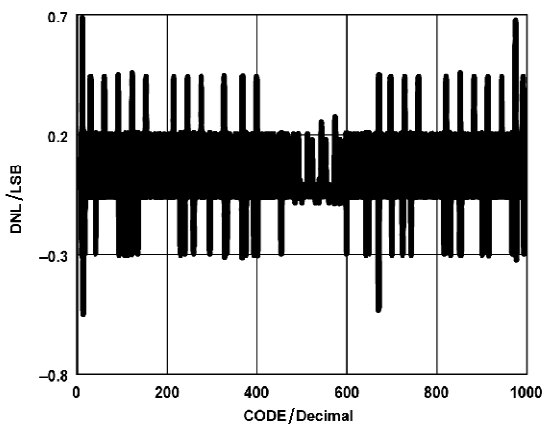


图 4 DNL 与十进制码的关系

如图 1 所示,双向电流源在 $\pm 18.4 \text{ mA}$ 的最大输出范围内工作。为提高电路精度,应重新计算运算放大器 U1C 和 U1D 中的电阻值,或者降低 AD5292 上的基准电压,以减小最大输出电流 I_{OUT} 。这样便可在有限的输出电流范围内提供全部 10 位分辨率。

运算放大器 U1C 和 U1D 中的电阻可以利用式(6)和(7)重新计算,但应注意,根据计算值选择标准电阻值时,必须使误差最小。重新计算双极性输出稳压器以及 U1A、U1B 的输出电

第一部分 放大器应用电路

压,或者使用两个外部电阻,如图 5 所示,可以降低 AD5292 的基准电压 V_1 和 V_2 。

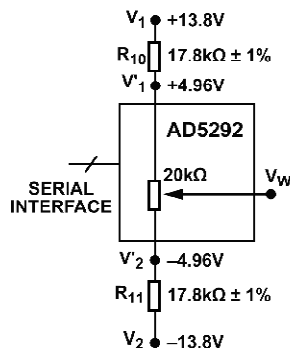


图 5 使用较小基准电压提高精度(原理示意图,未显示去耦和所有连接)

当基准电压源 V_1 和 V_2 是主系统电源时,与 AD5292 串联的电阻就很有用。数字电位计通常具有 $\pm 20\%$ 的端到端电阻容差误差,由于数字电位计与外部电阻之间存在失配误差,因此会影响电路精度。AD5292 则具有业界领先的 $\pm 1\%$ 电阻容差性能,有助于克服失配电阻误差问题。

AD5292 具有一个 20 次可编程存储器,可以在上电时将电路输出电流预设为特定值。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用 4 层 PCB:一层为接地层,一层为电源层,另两层为信号层。

常见变化

AD5291(8 位、内置 20 次可编程上电存储器)和 AD5293(10 位、无上电存储器)均为 $\pm 1\%$ 容差数字电位计,同样适合本应用。

不需要基准电压源 V_1 和 V_2 时,可以使用双通道运算放大器 ADA4091-2。

利用数字电位计 AD5292 提供 对数音量控制并减少毛刺(CN0120)

<http://www.analog.com/zh/verifiedcircuits/CN0120/vc.html>

电路功能与优势

图 1 所示电路采用 digiPOT+ 系列数字电位计 AD5292、双通道运算放大器 AD8676、单通道运算放大器 AD8541、比较器 ADCMP371 和 7408 与门, 可提供对数音量控制并减少毛刺。

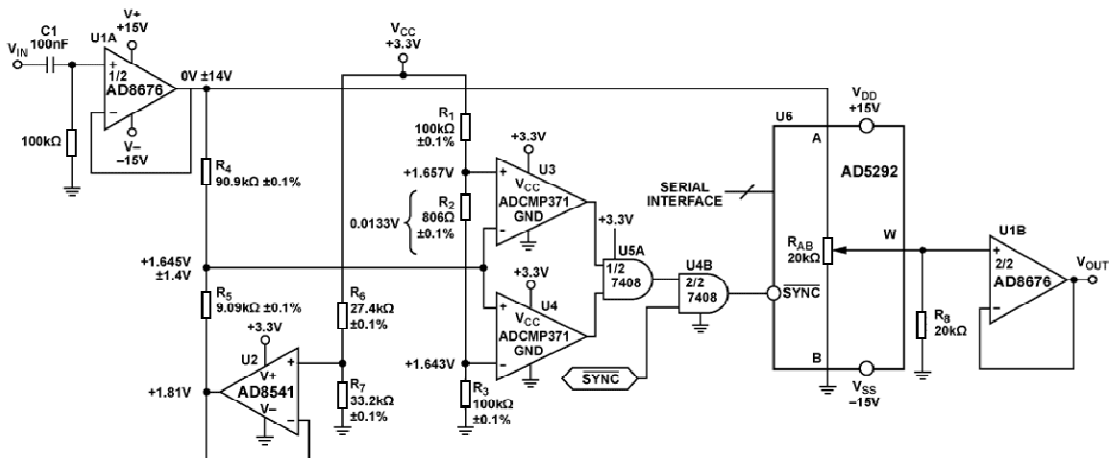


图 1 可减少毛刺的对数音量控制(原理示意图, 未显示去耦和所有连接)

该电路同时还具有低总谐波失真(THD)特性, 最大信号衰减为 46 dB, 提供衰减最高达 130 dB 的关断功能, 如图 3 所示。执行软件关断命令可将 AD5292 置于关断模式, 这一特性可将 RDAC 置于特殊状态, 其中 A 端开路, 游标 W 则与 B 端相连。

该电路提供对数增益控制功能, 输出电压范围为 $\pm 14\text{ V}$ (10 V_{rms}), 能够提供最高 $\pm 20\text{ mA}$ 的输出电流。AD5292 可以通过 SPI 兼容型串行接口编程。

此外, AD5292 内置一个 20 次可编程存储器, 可以在上电时自定义音量设置。

第一部分 放大器应用电路

本电路具有低噪声、低总谐波失真、高信号衰减、低温度系数和高电压能力等特性,非常适合许多音频应用。

电路描述

本电路采用数字电位计 AD5292、双通道运算放大器 AD8676、单通道运算放大器 AD8541、比较器 ADCMP371 和 7408 与门,可提供低失真对数音量控制并减少毛刺。对数抽头由游标连接与地之间增加电阻 R_s 来实现。关于这一方法的详细说明,请参考 Hank Zumbahlen 撰写的文章“在数字电位计上添加对数抽头”(EDN, 1/20/00)。

该电路提供一个输入/输出缓冲器,可将其他外部电路的负载效应降至最小。双通道运算放大器 AD8676 则可确保低噪声和精密轨到轨输出电压。图 2 显示由 V_{IN} 归一化的对数输出电压 V_{OUT} 。

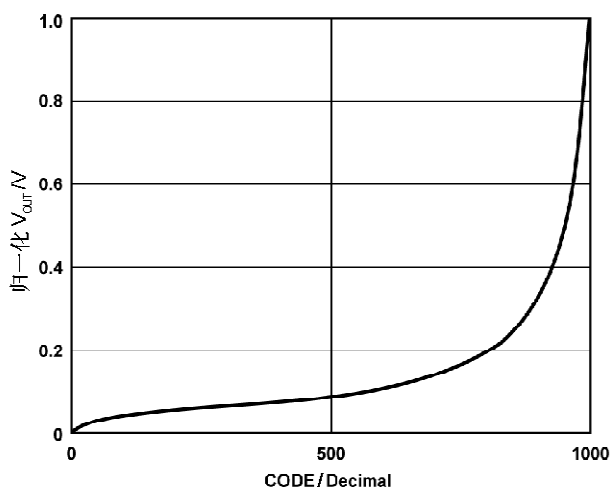


图 2 归一化 V_{OUT} 与码的关系

音量控制保证最大衰减为 46 dB,关断模式下最高可达 130 dB。图 3 显示典型码对应的衰减,包括关断模式,以及与码无关的信号相位延迟。

该电路具有低总谐波失真(THD)特性,对于 1 kHz、1 V_{RMS} 输入信号,其典型值为 -93 dB,如图 4 所示。图 4、图 5 和图 6 显示典型的总谐波失真加噪声性能。

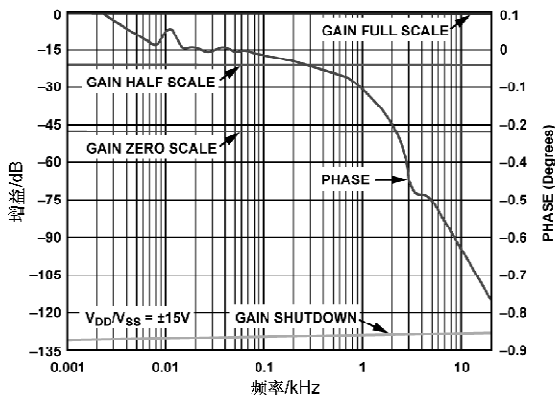


图3 1 V 均方根输入信号时
增益和相位与频率的关系

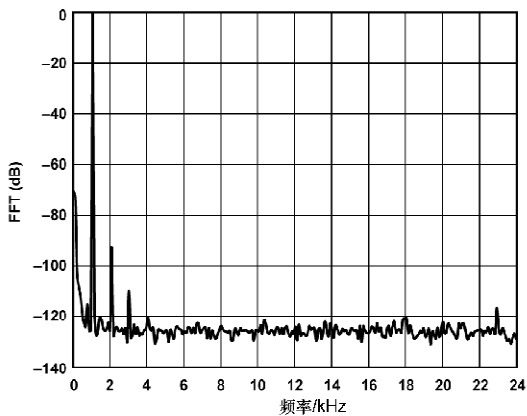


图4 1 kHz、1 V_{RMS}输入信号、
0 dB 增益时的 FFT

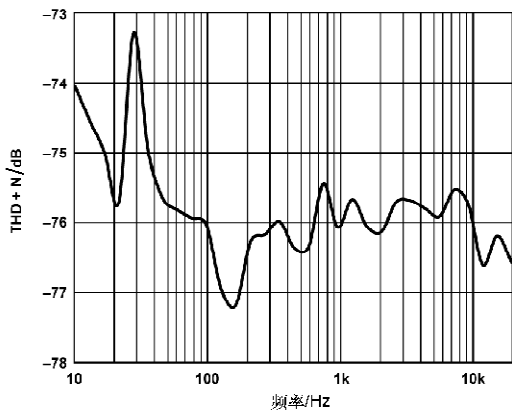


图5 1 V_{RMS}输入信号、0 dB 增益时
总谐波失真加噪声 (THD+N) 与频率的关系

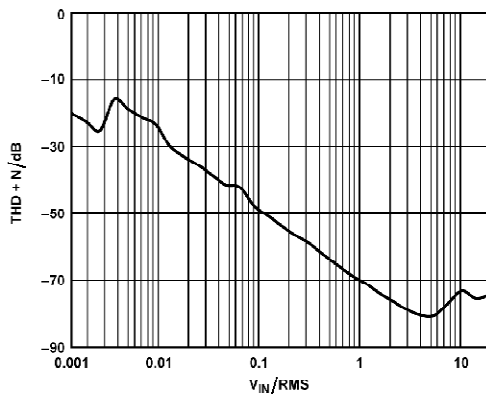


图6 0 dB 增益时总谐波失真加噪声
(THD+N) 与 1 kHz 输入信号幅度的关系

无毛刺减少电路时,大衰减步进所引起的毛刺如图 7 所示,内部开关的码转换所引起的毛刺如图 8 所示。

减少毛刺电路采用 AD8541、ADCMP371 和 7408 与门。比较器 U2 和 U3 充当窗口比较器,二者之间存在 13.3 mV 阈值,足以克服典型比较器的失调电压影响。该电路是一个零交越检波器,只有信号越过 0 V 时才允许衰减发生变化,因而可将毛刺降至最低。电阻 R4 和 R5 将输入信号衰减 90.91%,并在窗口比较器中建立 1.645 V 的共模电压。零交越的最大不确定性反映到输入端约为 133 mV。窗口比较器的输出与外部/SYNC 命令进行“与”运算,以驱动 AD5292 的/SYNC 输入。/SYNC 的负向沿进入 AD5292 之后,下一个时钟脉冲将更新内部 DAC 寄存器。

第一部分 放大器应用电路

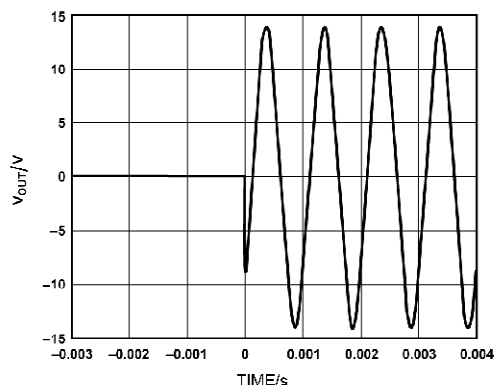


图7 衰减的大步进变化显示

无减少毛刺电路时的毛刺情况

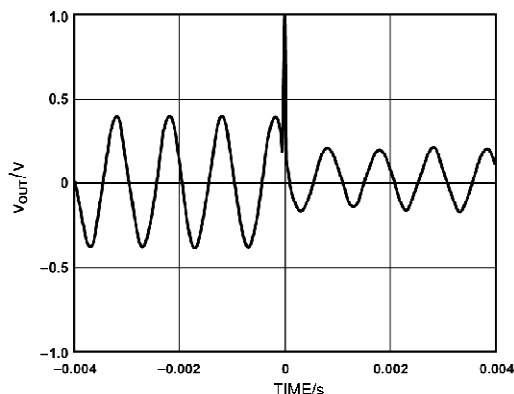


图8 衰减的小变化显示

无减少毛刺电路时的毛刺情况

电阻 R1 至 R7 的容差应为 0.1%，以确保实现最佳零交越检波，使毛刺能量较小并防止衰减发生大步进变化。阈值窗口折合到输入信号电压 V_{IN} 约为 133 mV。AD5292 中减少毛刺电路激活时的典型衰减步进如图 9 所示(下一个时钟脉冲更新内部 DAC 寄存器)。

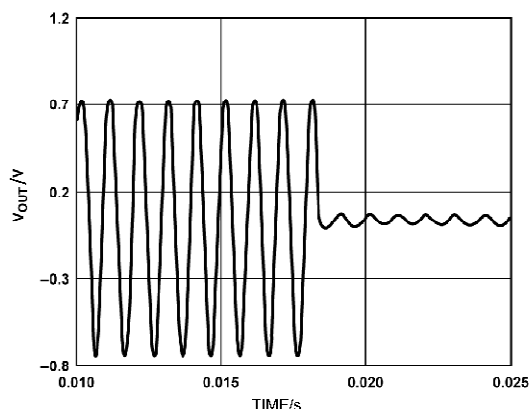


图9 减少毛刺电路激活后

AD5292 具有一个 20 次可编程存储器，用户可以在上电时将衰减预设为特定值。

为实现所需性能，必须采用最佳布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用 4 层 PCB：一层为接地层，一层为电源层，另 2 层为信号层。

常见变化

AD5291(8 位、内置 20 次可编程上电存储器)和 AD5293(10 位、无上电存储器)均为 $\pm 1\%$ 容差数字电位计，同样适合本应用。

利用差动放大器 AD8271 和 JFET 输入运算放大器 ADA4627-1 构建高速仪表放大器(CN0122)

<http://www.analog.com/zh/verifiedcircuits/CN0122/vc.html>

电路功能与优势

构建仪表放大器的传统方法要用 3 个运算放大器和 7 个电阻,如图 1 所示。这种方法需要 4 个精密匹配的电阻,以获得良好的共模抑制比(CMRR)。如果匹配有误差,则最终输出也会产生误差。某些节点上,1 pF 或 2 pF 的不平衡就会导致高频 CMRR 显著降低,而这一情况常被忽视。

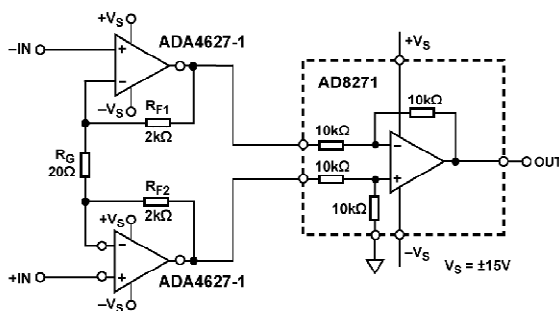


图 1 增益 $G = 201$ 的仪表放大器(原理示意图,未显示去耦和所有连接)

该电路采用单芯片差动放大器和激光调整薄膜电阻构成输出放大器,因此可提供良好的直流和交流精度,而且所需器件比传统方法要少。

电路描述

该电路采用 AD8271 差动放大器和两个 ADA4627-1 放大器,具有低噪声、低漂移、低失调和高速特性。对于高阻抗信号源,由于 ADA4627-1 的 JFET 输入偏置电流极低,因而是输入级放大器的理想选择。

输入级运算放大器还必须具有低失调电压和低失调电压温度漂移特性。同时需具有良好的驱动特性,以便使用低值电阻,使电阻热噪声最小。

第一部分 放大器应用电路

为使本电路正常工作,必须考虑与运算放大器相关的裕量问题。

使用增益带宽积大于数 MHz 的运算放大器时,精心考虑布局 and 旁路十分重要。典型的去耦网络由一个 $1\ \mu\text{F}$ ~ $10\ \mu\text{F}$ 电解电容和一个 $0.01\ \mu\text{F}$ ~ $0.1\ \mu\text{F}$ 低电感陶瓷 MLCC 型电容并联构成。

仅有低阻抗信号源时,为使噪声最低,必须保持低电压噪声。AD8599 具有更低的噪声、失调电压漂移和电源电流,但输入偏置电流则高得多,而且所获得的带宽将比 ADA4627-1 低。AD8599 和 ADA4627-1 测得的-3 dB 带宽分别为 56.6 kHz 和 87.6 kHz(参见图 2)。

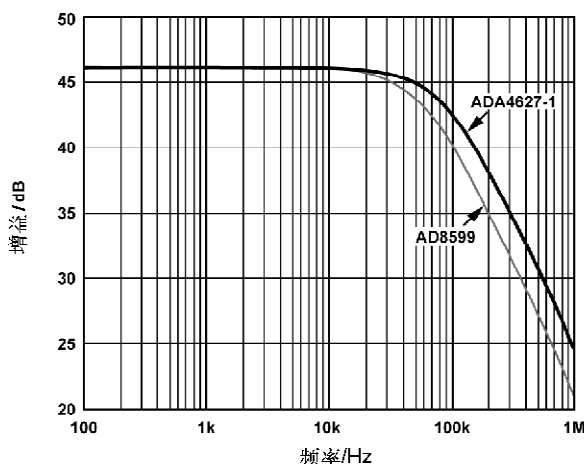


图 2 图 1 所示电路分别使用 ADA4627-1 和 AD8599 作为输入级时的带宽比较

对于高阻抗信号源,双极性运算放大器的输入偏置电流和输入噪声电流可能会导致误差。偏置电流产生 $I \times R$ 的压降,经过整体电路增益放大后,可能会导致数伏输出偏移。输入噪声电流也会被源阻抗放大,产生额外的噪声电压。为避免这种情况,应当使用 ADA4627-1 等 JFET 输入运算放大器。虽然其电压噪声稍高于 AD8599,但电流噪声明显低于后者,因此配合高阻抗信号源使用时,整体噪声更低。

如图 3 和图 4 所示,AD8599 适合用于较低源阻抗,ADA4627-1 则更适合较高源阻抗。这里需要权衡:JFET 运算放大器的输入电容高于双极性运算放大器,因此必须考虑 RC 时间常数。

常见变化

AD8271 或 AD8274 可以配合各种运算放大器使用,以优化电源电流、信号带宽、温度漂移和噪声相关整体性能。

为获得尽可能低的温度漂移特性,可以使用一款自稳零放大器,例如 AD8539,但带宽会降低,宽带噪声会提高。不过,对于 10 Hz 以下的带宽堪称绝佳选择。

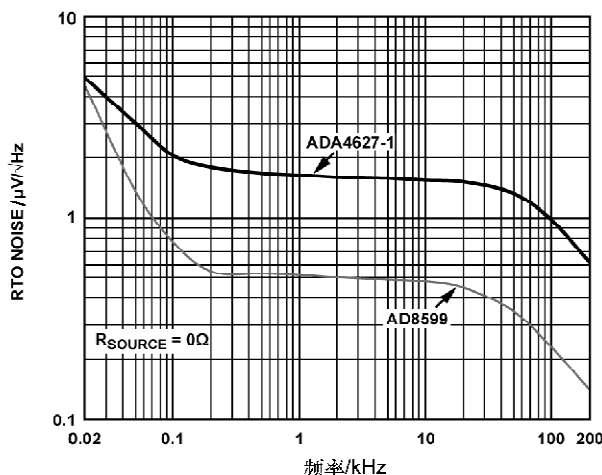


图3 对于低阻抗信号源(0Ω),图1所示电路分别使用 ADA4627-1 和 AD8599 作为输入级时的噪声谱密度(RTO)比较

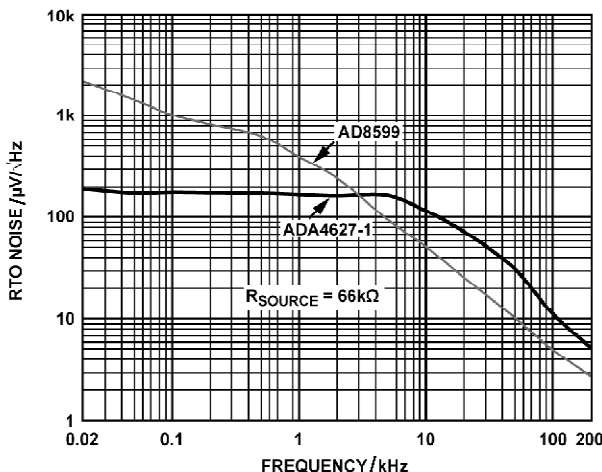


图4 对于高阻抗信号源($66k\Omega$),图1所示电路分别使用 ADA4627-1 和 AD8599 作为输入级时的噪声谱密度(RTO)比较

选择本电路的运算放大器与差动放大器组合时,务必不要超出各放大器的输入共模电压范围。这一点常被忽视,但却是许多应用发生问题的原因。

如果第一级增益约大于 5,可以考虑使用非完全补偿运算放大器,例如 OP37,利用较低的电源电流获得较高的压摆率和信号带宽。

当输入信号为毫伏级、增益为 1000 时,第 1 级可以采用 $\pm 2.5\text{ V}$ 电源供电,既节省功耗又能提供更多的运算放大器选择,例如 AD8539 自稳零放大器。然而,如果输入共模电压范围较高,则第 1 级必须选择电源电压更高的运算放大器。

第一部分 放大器应用电路

利用运算放大器 ADA4505-2、并联 基准电压源 ADR1581 和开关 ADG1636 实现精密脉搏血氧仪 LED 的电流测量(CN0125)

<http://www.analog.com/zh/verifiedcircuits/CN0125/vc.html>

电路功能与优势

测量源电流或吸电流是医疗、工业、通信和其他类型设备中广泛使用的关键电路,用于激励传感器。驱动脉搏血氧仪传感器中内部 IR(红外)和 R(红色)LED 所需的源(吸)电流就是一个很好的例子。

脉搏血氧仪是一种无创医疗设备,用于连续测量氧饱和血红蛋白(Hb)的百分比和病人的脉搏数。携氧血红蛋白(氧合血红蛋白)吸收红外(IR)光谱区中的光,未携氧的血红蛋白(脱氧血红蛋白)则吸收可见红(R)光。使用脉搏血氧仪进行测量时,一般是将包含两个 LED(有时更多,取决于测量算法的复杂度)和一个光传感器(光电二极管)的一个夹子夹在病人的手指或耳垂上。一个 LED 发射红光(600 nm~700 nm 波长),另一个 LED 则发射近红外光(800 nm~900 nm 波长)。夹子通过电缆与处理器单元相连。根据制造商的要求,两个源电流分别快速并有顺序地激励相应的 LED,源电流的直流电平取决于所驱动的 LED。当光线透过组织时,检测器同步捕捉来自各 LED 的光线。

脉搏血氧仪设计所用的低功耗、精密源电流(电流流入负载)或吸电流(电流流出负载)需要提供数十毫安的电流(老产品为数百毫安)。这些电路中的有源元件包括低功耗精密运算放大器、精密并联基准电压源以及 MOSFET 或双极性晶体管。为了省电,可以增加一个模拟开关,以便在待机模式下关断源电流或吸电流。如果要求超精密设计,则可以用超精密串联基准电压源代替并联基准电压源。

本医疗应用采用低功耗、低成本、精密放大器 ADA4505-2,它是一款出色的双通道、10 μ A、轨到轨、零交越失真器件。配合该放大器使用的精密并联基准电压源是超低功耗、低成本、1.25 V ADR1581(A 级)。模拟开关的绝佳选择是 1 Ω 导通电阻、双通道单刀双掷开关 ADG1636。

当这些器件采用 5 V 电源并在 -40 $^{\circ}$ C~+85 $^{\circ}$ C 工业温度范围工作时,其最大静态电流如

下;ADA4505-2 其中的一路为 $15\ \mu\text{A}$;ADR1581 为 $70\ \mu\text{A}$;ADG1636 为 $1\ \mu\text{A}$ 。将这些数值相加,可知每个电路的总功耗为 $86\ \mu\text{A}$,符合便携式电池供电仪器的要求。

利用低功耗、低成本放大器 ADA4505-2,微功耗、低成本并联基准电压源 ADR1581,以及超低功耗单刀双掷模拟开关 ADG1636 所实现的源(吸)电流测量,具有精密、低功耗、高性价比、灵活和 PCB 尺寸小等特点。

电路描述

图 1 所示为设计示例,其中一个直流吸电流驱动脉搏血氧仪红光和红外 LED。这些直流吸电流分别允许 $10.3\ \text{mA}$ 和 $15.2\ \text{mA}$ 的电流流过红光和红外 LED。

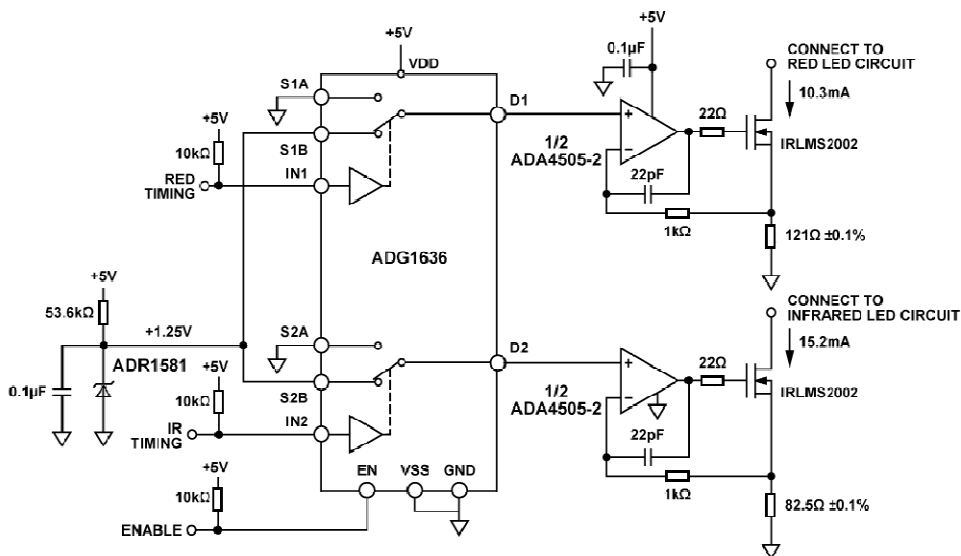


图 1 利用 ADA4505-2、基准电压源 ADR1581 和开关 ADG1636 实现脉搏血氧仪红光与红外源电流测量
(原理示意图:未显示去耦和所有连接)

为尽可能延长电池使用时间,吸电流仅在需要时才开启。ADG1636 单刀双掷模拟开关的一半用来将 $1.25\ \text{V}$ 基准电压源与各电流电路相连或断开。

当吸电流驱动各自的 LED 时, $1.25\ \text{V}$ 基准电压源 ADR1581(A 级)由 ADA4505-2 的一半缓冲。N 沟道 MOSFET IRLMS2002 连接为源跟随器,并且位于运算放大器反馈环路内。这将强迫电流设置电阻($121\ \Omega$ 或 $82.5\ \Omega$)上的电压刚好为 $1.25\ \text{V}$,进而将源电流中的电流设置为 $10.3\ \text{mA}$ 或 $15.2\ \text{mA}$ 。ADA4505-2 实质上起到基准电压源缓冲与电流开关控制的双重作用。

第一部分 放大器应用电路

设置各吸电流值的公式为：

$$I_{\text{SINK}} = \frac{(V_{\text{REF}} - V_{\text{OS}})}{R_{\text{S}}} - I_{\text{B}}$$

其中 V_{REF} 为 1.25 V 基准电压, R_{S} 为 121 Ω 或 82.5 Ω 吸电流电阻, V_{OS} 和 I_{B} 分别为 ADA4505-2 的失调电压和偏置电流。

如果我们忽略放大器的 V_{OS} 和 I_{B} , 以便简化电路分析, 则流过红光或红外 LED 的电流 I_{SINK} 为 10.3 mA 或 15.2 mA。

将基准电压源与吸电流电阻断开, 并将此电阻接地, 便可关闭吸电流。

当吸电流开启时, 各吸电流仅开启一定的时间, 而且不会同时开启。该时间由驱动相应吸电流波形的占空比设置(开关 ADG1636 的 IN1 和 IN2 引脚)。这些波形为脉搏波形, 占空比约为 25%, 典型周期为 1 ms(1 kHz)。这意味着, 各吸电流在 1 ms 周期中的 250 μs 期间内开启。这些红光和红外吸电流的典型时序如图 2 所示。

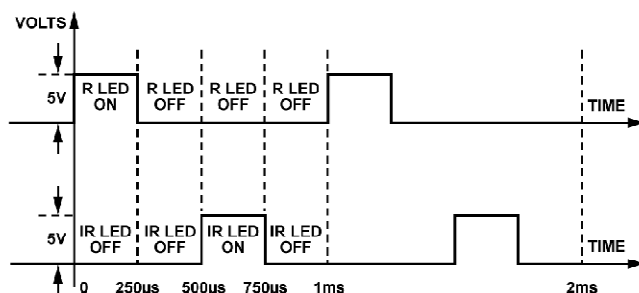


图 2 脉搏血氧仪红光和红外吸电流的典型时序

利用此时序, 可以通过下式计算两个吸电流的总功耗:

$$\frac{10.3 \text{ mA} + 15.2 \text{ mA}}{4} + 86 \mu\text{A} = 6.5 \text{ mA}$$

由此可知, 以获得脉搏血氧仪读数所需的 5 V 电源供电时, 总功耗小于 6.5 mA。值得指出的是, 上面计算的 ADA4505-2、ADR1581 和 ADG1636 组合的功耗为 86 μA , 这只占所需总功耗 6.5 mA 的 1.3%。因此, 这 3 个有源元件所增加的负载对于电池是微不足道的。

公式中的 V_{OS} 误差项不仅应包括放大器的失调电压, 而且应包括运算放大器非理想行为所引起的所有误差。每项这种误差均应算作折合到运算放大器输入端的附加 V_{OS} 。通过 ADA4505-2 等精密放大器, 所有这些误差的总和与运算放大器本身的失调电压相比可以忽略不计。

ADA4505-2 的最大 V_{OS} 为 3 mV, 这代表 0.24% 的吸电流误差。同样的道理, 与红光和红外吸电流所需的 10.3 mA 和 15.2 mA 相比, ADA4505-2 最大 2 pA 的 I_{B} 所引起的误差也可以视为零。

如果我们将此 0.24% 的 V_{OS} 误差与 ADR1581 的最大初始精度 0.8% 和吸电流电阻容差 0.1% (本设计的选择) 相加, 则最差情况总误差为 1.14%, 不确定性分析误差为 0.83%。现

在,如果我们将各相关元件(基准电压源、吸电流电阻和运算放大器)误差的高斯分布曲线引入此不确定性分析中,则保守预期误差为 0.28%(请参考 Holman, J. P 所著的《*Experimental Methods for Engineers*》第 4 版, McGraw-Hill, 1984)。

吸电流容许的误差取决于脉搏血氧仪读数的精度要求。对于红光和红外 LED,驱动电流的精度与其辐射通量(辐射输出功率)的精度成正比。辐射通量是对发射光所含功率的量度。因此,高 LED 电流精度意味着 LED 辐射通量的预测精度也较高。图 3 显示 Hamamatsu L5276、L5586、L6286 红外 LED 的典型辐射通量与正向电流的关系曲线。

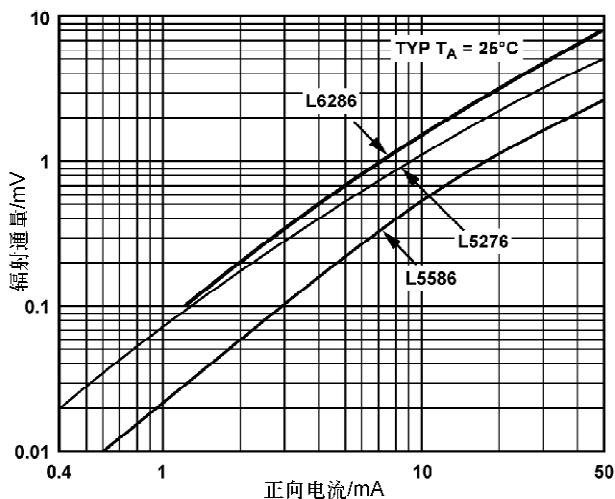


图 3 Hamamatsu 超小型红外 LED L5276、L5586、L6286 的辐射通量与正向电流的关系

设计中还使用了其他元件,22 pF 电容用来改善放大器 ADA4505-2 的稳定性(环内补偿)。(请参考 ADI 公司《模拟对话》杂志:“应用工程师问答—25”。)1 k Ω 反馈电阻用来限制流入放大器反相引脚的电流。与 ADA4505-2 输出端串联的 22 Ω 电阻有两个作用:一是防止驱动 N-MOSFET 输入电容(C_{iss})时发生振荡,二是抑制 N-MOSFET 开关时的一些瞬态响应。在具体应用中,这些电阻和电容可能需要进一步优化。

表 1 显示环境温度时图 1 所示设计的红光和红外吸电流的计算(理想)值与测量值。

表 1 脉搏血氧仪红光和红外吸电流[user1]的理想值与测量值

吸电流	理想值/mA	测量值/mA	误差
红光	10.331	10.325	-0.06
	10.331	10.325	-0.06
红外	15.152	15.168	+0.11
	15.152	15.168	+0.11

第一部分 放大器应用电路

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。

常见变化

本电路的一个常见变化是用 DAC 代替基准电压源。根据红光与红外 LED 所需的光照度,DAC 提供不同的输出电压。ADA4505-2 的一大优势就是作为一款零交越失真运算放大器,其 V_{os} 在整个输入电压范围内保持恒定。这样,每次 DAC 改变输出以产生不同的吸电流电平时,不必执行系统校准。因此,当 ADA4505-2 与 DAC 配合使用时,只需校准一次。此外,因为 DAC 可以输出 0 V 信号,在不需要时禁用吸电流,所以还可以去掉开关 ADG1636。

N 沟道 MOSFET IRLMS202 使本设计能够用于高达数百毫安的电流(切勿超出安全工作区,这一点必须特别注意)。当电流水平在数十毫安时,则可以使用可靠且具成本效益的 N 沟道 MOSFET BSS138。

如果整体设计的精度和温度漂移要求严苛,请使用更精确、温度系数漂移更低的基准电压源。例如:高精度串联基准电压源 ADR127,或者 ADR1581 的更高精度 B 级产品 ADR1581 (B 级);对于吸电流电阻应选择容差更小的低温度漂移产品;并且应选择 V_{os} 极低的精密放大器,例如自稳零(零漂移)AD8629(2.7 V~5 V)或 OP07D(8 V~36 V)。

如果吸电流精度要求不高,根据整体设计容差要求,可以使用通用型高性价比运算放大器。AD8515(1.8 V~5 V)、AD8542(2.7 V~5.5 V)、AD8529(2.7 V~12 V)、AD8566(4.5 V~16 V)和 OP275(9 V~44 V)均是很好的例子。

第二部分 模数转换器(ADC) 应用电路

使用 AD8376 VGA 驱动高 IF 交流耦合应用中的宽带宽 ADC (CN0002)

电路类型: ADC 电路/驱动器; 优化特性: 高性能、高速; 应用: 通信、通用、医疗

<http://www.analog.com/en/verifiedcircuits/CN0002/vc.html>

电路功能与优势

图 1 所示电路采用双通道、数字可编程、超低失真、高输出线性度、可变增益放大器 (VGA) AD8376 和高速 ADC, 可提供高性能、高频采样。AD8376 针对驱动高频 IF 采样 ADC 进行了优化。与 ADI 公司的 AD9445 或 AD9246 等高速 ADC 配合使用时, 在 100 MSPS 以上、最大增益条件下, 它可提供出色的 SFDR (无杂散动态范围) 性能。

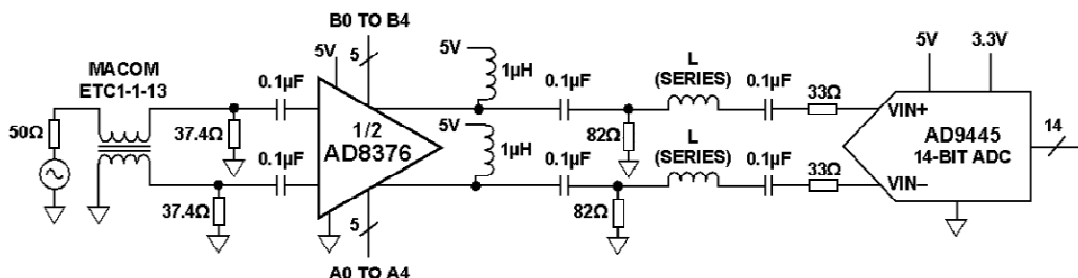


图 1 采用 AD8376 和 AD9445 的宽带 ADC 接口示例

电路描述

该电路采用 AD8376 VGA, 能够为 AD9445 等高速 ADC 提供可变增益、隔离和源阻抗匹配。利用该电路, 当 AD8376 的增益为 20 dB (最大增益) 时, 在 100 MHz 时的 SFDR 性能可达到 86 dBc, 如图 2 所示。

AD8376 VGA 应通过宽带 1:1 传输线巴伦 (或阻抗变压器) 以差分方式驱动 (来获得最佳性能), 紧跟巴伦的是接两个 37.4 Ω 电阻, 与 AD8376 的 150 Ω 输入阻抗并联。这样就可实现与图 1 所示 50 Ω 源阻抗的宽带匹配。AD8376 的开路集电极输出通过两个 1 μH 电感偏

第二部分 模数转换器(ADC)应用电路

置,并交流耦合至两个 $82\ \Omega$ 负载电阻。这些 $82\ \Omega$ 负载电阻与串联端接的 ADC 阻抗并联,产生 $150\ \Omega$ 的差分负载阻抗,这是 AD8376 达到规定增益精度的推荐值。负载电阻通过 AD9445 交流耦合,以消除共模直流负载。借助 $33\ \Omega$ 串联电阻,可以改善 AD8376 与模数采样保持输入电路中存在的任何开关电流之间的隔离性能。

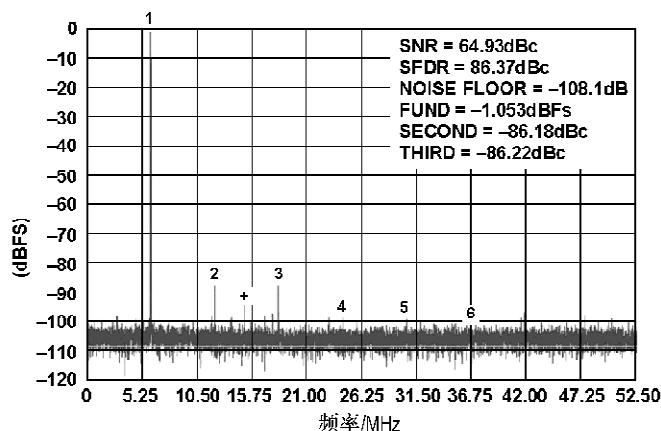


图2 图1所示电路在100 MHz输入信号、105 MSPS采样速率时测得的单音性能

AD8376 的输出 IP3(三阶交调截点)和本底噪声在 24 dB 可用增益范围内基本保持稳定,这对于希望接收器增益改变时,瞬时动态范围保持不变的可变增益接收器而言是一个重要的优点。输出噪声密度的典型值约为 $20\ \text{nV}/\sqrt{\text{Hz}}$,与 14 位~16 位灵敏度极限相当。AD8376 的双音 IP3 性能典型值约为 $+50\ \text{dBm}$ 。因此,驱动 14 位、105 MSPS/125 MSPS 模数转换器 AD9445 时,在输入频率最高达 140 MHz 条件下,SFDR 性能优于 86 dBc。使用 AD8376 时,有多种配置方式可供设计人员选择。开路集电极输出能够驱动多种不同负载。图 1 显示了一个简化的宽带接口,其中 AD8376 驱动 AD9445。AD9445 为 14 位、125 MSPS 模数转换器,具有缓冲宽带输入,由此产生 $2\ \text{k}\Omega \parallel 3\ \text{pF}$ 差分负载阻抗,要求具有 2 V 峰峰值差分输入摆幅才能达到满量程。在图 1 中,加入串联电感 L(串联)可扩展系统的带宽,并具有响应平坦度。当 L(串联)为 100 nH 电感时,便可获得图 3 所示的宽带系统响应。在预失真接收器设计和仪器仪表等宽带应用中,宽带频率响应也是一个优势。但是,若针对较宽的模拟输入频率范围进行设计,由于高频噪声会混叠至目标奈奎斯特频率区域,因此级联 SNR(信噪比)性能会有所下降。

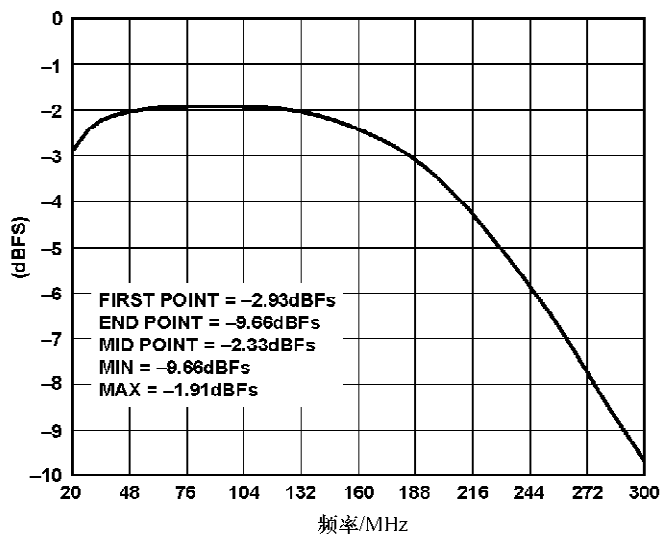


图3 图1所示宽带电路的频率响应测量结果

常见变化

图4提供了另一种窄带方法。通过在AD8376与目标ADC之间设计一个窄带通抗混叠滤波器,目标奈奎斯特频率区域外的AD8376输出噪声得以衰减,有助于保持ADC的可用SNR性能。

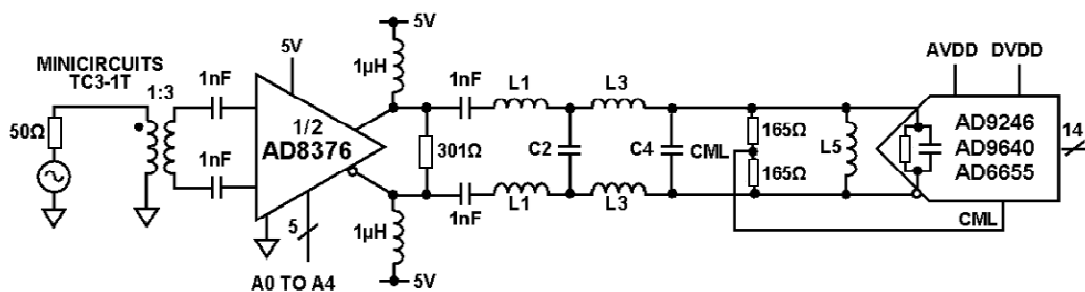


图4 无缓冲开关电容ADC输入的窄带IF采样解决方案

一般而言,若用一个恰当阶数的抗混叠滤波器时,SNR性能会提高数个dB。本例采用一个低损耗1:3(阻抗比)输入变压器,使AD8376的150Ω平衡输入与50Ω不平衡源阻抗相匹配,从而将输入的插入损耗降至最低。

图4所示窄带电路针对驱动ADI公司一些颇受欢迎的无缓冲输入ADC进行了优化,如

第二部分 模数转换器(ADC)应用电路

AD9246、AD9640 和 AD6655 等。表 1 列出了针对常用的 IF 采样中心频率,相关抗混叠滤波器元件的推荐值。电感 L5 与片内 ADC 输入电容及 C4 所提供电容的一部分并联,构成一个谐振电路。该谐振电路有助于确保 ADC 输入在目标中心频率条件下像个真实的电阻。此外,在直流时电感 L5 会使 ADC 输入短路,从而将零引入传递函数。1 nF 交流耦合电容和 1 μ H 偏置扼流圈会将更多零引入传递函数。最终的整体频率响应呈现出带通特性,有助于抑制目标奈奎斯特频率区域外的噪声。表 1 提供了一些初步建议值供原型设计使用。可能还需要考虑一些经验优化方法,帮助补偿实际的 PCB 寄生效应。

表 1 针对不同 IF 采样频率的接口滤波器建议值

中心频率/MHz	1 dB 带宽/MHz	L1/nH	C2/pF	L3/nH	C4/pF	L5/nH
96	27	390	5.6	390	22	100
140	30	330	3.3	330	20	56
170	32	270	2.7	270	20	39
211	32	220	2.2	220	18	27

关于级间滤波器设计的详细信息,请参考“了解更多信息”部分的应用笔记。

在图 1 所示电路中,两个 37.4 Ω 电阻均要求精度为 1%(1/10 W)。其他电阻的精度可以为 10%(1/10 W)。电容应为 10%陶瓷芯片。在图 2 所示电路中,两个 165 Ω 电阻均要求精度为 1%(1/10 W)。其他电阻、电容和电感的精度可以为 10%。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布线、接地和去耦技术。至少应采用 4 层 PCB:一层为接地层,一层为电源层,另 2 层为信号层。

所有 IC 电源引脚都必须采用 0.01 μ F~0.1 μ F 低电感多层陶瓷电容(MLCC),对接地层去耦(为简明起见,图中未显示)。还应遵守“了解更多信息”部分中 IC 数据手册的相关建议。

有关布线方式和关键元件位置建议,应查询产品评估板。可以在器件的产品主页上找到评估板(请查看“了解更多信息”部分)。

为了防止损坏 AD8376 的内部 ESD 保护二极管,数字输入“A”和“B”以及 ENBA、ENBB 不应高于 AD8376 正电源电压 0.6 V 以上,或高于地电压 0.6 V 以下。如果驱动 AD8376 的逻辑电源从 AD8376 的供电电源获得,则不会发生上述情况。AD8376 采用双极性工艺制造,不易闩锁。

即使 AD8376 和 AD9445(或其他 ADC)采用不同电源供电,因为 ADC 的输入信号为交流耦合信号,所以时序控制也不是问题。

关于 AVDD 和 DVDD 电源的正确时序(如果使用独立的电源),应参考相应的 ADC 数据手册。

使用 ADF4002 PLL 产生高速模数转换器所需的极低抖动编码(采样)时钟(CN0003)

电路类型:ADC 电路/驱动器;优化特性:高性能、高速;应用:通信、通用、医疗

<http://www.analog.com/en/verifiedcircuits/CN0003/vc.html>

电路功能与优势

图 1 所示电路利用 ADF4002 频率合成器产生极低抖动编码(采样)时钟,以控制模数转换器 AD9215 的采样。编码时钟上的抖动会降低总信噪比(SNR),二者的关系如下式所示:

$$\text{SNR} = 20 \log_{10} \left(\frac{1}{2\pi f t_j} \right)$$

其中 f 为满量程模拟输入频率; t_j 为均方根抖动; SNR 是仅由时钟抖动决定的 SNR,与 ADC 的分辨率无关。

电路描述

ADF4002 由低噪声数字鉴频鉴相器(PFD)、精密电荷泵、可编程参考分频器和可编程 N 分频器组成。14 位参考计数器(R 计数器)允许 PFD 输入端的 REFIN 频率为可选值。如果频率合成器与一个外部环路滤波器和电压控制振荡器(VCO)一起使用,则可以实现完整的锁相环(PLL)。

图 1 显示 ADF4002 与 VCXO 共同为高速模数转换器提供编码时钟。本应用中的转换器为一款 10 位转换器 AD9215-80,它可接受最高 80 MHz 的编码时钟。为实现稳定的低抖动时钟,采用 77.76 MHz 窄带 VCXO。本例假设参考时钟为 19.44 MHz,为了将 ADF4002 的相位噪声贡献降至最低,采用最小的倍增系数 4。因此, R 分频器编程设置为 1, N 分频器编程设置为 4。ADF4002 的电荷泵输出(引脚 2)驱动环路滤波器,环路滤波器的带宽经过优化,以提供最佳的均方根抖动,它是决定 ADC 信噪比的关键因素。如果带宽过窄,在相对于载波频率的频偏较小处,VCXO 噪声占主导地位。如果带宽过宽,ADF4002 噪声将在 VCXO 噪声低于 ADF4002 噪声情况下的频偏处占主导地位。因此,环路滤波器的最佳带宽对应 VCXO 噪声与 ADF4002 带内噪声的交点。

第二部分 模数转换器(ADC)应用电路

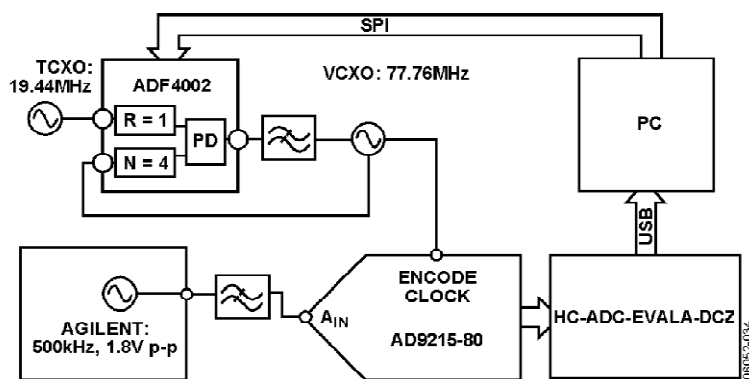


图1 ADF4002 用作高速 ADC 的编码(采样)时钟

可以使用 ADIsimPLL™ 设计工具(3.0 版)来设计环路滤波器,该工具可从 analog.com/ppl 免费下载。测量所得的均方根抖动小于 1.2 ps,假设输入信号为 20 MHz,利用上述公式 1 可得出 SNR 理论值(仅由抖动决定)为 76.4 dB。该值比 ADC 的额定 SNR(59 dB)高出 17.4 dB,导致总 SNR 仅降低 0.1 dB。如果均方根抖动提高至 6 ps,则 20 MHz 时由抖动决定的相应 SNR 为 62.4 dB,导致总 SNR 为 57.4 dB。

为进行精确测量,需要低噪声、低失真模拟输入源。利用优质信号发生器及后置调谐至目标频率的带通滤波器即可实现。虽然图 1 所示采用 500 kHz 信号源,但是应能够测试更高频率的信号源。每种附加频率均需要一个独立的带通滤波器。

图 1 所示设置使用 ADF4002、AD9215 和 HSC-ADC-EVALB-DCZ,用户可以快速有效地确定转换器和编码时钟是否合适。SPI 接口用来控制 ADF4002,USB 接口帮助控制 AD9215-80 的操作。控制器板将 FFT 信息送回 PC,如果 PC 使用 ADI 公司的 ADC Analyzer 软件,则会提供来自 ADC 的所有转换结果。为了达到所需的性能,整个系统必须使用出色的布局、接地和去耦技术。

常见变化

基于 PLL 的时钟产生电路,如图 1 所示,经常用于从高噪声系统时钟产生干净的低抖动时钟。ADI 公司提供许多不同的频率合成和时钟产生产品,均适合类似的应用。欲了解更多信息,请参考 analog.com/clock-timing。

采用差分 PulSAR ADC AD7982 转换单端信号(CN0032)

电路类型:ADC 电路/驱动器;优化特性:高分辨率;应用:通信、仪器仪表、医疗、过程控制
<http://www.analog.com/en/verifiedcircuits/CN0032/vc.html>

电路功能与优势

许多应用都要求通过高分辨率、差分输入 ADC 来转换单端模拟信号,无论是双极性还是单极性信号。本直流耦合电路可将单端输入信号转换为差分信号,适合驱动 PulSAR 系列 ADC 中的 18 位、1 MSPS 器件 AD7982。该电路采用单端转差分驱动器 ADA4941 和超低噪声 5.0 V 基准电压源 ADR435,可以接受许多类型的单端输入信号,包括高压至低压范围内的双极性或单极性信号。

整个电路均保持直接耦合。如果需要重点考虑电路板空间,可以采用小封装产品,图 1 所示的所有 IC 均可提供 3 mm×3 mm LFCSP 或 3 mm×5 mm MSOP 小型封装。

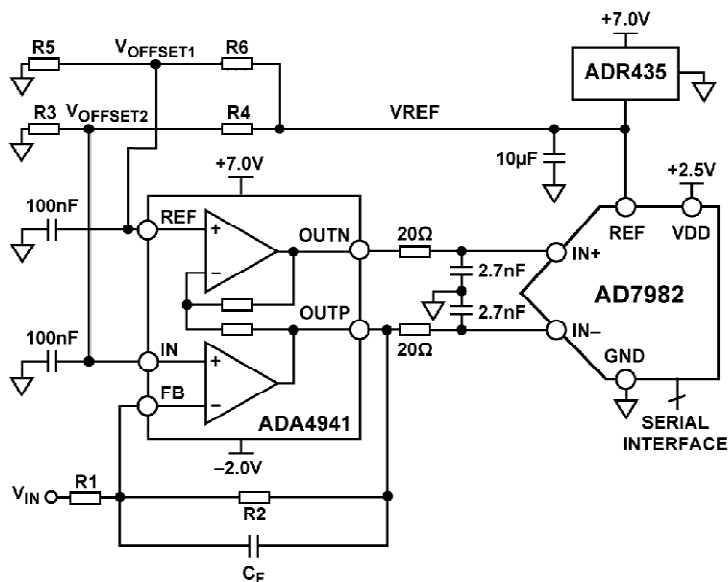


图 1 单端转差分直流耦合驱动器电路(原理示意图)

第二部分 模数转换器(ADC)应用电路

电路描述

AD7982 的差分输入电压范围由 REF 引脚上的电压设置。当 $V_{REF}=5\text{ V}$ 时,差分输入电压范围为 $\pm V_{REF}=\pm 5\text{ V}$ 。从单端源 V_{IN} 到 ADA4941-1 的 OUTP 的电压增益(或衰减)由 R2 与 R1 之比设置。R2 与 R1 之比应等于 V_{REF} 与输入电压峰峰值 V_{IN} 之比。当单端输入电压峰峰值为 10 V 且 $V_{REF}=5\text{ V}$ 时,R2 与 R1 之比应为 0.5。OUTN 上的信号为 OUTP 信号的反相。R1 的绝对值决定电路的输入阻抗。反馈电容 C_F 根据所需的信号带宽选择,后者约为 $1/(2\pi R2C_F)$ 。 $20\ \Omega$ 电阻与 2.7 nF 电容构成 3 MHz 单极点低通噪声滤波器。电阻 R3 和 R4 设置 AD7982 的 IN-输入端的共模电压。

此共模电压值等于 $V_{OFFSET2} \times (1+R2/R1)$,其中 $V_{OFFSET2}=V_{REF} \times R3/(R3+R4)$ 。电阻 R5 和 R6 设置 ADC 的 IN+输入端的共模电压。此电压等于 $V_{OFFSET1}=V_{REF} \times R5/(R5+R6)$ 。ADC 的共模电压(等于 $V_{OFFSET1}$)应接近 $V_{REF}/2$,这意味着 $R5=R6$ 。表 1 列出了适合常用输入电压范围的一些标准 1% 允许电阻值。

表 1 适合常用输入电压范围的电路值和电压

V_{IN}/V	$V_{OFFSET1}/\text{V}$	$V_{OFFSET2}/\text{V}$	OUTP/V	OUTN/V	R1/k Ω	R2/k Ω	R4/k Ω	R3, R5, R6/k Ω
+20, -20	2.5	2.203	-0.01, 4.96	5.0, 0.04	8.06	1.00	12.70	10.00
+10, -10	2.5	2.000	0.01, 4.99	4.99, 0.01	4.02	1.00	15.0	10.00
+5, -5	2.5	1.667	0.00, 5.00	5.00, 0.00	2.00	1.00	20.0	10.00

请注意,ADA4941-1 采用 $+7\text{ V}$ 和 -2 V 电源供电。由于各路输出的摆幅必须达到 $0\text{ V} \sim +5\text{ V}$,因此正电源电压应比 $+5\text{ V}$ 高数百毫伏,负电源电压应比 0 V 低数百毫伏。本电路选择 $+7\text{ V}$ 和 -2 V 的电源电压。 $+7\text{ V}$ 电源还能提供足够的裕量,为 ADR435 供电。只要 ADA4941-1 上的绝对最大值总电源电压不超过 12 V ,并且满足 ADR435 的裕量要求,则也可以使用其他电压。

AD7982 需要一个 $+2.5\text{ V } V_{DD}$ 电源以及一个 V_{IO} 电源(图 1 未显示),后者的电压可以在 $1.8\text{ V} \sim 5\text{ V}$ 之间,取决于 I/O 逻辑接口电平。

本电路对电源时序不敏感。在瞬间过压条件下,AD7982 输入端可以承受最高 $\pm 130\text{ mA}$ 的电流。

AD7982 SPI 兼容串行接口(图 1 未显示)能够利用 SDI 输入,将几个 ADC 以菊花链形式连接到单个三线式总线上,并提供一个可选的忙闲指示。采用独立电源 V_{IO} 时,该器件与 1.8 V 、 2.5 V 、 3 V 和 5 V 逻辑兼容。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布线、接地和去耦技术。

至少应采用 4 层 PCB:一个接地层、一个电源层和 2 个信号层。

所有 IC 电源引脚都必须采用 $0.01\ \mu\text{F}\sim 0.1\ \mu\text{F}$ 低电感、多层陶瓷电容(MLCC)对接地层去耦(为简明起见,图 1 未显示),并应遵循“了解更多信息”部分所引用 IC 的各数据手册中提出的建议。

有关推荐的布线方式和关键器件位置,应参考产品评估板。请在器件的产品主页上查看(见“了解更多信息”部分)。

常见变化

ADR43x 系列基准电压源可以提供与 ADC 接口的各种不同基准电压值。

电路描述

AD7984 的差分输入电压范围由 REF 引脚上的电压设置。当 $V_{REF}=5\text{ V}$ 时,差分输入电压范围为 $\pm V_{REF}=\pm 5\text{ V}$ 。从单端源 V_{IN} 到 ADA4941-1 的 OUTP 的电压增益(或衰减)由 R2 与 R1 之比设置。R2 与 R1 之比应等于 V_{REF} 与输入电压峰峰值 V_{IN} 之比。当单端输入电压峰峰值为 10 V 且 $V_{REF}=5\text{ V}$ 时,R2 与 R1 之比应为 0.5。OUTN 上的信号为 OUTP 信号的反相。R1 的绝对值决定电路的输入阻抗。反馈电容 C_F 根据所需的信号带宽选择,后者约为 $1/(2\pi R2C_F)$ 。 $20\text{ }\Omega$ 电阻与 2.7 nF 电容构成 3 MHz 单极点低通噪声滤波器。

电阻 R3 和 R4 设置 AD7984 的 IN-输入端的共模电压。此共模电压值等于 $V_{OFFSET2} \times (1+R2/R1)$,其中 $V_{OFFSET2}=V_{REF} \times R3/(R3+R4)$ 。电阻 R5 和 R6 设置 ADC 的 IN+输入端的共模电压。此电压等于 $V_{OFFSET1}=V_{REF} \times R5/(R5+R6)$ 。ADC 的共模电压(等于 $V_{OFFSET1}$)应接近 $V_{REF}/2$,这意味着 $R5=R6$ 。表 1 列出了适合常用输入电压范围的一些标准 1% 允许电阻值。

表 1 适合常用输入电压范围的电路值和电压

V_{IN}/V	$V_{OFFSET1}/\text{V}$	$V_{OFFSET2}/\text{V}$	OUTP/V	OUTN/V	R1/k Ω	R2/k Ω	R4/k Ω	R3, R5, R6/k Ω
+20, -20	2.5	2.203	-0.01, 4.96	5.01, 0.04	8.06	1.00	12.70	10.00
+10, -10	2.5	2.000	0.01, 4.99	4.99, 0.01	4.02	1.00	15.0	10.00
5, -5	2.5	1.667	0.00, 5.00	5.00, 0.00	2.00	1.00	20.0	10.00

请注意,ADA4941-1 采用 $+7\text{ V}$ 和 -2 V 双电源供电。由于各路输出的摆幅必须达到 $0\text{ V} \sim +5\text{ V}$,因此正电源电压应比 $+5\text{ V}$ 高数百毫伏,负电源电压应比 0 V 低数百毫伏。本电路选择 $+7\text{ V}$ 和 -2 V 的电源电压。 $+7\text{ V}$ 电源还能提供足够的裕量,为 ADR435 供电。只要 ADA4941-1 上的绝对最大值总电源电压不超过 12 V ,并且满足 ADR435 的裕量要求,则也可以使用其他电压。

AD7984 需要一个 $+2.5\text{ V}$ V_{DD} 电源以及一个 V_{IO} 电源(图 1 未显示),后者的电压可以在 $1.8\text{ V} \sim 5\text{ V}$ 之间,取决于 I/O 逻辑接口电平。

本电路对电源时序不敏感。在瞬间过压条件下,AD7984 输入端可以承受最高 $\pm 130\text{ mA}$ 的电流。

AD7984 SPI 兼容串行接口(图 1 未显示)能够利用 SDI 输入,将几个 ADC 以菊花链形式连接到单个三线式总线上,并提供一个可选的忙闲指示。采用独立电源 V_{IO} 时,该器件与 1.8 V 、 2.5 V 、 3 V 和 5 V 逻辑兼容。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布线、接地和去耦技术。至少应采用 4 层 PCB:一个接地层、一个电源层和 2 个信号层。

第二部分 模数转换器(ADC)应用电路

所有 IC 电源引脚都必须采用 $0.01\ \mu\text{F}\sim 0.1\ \mu\text{F}$ 低电感、多层陶瓷电容(MLCC)对接地层去耦(为简明起见,图 1 未显示),并应遵循“了解更多信息”部分所引用 IC 的各数据手册中提出的建议。

有关推荐的布线方式和关键器件位置,应参考产品评估板。请在器件的产品主页上查看(见“了解更多信息”部分)。

常见变化

ADR43x 系列基准电压源可以提供与 ADC 接口的各种不同基准电压值。

差分 and 单端应用中的 SAR ADC AD7266(CN0039)

电路类型: ADC 电路/驱动器; 优化特性: 高性能、高精度; 应用: 仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0039/vc.html#>

电路功能与优势

图 1 所示的驱动电路针对要求最佳失真性能的直流耦合应用进行了优化。该驱动电路可提供充足的建立时间和低阻抗, 从而确保 AD7266 发挥最大性能。

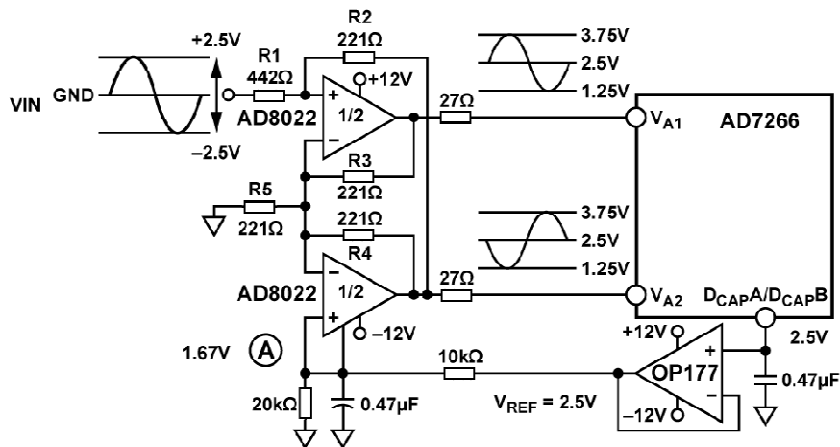


图 1 AD8022 电路将一个单端单极性信号转换为一个差分信号

电路描述

在信号源具有高阻抗的应用中, 建议先对模拟输入信号进行缓冲, 再将信号施加于 AD7266 的输入端。可以用一个双运放对将差分信号直接耦合至 AD7266 的模拟输入。AD8022 是一款双通道、低功耗放大器, 具有低噪声和低失真特性, 是理想的双运放器件, 可以用来为 AD7266 提供差分驱动。AD7266 在 VDD 为 5 V 时, 最小额定采集时间为 90 ns, 即从该器件进入跟踪模式(第 13 个 SCLK 上升沿)到下一次转换(CS 下降沿)开始的时间。用于 AD7266 所选的运算放大器必须具有充足的建立时间, 以便满足 AD7266 的采集时间要求, 实

第二部分 模数转换器(ADC)应用电路

现额定性能。

图 1 所示的电路配置说明如何用一个 AD8022 运算放大器,将双极性单端信号转换为单极性差分信号,以便直接施加于 AD7266 的模拟输入端。施加于 A 点的电压可设置共模电压。图 1 中,A 点与基准电压源相连,但此处可以用 AD7266 额定共模电压范围内的任何值来设置所需的共模电压。如果要将 AD7266 的 2.5 V 片内基准电压源用于系统中的其他地方,则(如图 1 和图 2 所示) $D_{CAP}A$ 和 $D_{CAP}B$ 的输出必须先经过缓冲。OP177 是基准电压源缓冲的理想选择,其精度性能在目前可用的运算放大器中最高。

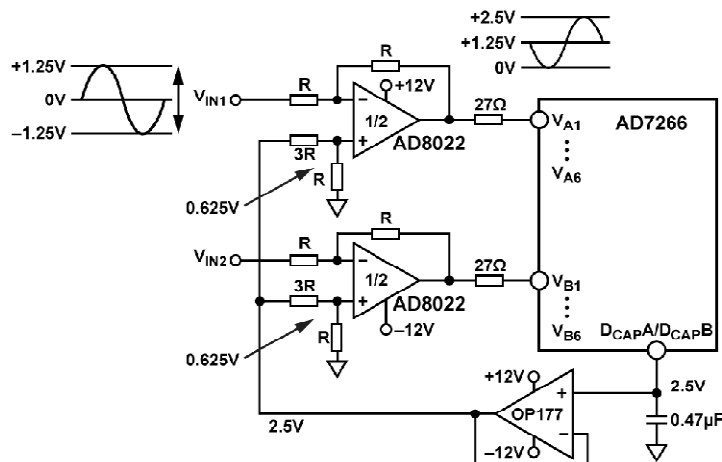


图 2 用于单端工作模式的 AD8022 电路

AD7266 总共有 12 个单端模拟输入通道。模拟输入范围可通过编程设置为 0 至 V_{REF} 或 0 至 $2 \times V_{REF}$ 。图 2 所示为 ADC 以单端模式工作时的典型连接图,其中 AD8022 用于驱动一对分立通道。AD8021 是一款高性能单通道运算放大器,在极高性能系统中可以替代双通道器件。

常见变化

如需降低成本,可以使用超低失调电压运算放大器 OP07D 代替 OP177。除 V_{OS} 特性外,二者的性能相似。

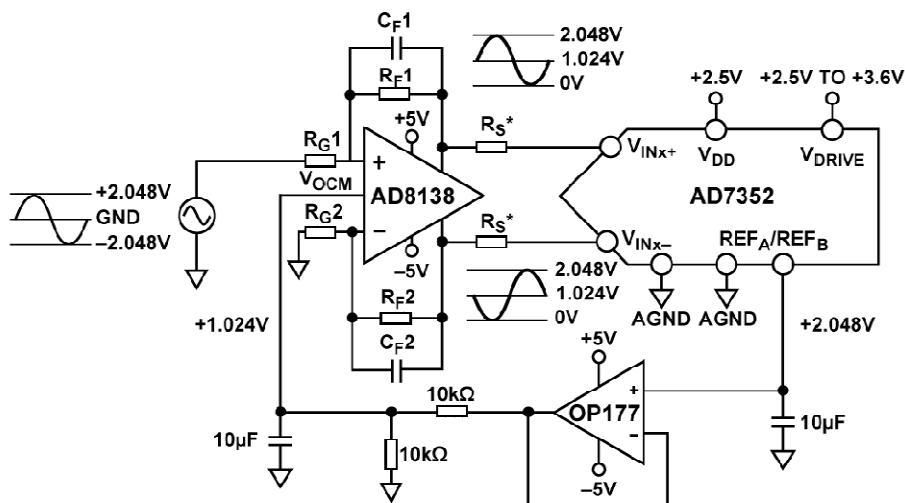
采用低失真差分 ADC 驱动器 AD8138 和双通道、3 MSPS、12 位 SAR 型 ADC AD7352 实现单端至差分转换(CN0040)

电路类型:ADC 电路/驱动器;优化特性:高性能、低噪声和低失真;应用:仪器仪表、医疗、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0040/vc.html>

电路功能与优势

图 1 所示电路可对双通道、3 MSPS、12 位 SAR 型 ADC AD7352 的输入信号进行单端至差分转换。该电路能够提供充足的建立时间和低阻抗,从而确保 AD7352 实现最高性能。



*MOUNT AS CLOSE TO THE AD7352 AS POSSIBLE AND ENSURE HIGH PRECISION R_S ARE USED.

$R_S=33\Omega$; $R_{G1}=R_{F1}=R_{F2}=499\Omega$; $C_{F1}=C_{F2}=39\text{pF}$;

$R_{G2}=523\Omega$

图 1 AD8138 单端至差分转换驱动 AD7352 的差分输入

第二部分 模数转换器(ADC)应用电路

电路描述

差分工作要求用两个相位相差 180° 、幅度相等的信号同时驱动 $VIN+$ 和 $VIN-$ 。并非所有应用都会预先调理信号以供差分操作,因此经常需要执行单端至差分转换。对 AD7352 进行差分驱动的理想方法是采用 AD8138 之类的差分放大器。该器件可以用作单端至差分放大器或差分至差分放大器。AD8138 还能提供共模电平转换。AD8138 的正负输出端通过一对串联电阻分别与 ADC 的相应输入端相连,从而使开关电容对 ADC 前端的影响最小。图 1 显示如何将 AD8138 用作单端至差分放大器,这种架构使得输出可以在很宽的频率范围内保持高度平衡,而不需要严格匹配的外部元件。

如果所用的模拟输入源具有零阻抗,则所有 4 个电阻($RG1$ 、 $RG2$ 、 $RF1$ 和 $RF2$)应当相同。例如,如果模拟输入源具有 $50\ \Omega$ 阻抗和 $50\ \Omega$ 端接电阻,则 $RG2$ 值应增大 $25\ \Omega$ 以平衡输入端的并联阻抗,从而确保正负模拟输入端的增益相同。放大器输出为完美匹配的平衡差分输出,振幅完全相等,相位恰好相差 180° 。

AD7352 要求驱动器具有非常快的建立时间,因为若要利用串行接口实现 3 MSPS 吞吐量,采集时间就必须非常短。在转换过程中,AD7352 前端的跟踪保持放大器在第 13 个 SCLK 周期的上升沿进入跟踪模式。ADC 驱动器必须在跟踪保持放大器返回保持模式之前建立(对于 3 MSPS 吞吐量、使用 48 MHz SCLK 的 AD7352,二者相隔 68 ns)。AD8138 的额定建立时间为 16 ns,可满足这一要求。

共模电压由 AD8138 VOCM 引脚上施加的电压设置。在图 1 中,VOCM 连至 1.024 V 电压,它由 AD7352 内部基准电压源提供。如果要将 AD7352 的 2.048 V 片内基准电压源用于系统中的其他地方,则(如图 1 所示)REFA 或 REFB 的输出必须先经过缓冲。OP177 是基准电压源缓冲的理想选择,其精度性能在目前可用的运算放大器中最高。

常见变化

如需降低成本,可以使用超低失调电压运算放大器 OP07D 代替 OP177。除 V_{os} 特性外,二者的性能相似。另外还可以选用 AD8628 或 AD8638,这两款器件具有非常高的精度和非常低的时间与温度漂移特性。

73

<http://www.analog.com/en/verifiedcircuits/CN0041/vc.html>

图 1 所示电路可对 5 MSPS、12 位 SAR 型 ADC AD7356 的输入信号进行单端至差分转换。该电路能够提供充足的建立时间和低阻抗,从而确保 AD7356 实现最高性能。

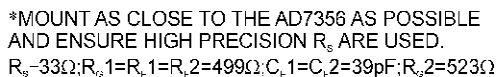


图1 AD8138 单端至差分转换驱动 AD7356 的差分输入

第二部分 模数转换器(ADC)应用电路

电路描述

差分工作要求用两个相位相差 180° 、幅度相等的信号同时驱动 V_{IN+} 和 V_{IN-} 。并非所有应用都会预先调理信号以供差分操作,因此经常需要执行单端至差分转换。对 AD7356 进行差分驱动的理想方法是采用 AD8138 之类的差分放大器。该器件可以用作单端至差分放大器或差分至差分放大器。AD8138 还能提供共模电平转换。AD8138 的正负输出端通过一对串联电阻分别与 ADC 的相应输入端相连,从而使开关电容对 ADC 前端的影响最小。图 1 显示如何将 AD8138 用作单端至差分放大器,这种架构使得输出可以在很宽的频率范围内保持高度平衡,而不需要严格匹配的外部元件。

如果所用的模拟输入源具有零阻抗,则所有 4 个电阻(R_{G1} 、 R_{G2} 、 R_{F1} 和 R_{F2})应当相同。例如,如果模拟输入源具有 $50\ \Omega$ 阻抗和 $50\ \Omega$ 端接电阻,则 R_{G2} 值应增大 $25\ \Omega$ 以平衡输入端的并联阻抗,从而确保正负模拟输入端的增益相同。放大器输出为完美匹配的平衡差分输出,振幅完全相等,相位恰好相差 180° 。

AD7356 要求驱动器具有非常快的建立时间,因为若要利用串行接口实现 5 MSPS 吞吐量,采集时间就必须非常短。在转换过程中,AD7356 前端的跟踪保持放大器在第 13 个 SCLK 周期的上升沿进入跟踪模式。ADC 驱动器必须在跟踪保持放大器返回保持模式之前建立(对于 5 MSPS 吞吐量、使用 80 MHz SCLK 的 AD7356,二者相隔 38 ns)。AD8138 的额定建立时间为 16 ns,可满足这一要求。

共模电压由 AD8138 VOCM 引脚上施加的电压设置。在图 1 中,VOCM 连至 1.024 V 电压,它由 AD7356 内部基准电压源提供。如果要将 AD7356 的 2.048 V 片内基准电压源用于系统中的其他地方,则(如图 1 所示)REF_A 或 REF_B 的输出必须先经过缓冲。OP177 是基准电压源缓冲的理想选择,其精度性能在目前可用的运算放大器中最高。

常见变化

如需降低成本,可以使用超低失调电压运算放大器 AD07D 代替 OP177。除 V_{os} 特性外,二者的性能相似。另外还可以选用 AD8628 或 AD8638,这两款器件具有非常高的精度和非常低的时间与温度漂移特性。

在低失真直流耦合应用中驱动双极性 SAR ADC AD7366 (CN0042)

电路类型: ADC 电路/驱动器; 应用: 仪器仪表、医疗、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0042/vc.html>

电路功能与优势

图 1 所示电路可以对直流耦合信号进行单端、低失真采样。该驱动器电路针对要求最佳失真性能的应用进行了优化,可提供充足的建立时间和低阻抗,从而确保 AD7366/AD7367 发挥最大性能。

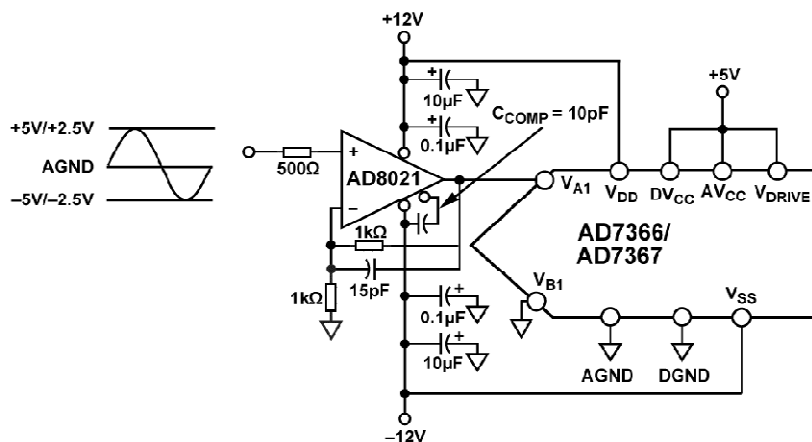


图 1 AD8021 驱动 AD7366/67 的模拟输入端

电路描述

AD7366 和 AD7367 分别是 12 位和 14 位、双通道、同时采样 SAR ADC。这些器件总共有 4 路模拟多路复用输入,采用单端模式工作。AD7366/AD7367 的模拟输入范围可通过编程设置,支持±10 V、±5 V、0 V 至 10 V 和±12 V(采用 3 V 外部基准电压源)。

第二部分 模数转换器(ADC)应用电路

在信号源具有高阻抗的应用中,由于较大的源阻抗会对 ADC 交流性能造成较明显的影响,因此应当先将模拟输入信号进行缓冲,再施加于 AD7366/AD7367 的输入端。选择驱动输入端的运算放大器时,主要取决于特定应用和所选的模拟输入电压范围。驱动器放大器必须能够在不到 140 ns 额定采样时间内,以满量程步进建立至 14 位水平(0.0061%,AD7367)或 12 位水平(0.024%,AD7366)。

AD8021 具有异常出色的高性能、高速度、低噪声和低失真电压反馈,非常适合用作 AD7366/AD7367 的单端输入缓冲器/驱动器。以单端模式工作时,也能满足上述要求。图 1 显示了 AD7366/AD7367 的配置,AD8021 为单端配置。AD8021 需要一个外部补偿 NPO 型电容(C_{COMP}),如图 1 所示。

常见变化

在要求双通道器件的高频应用中,可以用 AD8022 代替 AD8021。对于低频应用,推荐的运算放大器为 AD797、AD845 和 AD8610。

AD8599 运算放大器用作 4 通道、12 位 ADC AD7991 的超低失真驱动器(CN0043)

电路类型:ADC 电路/驱动器;优化特性:高性能、低噪声和低失真;应用:仪器仪表、医疗、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0043/vc.html>

电路功能与优势

图 1 所示电路为 12 位、4 通道 ADC AD7991 提供超低失真驱动器电路,旨在实现最佳交流和直流性能。该电路采用超低失真、超低噪声双电源运算放大器 AD8599 和超高精度带隙基准电压源 AD780,能够提供具有充足建立时间的低阻抗驱动器,以及高精度基准电压,从而确保 AD7991 发挥最大性能。AD8599 为双通道运算放大器,采用 $\pm 4.5\text{ V} \sim \pm 18\text{ V}$ 电源供电。

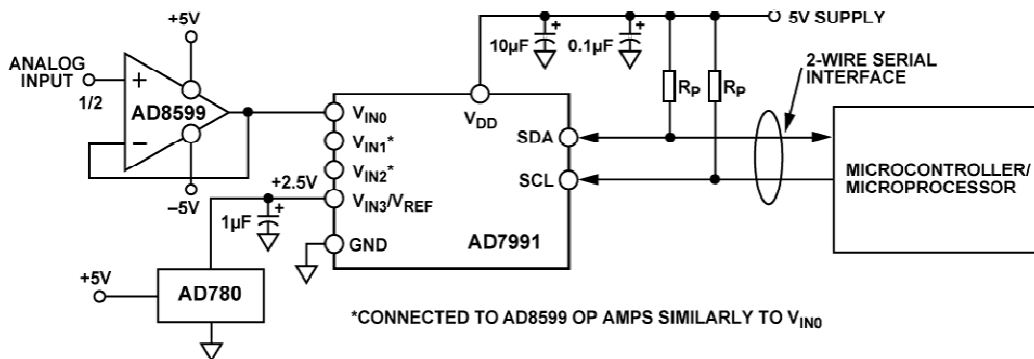


图 1 采用低失真驱动器 AD8599 和超高精度基准电压源 AD780 的 AD7991 ADC 电路

电路描述

建议将模拟输入信号施加于 AD7991 之前,务必先缓冲信号,这在信号源具有高阻抗和高谐波失真,并且信噪比极为关键的应用中尤为重要。图 1 所示电路说明如何用适合高精度设

第二部分 模数转换器(ADC)应用电路

计的 AD8599 来缓冲模拟输入通道。

虽然 AD7991 具有从电源产生的内部基准电压,但也可以将其配置为三通道器件,并将第四通道用作外部基准电压引脚 VREF。AD780 为 2.5 V/3 V 超高精度带隙基准电压源,建议与 AD7991 配合使用。为获得最佳性能,建议对 VIN3/VREF 信号用 1 μ F 去耦电容。

常见变化

如果要求进行单电源运算放大器操作,以便缓冲输入信号,可选择 AD8605。AD7991 可以接受 1.2 V 至 VDD 范围内的基准输入电压,因此可以用不同的基准电压源。

AD8599 运算放大器用作 4 通道、10 位 ADC AD7995 的超低失真驱动器(CN0044)

电路类型:ADC 电路/驱动器;优化特性:高性能、低噪声和低失真;应用:仪器仪表、医疗、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0044/vc.html>

电路功能与优势

图 1 所示电路为 10 位、4 通道 ADC AD7995 提供超低失真驱动器电路,旨在实现最佳交流和直流性能。该电路采用超低失真、超低噪声双电源运算放大器 AD8599 和超高精度带隙基准电压源 AD780,能够提供具有充足建立时间的低阻抗驱动器,以及高精度基准电压,从而确保 AD7995 发挥最大性能。AD8599 为双通道运算放大器,采用 $\pm 4.5\text{ V} \sim \pm 18\text{ V}$ 电源供电。

79

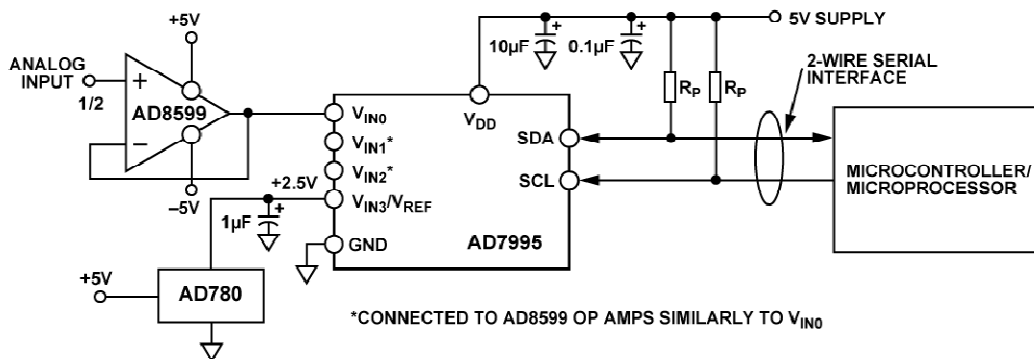


图 1 采用低失真驱动器 AD8599 和超高精度基准电压源 AD780 的 AD7995 ADC 电路

电路描述

建议将模拟输入信号施加于 AD7995 之前,务必先缓冲信号,这在信号源具有高阻抗和高谐波失真,并且信噪比极为关键的应用中尤为重要。图 1 所示电路说明如何用适合高精度设

第二部分 模数转换器(ADC)应用电路

计的 AD8599 来缓冲模拟输入通道。

虽然 AD7995 具有从电源产生的内部基准电压,但也可以将其配置为三通道器件,并将第四通道用作外部基准电压引脚 VREF。AD780 为 2.5 V/3 V 超高精度带隙基准电压源,建议与 AD7995 配合使用。为获得最佳性能,建议对 VIN3/VREF 信号用 1 μ F 去耦电容。

常见变化

如果要求进行单电源运算放大器操作,以便缓冲输入信号,可选择 AD8605。AD7995 可以接受 1.2 V 至 V_{DD} 范围内的基准输入电压,因此可以用不同的基准电压源。

AD8599 运算放大器用作 4 通道、8 位 ADC AD7999 的超低失真驱动器(CN0045)

电路类型:ADC 电路/驱动器;优化特性:高性能、低噪声和低失真;应用:仪器仪表、医疗、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0045/vc.html>

电路功能与优势

图 1 所示电路为 8 位、4 通道 ADC AD7999 提供超低失真驱动器电路,旨在实现最佳交流和直流性能。该电路采用超低失真、超低噪声双电源运算放大器 AD8599 和超高精度带隙基准电压源 AD780,能够提供具有充足建立时间的低阻抗驱动器和一个高精度基准电压,从而确保 AD7999 发挥最大性能。AD8599 为双通道运算放大器,采用 $\pm 4.5\text{ V} \sim \pm 18\text{ V}$ 电源供电。

81

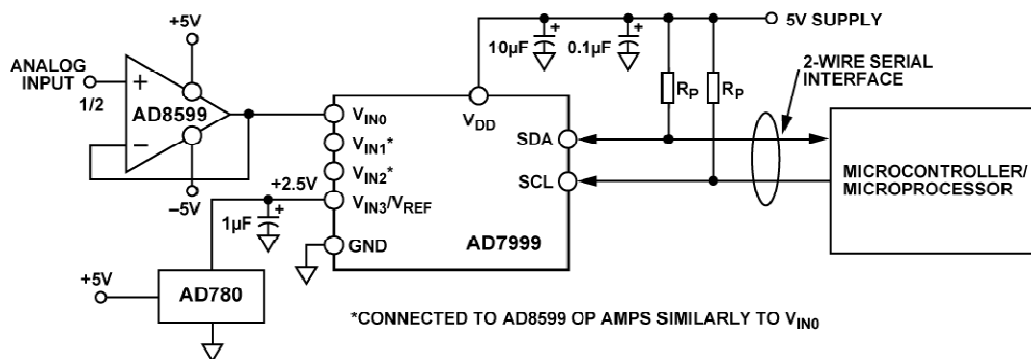


图 1 采用低失真驱动器 AD8599 和超高精度基准电压源 AD780 的 AD7999 ADC 电路

电路描述

建议将模拟输入信号施加于 AD7999 之前,务必先缓冲信号,这在信号源具有高阻抗和高谐波失真,并且信噪比极为关键的应用中尤为重要。图 1 所示电路说明如何用适合高精度设

第二部分 模数转换器(ADC)应用电路

计的 AD8599 来缓冲模拟输入通道。

虽然 AD7999 具有一个从电源产生的内部基准电压,但也可以将其配置为一个 3 通道器件,并将第 4 通道用作外部基准电压引脚 VREF。AD780 为 2.5 V/3 V 超高精度带隙基准电压源,建议与 AD7999 配合使用。为获得最佳性能,建议对 VIN3/VREF 信号用 1 μ F 去耦电容。

常见变化

如果要求进行单电源运算放大器操作,以便缓冲输入信号,可选择 AD8605。AD7999 可以接受 1.2 V 至 VDD 范围内的基准输入电压,因此可以用不同的基准电压源。

使用 AD8352 作为高速 ADC 的超低失真差分 RF/IF 前端(CN0046)

电路类型:ADC 电路/驱动器;优化特性:高性能、高速度、低噪声和低失真;应用:通信
<http://www.analog.com/en/verifiedcircuits/CN0046/vc.html>

电路功能与优势

本文介绍利用超低失真差分 RF/IF 放大器 AD8352 驱动高速 ADC 的单端和差分两种配置。AD8352 具备高效驱动 AD9445 等高线性度转换器所必需的增益、隔离与失真性能。无论以差分方式还是单端方式驱动,该器件都能提供平衡输出,从而保持出色的二阶失真水平。

电路描述

图 1 和图 2 显示用于驱动 14 位、105 MSPS ADC AD9445 的两种前端电路。图 1 为差分输入配置,图 2 为单端输入配置。

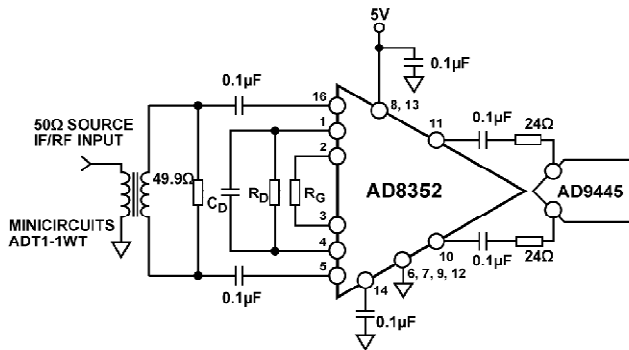


图 1 驱动 AD9445 的 AD8352 差分输入

在图 1 所示的差分配置中,输入端 49.9 Ω 电阻为信号源提供 50 Ω 差分输入阻抗。当驱动器距离 AD8352 不超过波长的大约 1/8 时,不需要阻抗匹配,从而无需这一端接电阻。24 Ω 输出电阻用于与 ADC 的输入端实现隔离,电阻值根据经验而定。图 3 和图 4 的 100 MHz FFT 图显示了采用差分配置的性能效果。

第二部分 模数转换器(ADC)应用电路

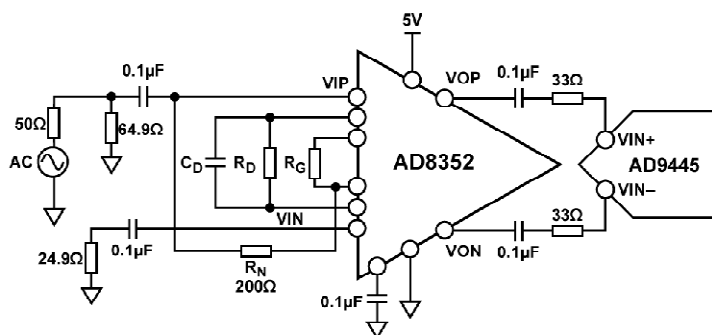


图2 驱动 AD9445 的 AD8352 单端输入

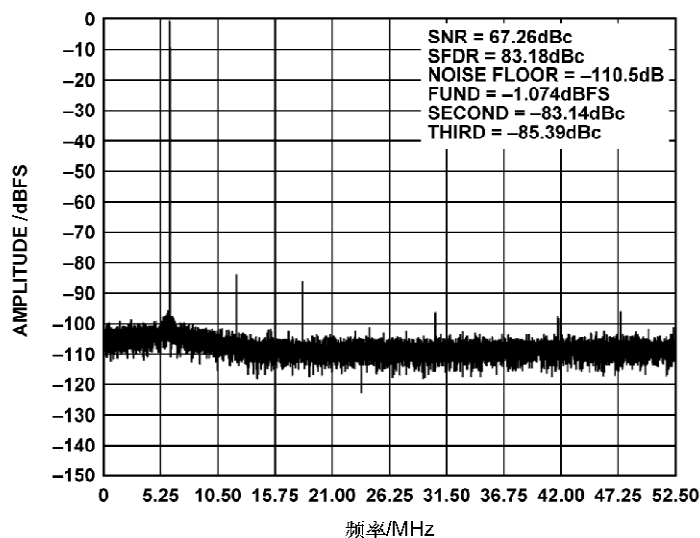


图3 单音失真 AD8352 以 2 V 峰峰值满量程驱动 AD9445;
编码时钟为 105 MHz, f_C 为 100 MHz ($AV = 10$ dB), 参见图 1

在图 2 所示的单端输入配置中, VIP 端的净输入阻抗为 R_N (200 Ω) 加上 24.9 Ω 外部平衡电阻, 约为 225 Ω 。这就要求并联一个 64.9 Ω 电阻, 以便提供与 50 Ω 源阻抗相匹配的输入阻抗。如果输入反射极小, 则不需要此阻抗匹配。需利用 200 Ω 电阻 (R_N) 来平衡输出电压, 使二阶失真最小。

单端配置可提供与输入差分驱动相似的一 3 dB 带宽, 并且三阶谐波整体性能下降很少, 甚至没有下降。单端、三阶水平与图 3 和图 4 的差分 FFT 图相似。单端电路没有在放大器之前用平衡-不平衡变换器, 而在最高约 100 MHz 频率仍能保持出色的失真性能。不过, 在约 100 MHz 以上频率, 当 AD8352 采用单端方式驱动时, 由于相位相关误差, 二阶失真会增大。

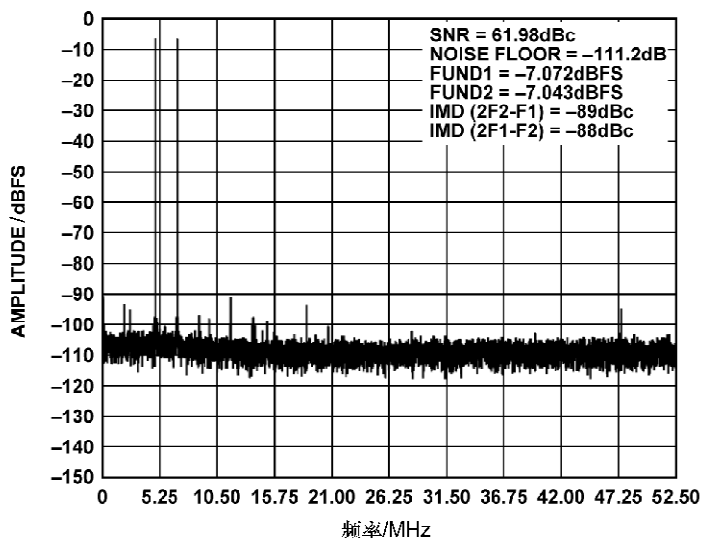


图4 双音交调失真,AD8352 驱动 AD9445,采样时钟为 105 MSPS,
模拟输入频率为 98 MHz 和 101 MHz, $A_v=10$ dB,参见图 1

两种配置中, R_G 是 AD8352 的增益设置电阻, R_D 和 C_D 则可消除失真。AD9445 向 AD8352 提供与 5pF 差分负载并联的约 2 k Ω 电阻,满量程输出操作要求 V_{IN+} 与 V_{IN-} 之间具有一个 2.0 V 峰峰值差分信号($V_{REF} = 1$ V)。

放大器的输出经过交流耦合,可以在 ADC 输入端提供最佳共模设置。如果信号源也要求共模电压超出 AD8352 的最佳范围,则输入可能需要进行交流耦合。AD8352 具有一个 V_{CM} 共模引脚,可以均等地变换输入和输出共模电平。提高 AD8352 的增益会提高系统噪声,因此在不进行滤波的情况下,AD9445 的信噪比(在 100 MHz 输入、 $A_v=10$ dB 条件下, $SNR=3.5$ dB)会降低。不过应当注意,只要 C_D 和 R_D 选择得当,则放大器增益从 3 dB 提高至 18 dB 并不会明显影响失真水平。若配置得当,这些电路的 SFDR 性能可以优于 87 dBc(70 MHz 输入)和 82 dBc(180 MHz 输入)。只要选择适当的 C_D 和 R_D ,单端驱动可以获得类似的 SFDR 性能和三阶交调水平,如上述图中所示。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布线、接地和去耦技术。至少应采用 4 层 PCB:一层为接地层,一层为电源层,另两层为信号层。

所有 IC 电源引脚都必须采用 0.01 μ F~0.1 μ F 低电感、多层陶瓷电容(MLCC)对接地层去耦(为简明起见,图中未显示),并应遵循各 IC 数据手册的相关建议。

有关布线方式和关键器件定位的建议,请参考产品评估板,可以通过器件的产品主页或数据手册查询评估板。

第二部分 模数转换器(ADC)应用电路

常见变化

对于带通和低通应用,在 ADC 与放大器之间放置抗混叠滤波器是改善整体噪声与宽带失真性能的常见方法。高频滤波要求与滤波器匹配。AD8352 可保持 $100\ \Omega$ 输出阻抗,远远超过大多数应用要求,非常适合驱动大多数滤波器配置,失真性能则下降很少,甚至没有下降。

可以用高 IP3、低噪声指数 AD8375 VGA 来代替低失真差分放大器 AD8352。AD8375 是一款数字控制、可变增益、宽带宽放大器,可以在较宽的 24 dB 增益范围内提供精密增益控制,分辨率为 1 dB。

在单端应用中使用 8 通道 ADC AD7328(CN0047)

电路类型:ADC 电路/驱动器;优化特性:高性能;应用:仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0047/vc.html>

电路功能与优势

图 1 所示电路旨在优化 AD7328 的性能。所选的运算放大器和基准电压源能够提供低阻抗驱动、充足的建立时间,以及精密基准电压源,可确保 AD7328 发挥最大性能。

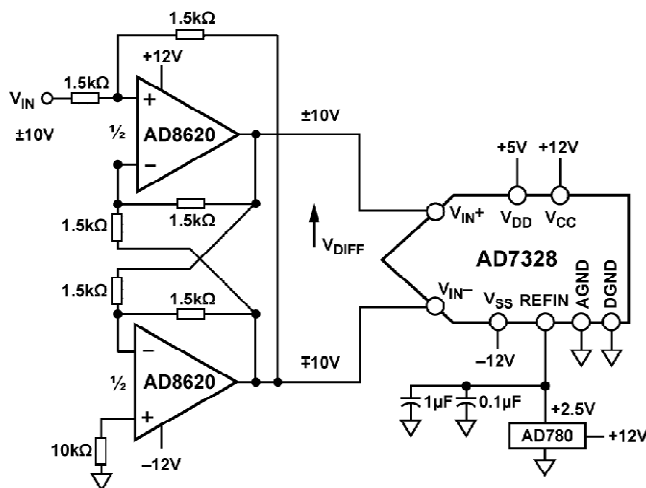


图 1 单端转差分输入

电路描述

在特别注重谐波失真和信噪比特性的应用中,AD7328 的模拟输入端应采用低阻抗源驱动。较大源阻抗会显著影响该 ADC 的交流性能,并且可能要求用一个输入缓冲放大器。不用放大器来驱动模拟输入端时,应将源阻抗限制在较低的值。由于 AD7328 的模拟输入具有可编程特性,因此选择驱动输入端的运算放大器时,主要取决于特定应用以及输入配置和所选的模拟输入电压范围。

第二部分 模数转换器(ADC)应用电路

差分工作要求用两个相位相差 180° 的等幅信号,同时驱动 V_{IN+} 和 V_{IN-} 。并非所有应用都会预先调理信号以供差分工作,因此经常需要执行单端至差分转换。可以用图 1 所示的运放对进行单端至差分转换。AD8620 是一款理想的运算放大器,可以用来为 AD7328 提供一个单端转差分驱动器。AD8620 是一款精密、低输入偏置电流、宽带宽 JFET 运算放大器(双路)。

图 1 所示的电路配置说明如何用 AD8620 运算放大器,将单端信号转换为差分信号,以便施加于 AD7328 的模拟输入端。 $V+$ 和 $V-$ 点的信号具有相等的幅度,但相位相差 180° 。

AD7328 总共有 8 个单端模拟输入通道。图 2 显示 ADC 以单端模式工作时的典型连接图,其中 AD797 用来缓冲信号,再将信号施加于 ADC 的模拟输入端。

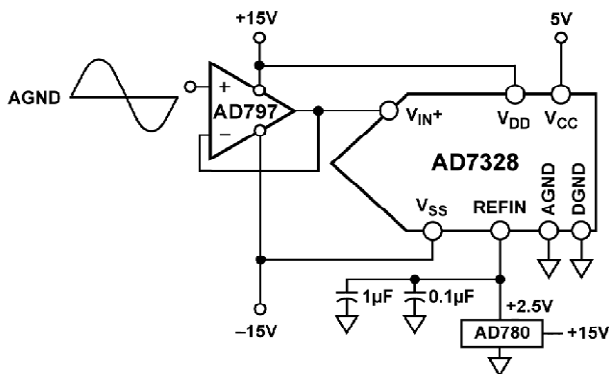


图 2 单端工作模式

AD7328 的模拟输入通道可通过独立编程,接受 4 种输入范围之一。AD7328 可以接受 $\pm 4 \times V_{REF}$ 、 $\pm 2 \times V_{REF}$ 、 $\pm V_{REF}$ 和 0 至 $4 \times V_{REF}$ 的输入信号。

AD7328 允许将外部基准电压施加于 REF_{IN}/REF_{OUT} 引脚。基准电压的额定输入电压范围为 $2.5\text{ V} \sim 3\text{ V}$ 。用 2.5 V 而不是 3 V 基准电压时,AD7328 能够接受较大的输入信号。在以上两幅电路图中,AD780 均用作外部基准电压源。AD780 是一款 $2.5\text{ V}/3\text{ V}$ 超高精度基准电压源,可灵活选择电压范围。

常见变化

适合 AD7328 的基准电压源包括 REF192、AD1582、ADR03、ADR381、ADR391 和 ADR421。双通道、高速、低噪声运算放大器 AD8022 也适合需要双运放的高频应用。在高性能系统中,也可以用一对 AD8021(AD8022 的单通道型号)代替 AD8022。对于较低频率的单端应用,诸如 AD797(单通道)和 AD8610(单通道)、AD8620(双通道)、AD8599(双通道)以及 ADA4941-1(单端转差分)等运算放大器也是合适的替代产品。

利用高速运放 AD8022 实现差分 and 单端配置的 12 位、3 通道 SAR ADC AD7265 (CN0048)

电路类型: ADC 电路/驱动器; 优化特性: 高性能、高速度、低噪声和低失真; 应用: 仪器仪表、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0048/vc.html>

电路功能与优势

图 1 所示的驱动电路针对要求最佳失真性能的直流耦合应用进行了优化。该驱动电路可提供充足的建立时间和低阻抗, 从而确保 AD7265 发挥最大性能。

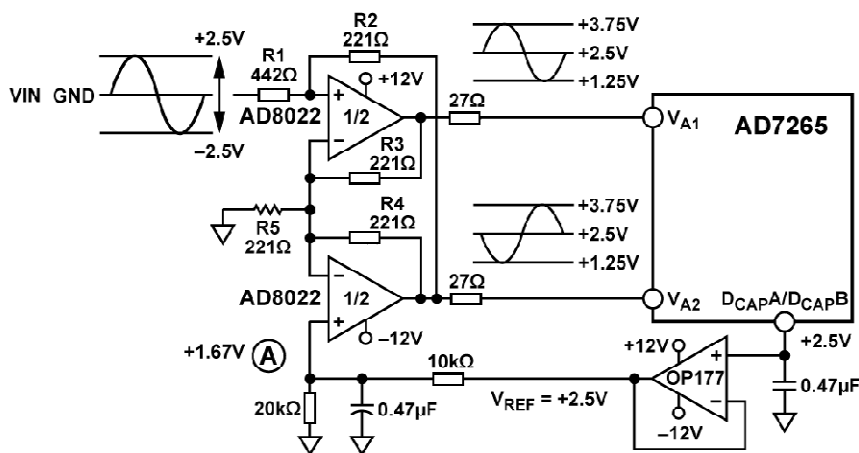


图 1 AD8022 电路将一个单端单极性信号转换为一个差分信号

电路描述

在信号源具有高阻抗的应用中, 建议先对模拟输入信号进行缓冲, 再将信号施加于 AD7265 的输入端。可以利用一对双运放, 将差分信号直接耦合至 AD7265 的模拟输入。AD8022 是理想的双运放器件, 可用来为 AD7265 提供一个差分驱动器, 这款双通道、低功耗

第二部分 模数转换器(ADC)应用电路

放大器具有低噪声和低失真特性。VDD 为 5 V 时,AD7265 的最小额定采集时间为 90 ns,即从该器件进入跟踪模式(第 13 个 SCLK 上升沿)到下一次转换(CS 下降沿)开始的时间。为 AD7265 选择的运算放大器必须具有充足的建立时间,以便满足 AD7265 的采集时间要求,实现额定性能。

图 1 所示的电路配置说明如何使用 AD8022 运算放大器,将双极性单端信号转换为单极性差分信号,以便直接施加于 AD7265 的模拟输入端。施加于 A 点的电压可设置共模电压。图 1 中,A 点与基准电压源相连,但此处可以用 AD7265 额定共模电压范围内的任何值来设置所需的共模电压。如果要将 AD7265 的 2.5 V 片内基准电压源用于系统中的其他地方,则(如图 1 和图 2 所示)D_{CAP}A 和 D_{CAP}B 的输出必须先经过缓冲。OP177 是基准电压源缓冲的理想选择,其精度性能在目前可用的运算放大器中最高。

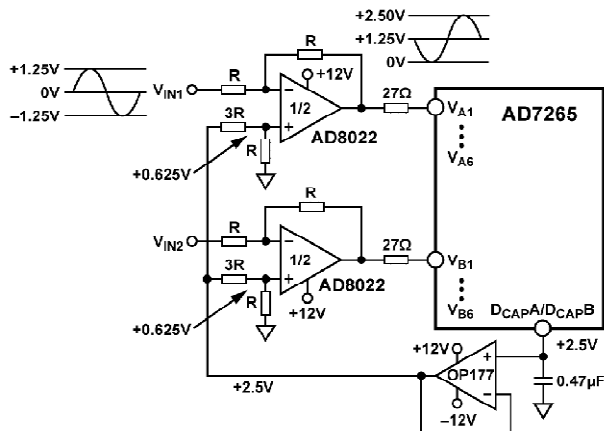


图 2 用于单端工作模式的 AD8022 电路

AD7265 可以总共有 12 个单端模拟输入通道。模拟输入范围可通过编程设置为 0 至 V_{REF} 或 0 至 $2 \times V_{REF}$ 。图 1 所示为 ADC 以单端模式工作时的典型连接图,其中 AD8022 用于驱动一对分立通道。AD8021 是一款高性能单通道运算放大器,在极高性能系统中可以替代双通道器件。

双中频增益模块 ADL5534 与 高速 ADC AD9640 的接口(CN0049)

电路类型:ADC 电路/驱动器;优化特性:高性能、高速度、低噪声和低失真;应用:通信
<http://www.analog.com/en/verifiedcircuits/CN0049/vc.html>

电路功能与优势

图 1 所示电路利用中频放大器 ADL5534,为 150 MSPS 双通道 ADC AD9640 提供双中频增益模块。ADL5534 是一款高线性度、双通道、20 dB 固定增益放大器,可以用作高性能中频采样 ADC 的驱动器。该器件为高速 ADC 的 200 mV_{pp} 至 2 V_{pp} 满量程 RFIN 信号电平实现接口提供了一种简便的途径。ADL5534 的低噪声和低失真特性确保 ADC 性能不受影响。

91

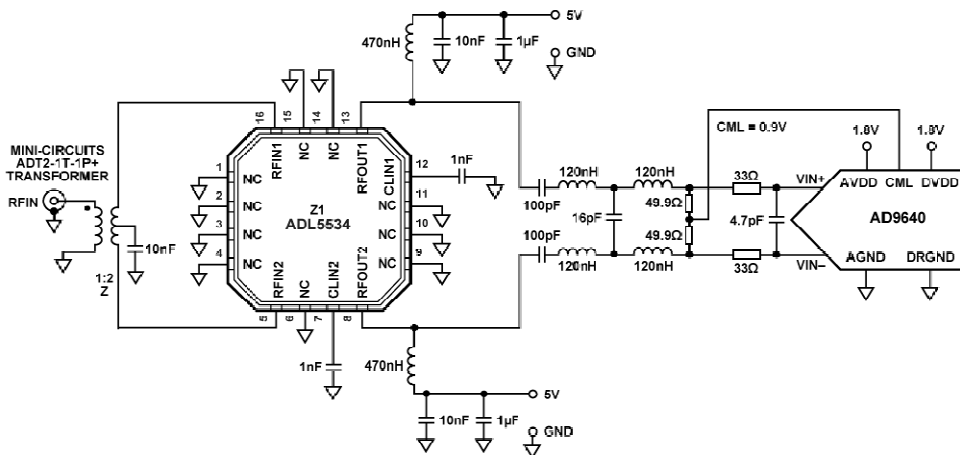


图 1 利用 CML 的 50 Ω 电阻实现 ADL5534 与 AD9640 的接口,以便为 AD9640 输入建立 0.9 V 直流偏置电压,并将 AD9640 差分阻抗设置为 100 Ω

电路描述

在图 1 所示的应用电路中,ADL5534 驱动一个 150 MSPS、14 位 ADC AD9640。

第二部分 模数转换器(ADC)应用电路

当用作准差分放大器时,ADL5534 的两个放大器可提供 $100\ \Omega$ 差分输入和输出阻抗。利用一个 2 : 1 阻抗比磁通耦合变压器,很容易将输入信号转换为差分信号。ADL5534 输出端与 AD9640 输入端之间采用三阶低通滤波器,可为信号源和负载提供 $100\ \Omega$ 差分阻抗。

由于 ADL5534 和 AD9640 要求不同的共模电平,因此 ADL5534 必须交流耦合至 AD9640。为降低来自 ADL5534 的任何低频噪声并提供直流阻隔,选用了 $100\ \text{pF}$ 的电容。此滤波器的测量结果显示,对于以 $92\ \text{MHz}$ 为中心的 $20\ \text{MHz}$ 带宽,插入损耗为 $0.5\ \text{dB}$ 。图 2 显示了该滤波器的宽带响应测量结果。

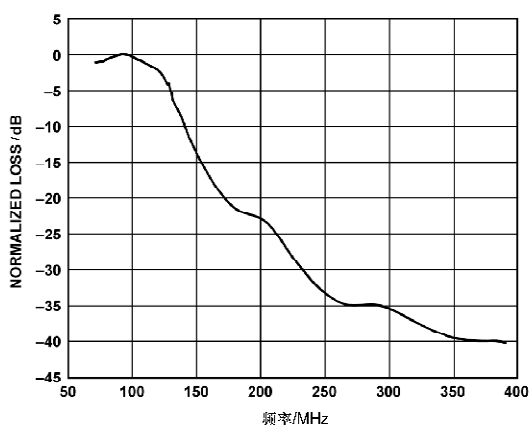


图 2 LC 滤波器的频率响应测量结果

图 3 的单音结果显示 SNR 为 $69.3\ \text{dB}$, SFDR 为 $82\ \text{dBc}$ 。图 4 的双音结果显示 IMD3 为 $-80.5\ \text{dBc}$, SFDR 为 $78\ \text{dBc}$ 。AD9640 的采样时钟速率为 $122.8\ \text{MSPS}$ 。

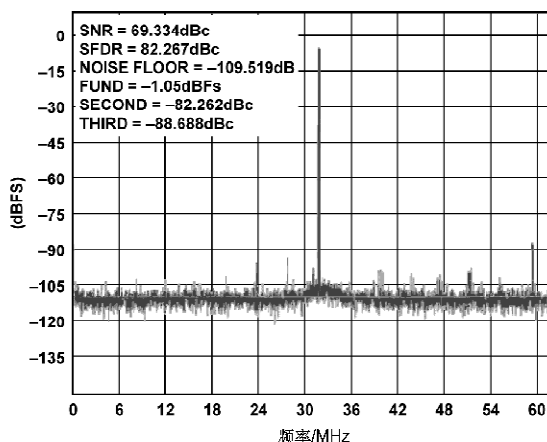


图 3 单音结果

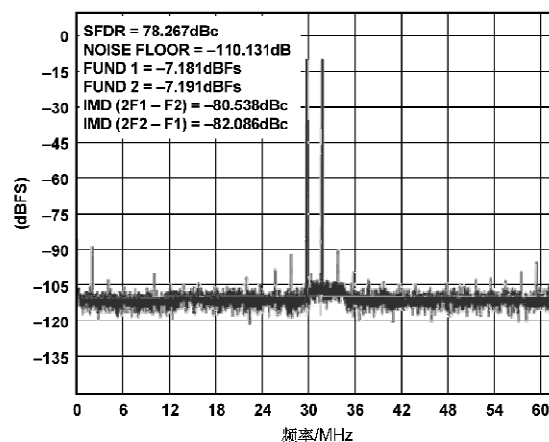


图 4 双音结果

常见变化

本文所述的应用电路可以针对 ADL5534 和 AD9640 工作范围内的任何中频频率进行修改。数字可编程差分可变增益放大器 AD8375 可用来代替 ADL5534。或者,也可以用电阻可编程差分放大器 AD8352 进行单端至差分转换,而且无需使用外部巴伦。AD8352、AD8375 和 AD8376(AD8375 的双通道版本)均为真差分放大器,可在输入端提供共模信号抑制功能。

第二部分 模数转换器(ADC)应用电路

在交流耦合基带应用中驱动 AD9233/9246/9254 ADC (CN0051)

电路类型: ADC 电路/驱动器; 优化特性: 高速; 应用: 通信

<http://www.analog.com/en/verifiedcircuits/CN0051/vc.html>

电路功能与优势

本文所述电路如图 1 所示, 它利用 ADC 驱动器 ADA4937-1 提供交流耦合单端输入至差分的转换, 用于驱动 14 位 125 MSPS ADC AD9246。ADA4937 是一款低噪声、超低失真、高速差分放大器, 具有低直流失调和出色的动态性能。它是分辨率高达 16 位、DC 至 100 MHz、高性能 ADC 的理想驱动器, 非常适合各种不同的数据采集和信号处理应用。与以前的模数转换器相比, 此电路的功耗与成本均有所降低, 适用于通信、仪器仪表和医疗成像等应用。

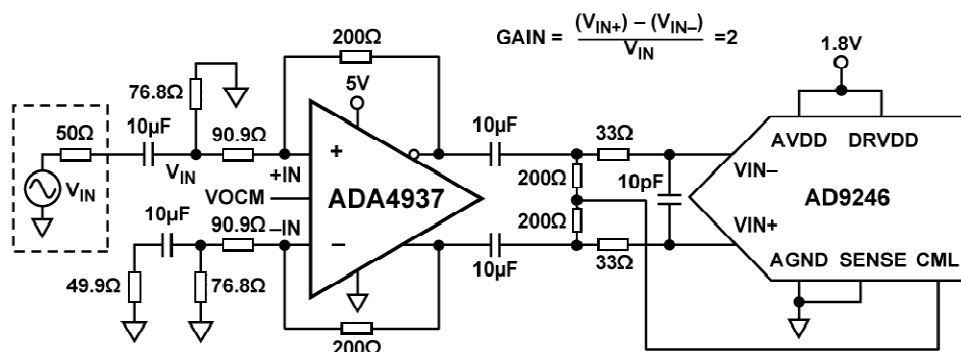


图 1 ADA4937-1 驱动 AD9246

电路描述

AD9246 是一款单芯片、14 位、80 MSPS/105 MSPS/125 MSPS 模数转换器(ADC), 采用 1.8 V 单电源供电, 内置一个高性能采样保持放大器(SHA)和片内基准电压源。利用宽带宽、真差分采样保持放大器(SHA), 用户可以选择包括单端应用在内的各种输入范围和偏移。该

器件可用于多路复用系统,在连续通道中切换满量程电平,以及采用远超过奈奎斯特速率的频率对单通道输入进行采样。

采用差分驱动时,AD9246 能够实现最佳性能。ADA4937 不仅提供单端至差分转换,而且提供增益与电平转换。ADA4937 的输出共模电压通过电阻分压器与 ADA4937 的 Vocm 引脚相连来设置。

ADC 驱动器的输出交流耦合至一个单极、低通滤波器。该低通滤波器可降低 ADC 输入处的噪声带宽,并且与 ADC 及驱动器的开关电容输入形成一定程度的隔离。在任何配置中,分流电容值 C 均取决于输入频率和源阻抗,并且可能需要减小或去除。表 1 列出了设置 RC 网络的建议值。不过,这些值取决于输入信号,只能用作初始参考。

ADC 的输入共模电压由 CML 引脚和一对 200 Ω 电阻设置。在其他应用中,CML 与 ADA4937 的 Vocm 引脚用来设置 ADC 的输入共模电压,请参考下一部分“常见变化”。ADA4937 采用 ADI 公司专有的硅-锗(SiGe)互补双极性工艺制造,可实现极低的失真水平,输入电压噪声仅为 2.2 nV/ $\sqrt{\text{Hz}}$ 。

图 1 所示电路已经过各种频率的-1 dBFS 信号测试。图 2 所示为二次和三次谐波失真(HD2/HD3)与频率的关系曲线。

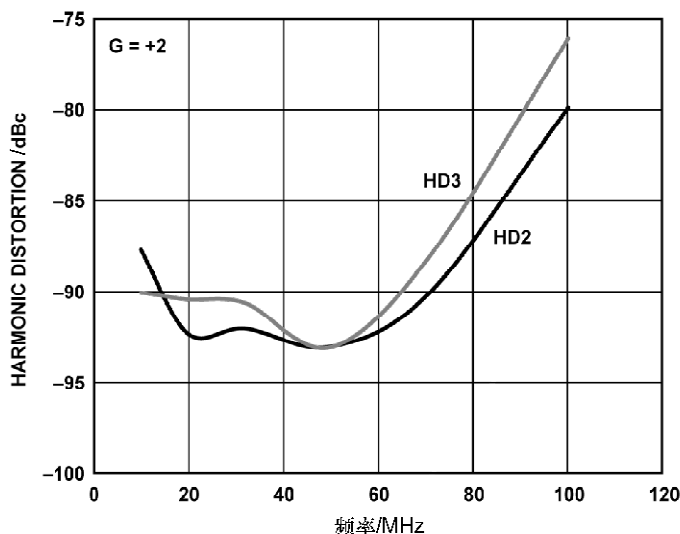


图 2 ADA4937 和 AD9246 组合的 HD2/HD3

常见变化

驱动 ADC 时,还可以考虑其他几种放大器配置:差分交流耦合输入至差分输出、直流耦

第二部分 模数转换器(ADC)应用电路

合单端输入至交流耦合差分输出、直流耦合单端输入至差分输出以及直流耦合差分输入至差分输出。

在直流耦合系统中,驱动器输出共模电压通过 V_{ocm} 引脚设置。可调输出共模电平使 ADA4937 输出能够与 ADC 的输入共模电压相匹配。ADA4937 的内部共模反馈环路也可提供出色的输出平衡,并能抑制偶数阶谐波失真积。在这些应用中,ADC 的 CML 引脚经常与驱动器的 V_{ocm} 引脚直接相连,确保实现最佳的 ADC 输入共模电压。在其他应用中, V_{ocm} 引脚可以采用低阻抗源驱动,如运算放大器等。也可以让 V_{ocm} 引脚保持浮地,但通过一个电容来旁路,这种情况下, V_{ocm} 电压被设置为 $+V_s$ 和 $-V_s$ 引脚所施加电压的中间点。

表 1 RC 网络建议值

频率范围/MHz	串联电阻 R/Ω	差分电容 C/pF
0~70	33	15
70~200	33	5
200~300	15	5
>300	15	开路

采用 ADA4851 放大器和 ADV7180 视频解码器的低成本差分视频接收器(CN0060)

电路类型:ADC 电路/驱动器;优化特性:高性能、高速;应用:音频/视频、汽车
<http://www.analog.com/en/verifiedcircuits/CN0060/vc.html>

电路功能与优势

本文所述电路如图 1 所示,它可提供一种低成本、低功耗、单极性、差分接收器。输入的视

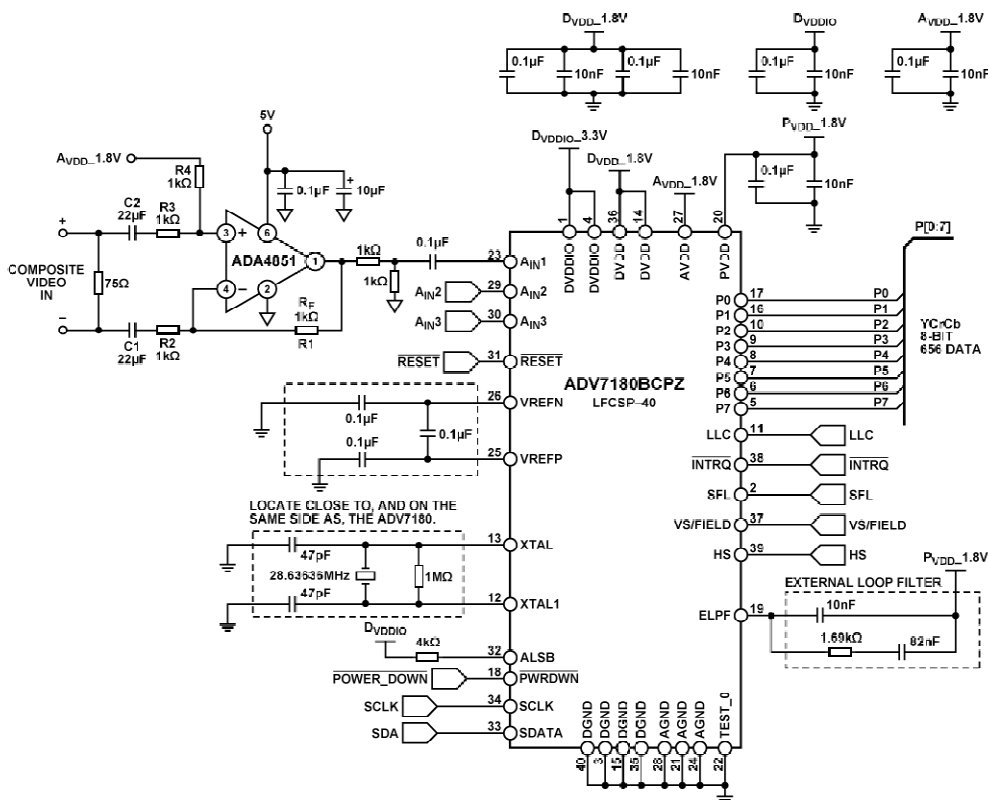


图 1 采用 ADA4851 的低成本差分接收器

第二部分 模数转换器(ADC)应用电路

频信号首先由 ADA4851-1 处理,然后由视频解码器 ADV7180 转换为数字量。该电路可消除输入视频信号的地电位差所引起的共模噪声和相位噪声,非常适合汽车信息娱乐与视觉安全系统使用。ADA4851 系列放大器和 ADV7180 视频解码器均已通过 AECQ100 认证,二者均为汽车应用的理想产品。

这些放大器具有低功耗、低成本、高速和快速建立特性,特别适合许多重视这些要求的视频应用。为简明起见,图 1 仅显示了一个放大器,但实际上每路输入均可以根据需要配置多个这种放大器电路。

电路描述

ADA4851-1 为单通道(也可以在单个封装中提供双通道或 4 通道放大器)、130 MHz、低功耗、低成本、高速、电压反馈型、轨到轨输出放大器,采用 +3 V~+5 V 电源供电。在图 1 中,ADA4851-1 配置为低成本差分至单端接收器,用于接收视频信号。这是一种标准 4 电阻差动放大器,并针对复合视频信号进行了优化,差分至单端增益为 1。该放大器仅放大两路输入之间的差,同时消除输入信号之间的共模噪声,重构原始信号。用低值、高精度电阻和一个高共模抑制比(CMRR)放大器可提供出色的性能。

关于此架构,值得特别说明的一个关键设计因素是共模抑制(CMR)对电阻匹配的依赖性。CMR 可通过下式计算:

$$CMR = 20 \log_{10} \left[\frac{1 + \frac{R_2}{R_1}}{4K_r} \right]$$

此式中,“ K_r ”项是以小数形式表示的单电阻容差(如 $1\% = 0.01$ 等),并且假设该放大器具有较高的 CMR 性能。此式表明,如果希望获得 54 dB 或更好的 CMR,则 R_1 、 R_2 、 R_3 、 R_4 的匹配容差必须为 0.1% 或更好。

为防止输入信号超出输入与输出电压范围,有必要添加一个直流偏置。将 R_4 与 1.8 V 模拟电源电压($A_{VDD1.8V}$)相连便可做到这一点,ADV7180 也使用该电源电压,有助于保持低成本。为防止电源噪声耦合至视频信号流中,务必使该电源($A_{VDD1.8V}$)具有充足的旁路,如图 1 所示。

一些汽车应用要求采用 AC 耦合输入,以便保护放大器的输入,防止对高于其电源电压的电压短路。输入阻抗 $1\text{ k}\Omega$ (R_2 和 R_3) 与 $22\text{ }\mu\text{F}$ 电容(C_1 和 C_2)将高通转折频率极点设置为大约 7 Hz。如果需要更低的频率,提高电容值就可以使转折频率按比例降低。例如,用 $47\text{ }\mu\text{F}$ 电容,高通转折频率为 3.4 Hz。

ADV7180 自动检测与全球 NISTC、PAL 和 SECAM 标准兼容的标准模拟基带电视信号,并将其转换为与 8 位 ITUR 656 接口标准兼容的 4:2:2 分量视频数据。准确的 10 位模数转换可以为具有真 8 位数据分辨率的消费应用提供专业品质的视频性能。3 个模拟视频输入通道接受标准复合视频信号、S-视频信号或分量视频信号,支持较宽范围的消费视频源。

AGC 和箝位-复位电路使输入视频信号峰峰值范围可达到 1.0 V。

常见变化

为 ADA4851 提供直流偏置电压的方法有几种,例如,可以使用具有各种电压值的 ADR12X 系列基准电压源;另一种方法是再添加一个电阻,与 R_4 一起构成分压器,务必使 R_4 与新电阻 R_5 的并联组合与反馈电阻 R_f 的值匹配。

如果需要更佳的 CMR 性能和高输入阻抗,可以用 AD8130 代替 ADA4851。

第二部分 模数转换器(ADC)应用电路

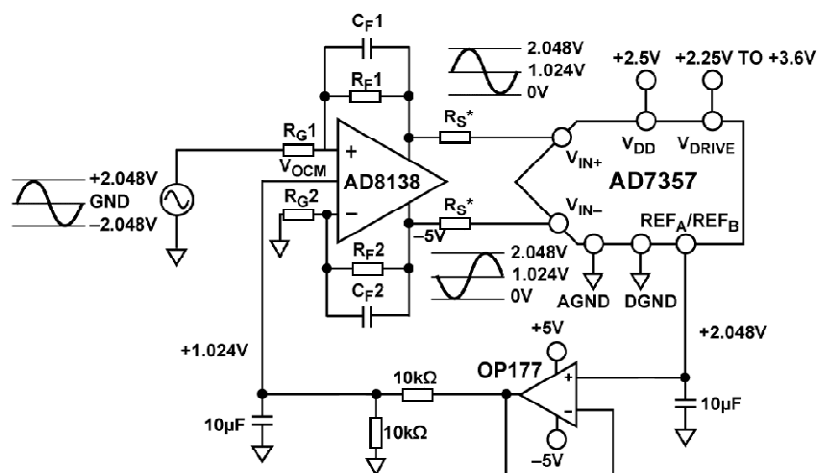
利用低失真差分 ADC 驱动器 AD8138 和双路、4.2MSPS、14 位 SAR ADC AD7357 实现直流耦合、单端至差分转换(CN0061)

电路类型:ADC 电路/驱动器;优化特性:高性能、低噪声和低失真;应用:仪器仪表、医疗、过程控制

<http://www.analog.com/zh/verifiedcircuits/CN0061/vc.html>

电路功能与优势

图 1 所示电路可以对 4.2 MSPS、14 位 SAR ADC AD7357 的输入信号进行单端至差分转换。该电路能够为输入信号提供充足的建立时间和低阻抗,从而确保 AD7357 实现最高性能。



*MOUNT AS CLOSE TO THE AD7357 AS POSSIBLE
AND ENSURE HIGH PRECISION R_S ARE USED.

$R_S=33\Omega$; $R_{G1}=R_{F1}=R_{F2}=499\Omega$; $C_{F1}=C_{F2}=39\text{pF}$; $R_{G2}=523\Omega$

图 1 AD8138 单端至差分转换驱动 AD7357 的差分输入

电路描述

差分工作要求用两个相位相差 180° 、幅度相等的信号同时驱动 $VIN+$ 和 $VIN-$ 。并非所有应用都会预先调理信号以供差分操作,因此经常需要执行单端至差分转换。对 AD7357 进行差分驱动的理想方法是采用 AD8138 之类的差分放大器。该器件可以用作单端至差分放大器,或差分至差分放大器。AD8138 还能提供共模电平转换。AD8138 的正负输出端通过一对串联电阻分别与 ADC 的相应输入端相连,从而使开关电容对 ADC 前端的影响最小。图 1 所示的是如何将 AD8138 用作单端至差分放大器,这种架构使得输出可以在很宽的频率范围内保持高度平衡,而不需要严格匹配的外部元件。

如果所用的模拟输入源具有零阻抗,则所有 4 个电阻(R_{G1} 、 R_{G2} 、 R_{F1} 和 R_{F2})应当相同。例如,如果模拟输入源具有 $50\ \Omega$ 阻抗和 $50\ \Omega$ 端接,则 R_{G2} 值应增大 $25\ \Omega$ 以平衡输入端的并联阻抗,从而确保正负模拟输入端的增益相同。放大器输出为完美匹配的平衡差分输出,振幅完全相等,相位恰好相差 180° 。

AD7357 要求驱动器具有非常快的建立时间,因为若要利用串行接口实现 $4.2\ \text{MSPS}$ 吞吐量,采集时间就必须非常短。在转换过程中,AD7357 前端的跟踪保持放大器在第 16 个 SCLK 周期的上升沿进入跟踪模式。ADC 驱动器必须在跟踪保持回到保持模式之前建立(对于 $4.2\ \text{MSPS}$ 吞吐量、使用 $80\ \text{MHz}$ SCLK 的 AD7356,二者相隔 $39\ \text{ns}$)。AD8138 的额定建立时间为 $16\ \text{ns}$,可满足这一要求。

共模电压由 AD8138 VOCM 引脚上施加的电压设置。在图 1 中,VOCM 连至 $1.024\ \text{V}$ 电压,它由 AD7357 内部基准电压源提供。如果要将 AD7357 的 $2.048\ \text{V}$ 片内基准电压源用于系统中的其他地方,则 REFA 或 REFB(如图 1 所示)的输出必须先经过缓冲。OP177 是基准电压源缓冲的理想选择,其精度性能在目前可用的运算放大器中最高。

常见变化

如需降低成本,可以使用超低失调电压运算放大器 OP07D 代替 OP177。除 V_{os} 特性外,二者的性能相似。另外还可以选用 AD8628 和 AD8638,这两款器件具有非常高的精度和非常低的时间与温度漂移特性。

第二部分 模数转换器(ADC)应用电路

正交 I/Q 解调器 ADL5382 与 16 位连续时间 Σ - Δ 型 ADC AD9262 接口,实现射频 到比特流解决方案(CN0062)

电路类型:ADC 电路/驱动器、RF/IF 驱动器;优化特性:高分辨率、高速;应用:通信、医疗

<http://www.analog.com/en/verifiedcircuits/CN0062/vc.html>

电路功能与优势

图 1 所示的双芯片解决方案由 ADL5382 和 AD9262 组成,可提供具有优化性能、低成本和最小电路板空间的射频到比特流解决方案。该双芯片组合只用一个频率转换步骤,可直接将 RF 通道转换为基带,而无需中频转换。频率转换由 ADL5382 完成,它是一款宽带正交 I/Q 解调器,涵盖从 700 MHz~2.7 GHz 的 RF 输入频率范围。ADL5382 之后接 AD9262,它是一款 16 位、双通道、连续时间 Σ - Δ 型 ADC。连续时间 Σ - Δ 型架构的特性允许解调器与 ADC 直接相连,因此,ADC 驱动和抗混叠要求得以降低。本电路易于使用,只需极少的支持电路和电路板空间。

双芯片解决方案非常适合下列应用:支持 CDMA2000、W-CDMA、WiMAX 和 LTE 的正交接收机;正交采样仪表;医疗设备;以及雷达。特别是在正交接收机系统中,ADL5382 可提供 RF 带宽,同时 AD9262 便于集成,并提供集成的直流与正交误差校正算法。在直接变频或其他正交系统中,实部(I)与虚部(Q)信号路径之间的不匹配会导致正(负)频谱中的频率在负(正)频谱中形成镜像。这些不匹配可能源于 ADL5382 或 ADC 信号链本身任何器件的增益或相位不匹配。AD9262 的集成正交误差校正(QEC)算法会尝试测量并校正 I 与 Q 信号路径的振幅和相位不平衡,以实现单靠模拟途径无法实现的更高水平镜像抑制。直流校正是 AD9262 QEC 功能的一部分,它在 DC 条件下应用一个陷波滤波器,以消除基带信号中的 LO 转 RF 泄漏和直流失调。

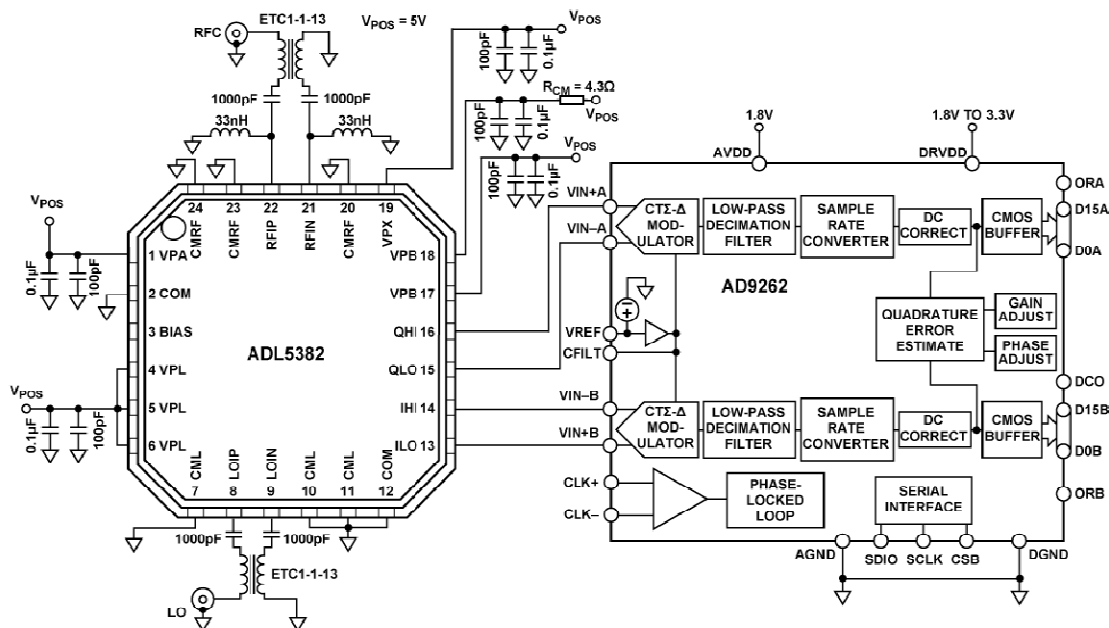


图1 直接射频到比特流应用中 ADL5382 与 AD9262 之间的接口(原理示意图,所有连接和去耦均未显示)

电路描述

图1显示了这种双芯片解决方案,它只需极少的支持电路,便可执行从射频到比特流的直接下变频转换。ADL5382 支持 700 MHz~2.7 GHz 的 LO 和 RF 频率范围。LO 和 RF 端口应通过巴伦以差分方式驱动,推荐的巴伦为 Mini Circuits TC1-1-13+。LO 和 RF 输入针对 50 Ω 宽带匹配而设计,应采用 1 000 pF 电容实现交流耦合。另外,必须将以地为参考的扼流圈电感与 RFIP 和 RFIN 相连(推荐值为 33 nH, Coilcraft 0603CS-33NX),以提供适当的偏置。扼流圈电感用于提供极低电阻的对地直流路径,以及在 RF 频率时提供高交流阻抗,从而不影响 RF 输入阻抗。

ADL5382 的 I/Q 输出可以直接与 AD9262 的 ADC 输入相连。这种无缝接口可通过连续时间 Σ - Δ 输入结构来实现。与传统的开关电容设计不同,AD9262 为阻性输入。VIN+ 与 VIN- 引脚之间的差分输入阻抗为固定的 1 000 Ω 电阻。这一高输入阻抗可进一步优化 ADL5382 的线性输入接口。此外,连续时间 Σ - Δ 架构本身拥有抗混叠功能。因此,ADL5382 与 AD9262 之间可以不需要滤波器网络。根据应用和系统设计要求,对于较大的带外阻塞器,可能需要使用低阶修平滤波器。

外部时钟输入或集成的整数 N 分频 PLL 提供过采样连续时间 Σ - Δ 调制器所需的 640 MHz

第二部分 模数转换器(ADC)应用电路

内部时钟。片内抽取滤波器和采样速率转换器可将调制器数据速率从 640 MSPS 降至用户定义的数据速率(30 MSPS~160 MSPS),从而实现更高效、更直接的接口。

ADL5382 与 AD9262 接口时的一个重要考量,就是要实现 AD9262 的通道 A 和通道 B 输入所要求的适当共模电平。AD9262 的 V_{INxA}/V_{INxB} 输入引脚要求 1.8 V 的共模电压,而 ADL5382 的 I/Q 输出的共模电压为 $V_{POS}-2.8\text{ V}$ 。 V_{POS} 为 ADL5382 的正电源电压,其标称值为 +5 V。ADL5382 与 AD9262 之间要达到同等的共模电平,需将一个串联电阻 R_{CM} 放在 V_{POS} 与 ADL5382 的引脚 18 之间。引脚 18 规定了 I/Q 输出的共模电压,因此,在 $V_{POS}=5\text{ V}$ 时,要实现 1.8 V 共模电压,它的理想值为 4.6 V。该串联电阻应设置为较低的 4.3 Ω 。由于流入引脚 18 的电流为 91 mA,因此该电阻将产生 0.39 V 的压降,而电源电压为 5 V,因此引脚 18 的电压大约为 4.6 V,这样输出共模电压值为所需的 1.8 V。

这种采用 ADL5382 和 AD9262 的射频到比特流整体解决方案可大幅节省印刷电路板空间,易于使用,同时动态性能达到最佳。由于不需要较高阶抗混叠滤波器和驱动器放大器,因此整体设计更为紧凑。此外,ADL5382 和 AD9262 的封装尺寸均很小,可进一步节省印刷电路板空间。ADL5382 提供 24 引脚、4 mm $\times$ 4 mm LFCSP 封装,AD9262 提供 9 mm $\times$ 9 mm LFCSP 封装。由 ADL5382 和 AD9262 构成的完整解决方案在 900 MHz 时的输入 IP3 为 33 dBm,输入 IP2 优于 70 dBm。可用系统带宽为 10 MHz(实信号)或 20 MHz(复信号)。AD9262 的数字输出能够提供 30 MHz~160 MHz 可编程输出数据速率。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031 和 MT-101)。

常见变化

ADL538x 系列解调器与 AD926x 系列连续时间 Σ - Δ 型 ADC 可提供众多 RF 频率范围和数字输出配置选择。根据应用和性能要求,一种配置可能优于另一种配置。解调器的选择包括 ADL5380 和 ADL5382。与 ADL5382 相比,ADL5380 可提供更宽的 RF 频率范围(400 MHz~6 GHz)。不过,必须在线性性能与带宽之间取得平衡。ADL5382 或 ADL5380 均可直接与 AD9262 或 AD9267 接口,以构成完整的射频到比特流双芯片解决方案。AD9262 包含连续时间 Σ - Δ 调制器和后端数字信号处理电路,可提供 30 MSPS~160 MSPS 的 CMOS 输出数据速率。AD9267 仅包含 Σ - Δ 调制器,提供 640 MSPS 的固定 4 位 LVDS 输出数据速率。希望自行调理信号的客户可以选择 AD9267。解调器与 ADC 的组合可提供四种配置,每种配置均有其优势和弱点。因此,需要通过细致的系统分析来确定最适合应用的配置。

基于 24 位 Σ - Δ 型 ADC AD7793 和数字隔离器 ADuM5401 的全隔离输入模块(CN0066)

电路类型: ADC 电路/驱动器; 优化特性: 高分辨率、隔离; 应用: 过程控制

<http://www.analog.com/en/verifiedcircuits/CN0066/vc.html>

电路功能与优势

图 1 所示电路为要求隔离的单电源输入电路设计提供了一种完整的解决方案。AD7793 是一款 24 位 Σ - Δ 型 ADC, 内置片内 PGA, 因而可以直接处理来自传感器的小信号输入。PGA 增益可以设置为 1、2、4、8、16、32、64 或 128。ADuM5401 提供微控制器与输入之间所需的全部信号隔离和电源。本电路还含有标准外部保护功能, 且经过测试和验证, 完全符合 IEC 61000 标准。

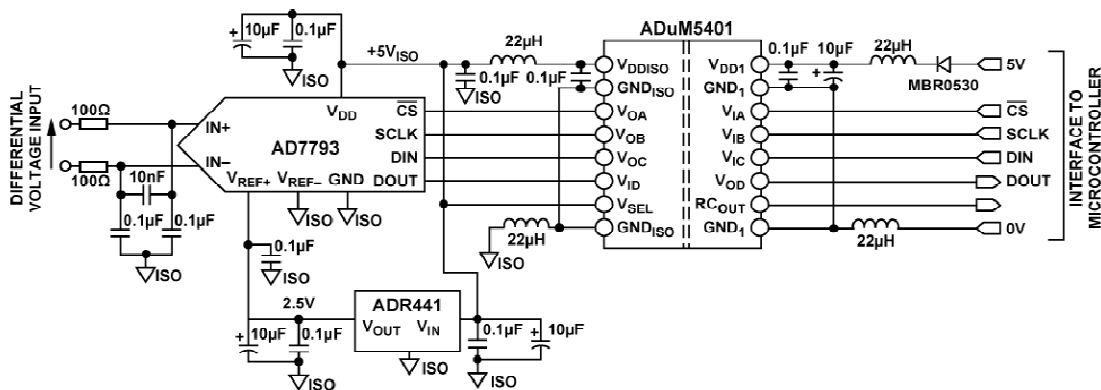


图 1 24 位隔离式单电源输入电路(原理示意图)

电路描述

传感器输出通常是小信号,例如热电偶或 RTD 等。本设计允许将这些小信号输入直接与 AD7793 的输入相连,后者具有最大增益为 128 的内部 PGA。该设计可以用作非环路供电

第二部分 模数转换器(ADC)应用电路

SMART 发射器的完整解决方案。

本电路选择 ADR441 为基准电压源。它具有 0.04% 的出色精度特性,温度漂移最大值为 3 ppm/°C。

ADuM5401 是一款采用 ADI 公司 iCoupler 技术并集成 isoPower 技术的四通道隔离器。它可用在现场端与系统微控制器之间实现隔离,隔离额定值为 2.5 kV(均方根值)。ADuM5401 还集成了 DC-DC 转换器,可在 5 V 或 3.3 V 时提供 500 mW 的稳压隔离电源。本设计利用 ADuM5401 提供的 5 V 电压为输入模块上的所有模拟电路供电。所有 4 条数据线都得到利用:3 条用于发射(/CS、SCLK、DIN),1 条用于接收(DOUT),这些线与标准 SPI 接口相连。

图 2 所示为 2.5 V 基准电压与 AD7793 的输入相连时,其输出性能的直方图。输出端测得的噪声以峰峰分辨率来衡量。20.4 位峰峰分辨率值表示:相对于 ADC 的 24 位分辨率,ADC 输出端有 3.6 位“闪烁噪声”。因此,ADC 的“无噪声”码分辨率为 20.4 位。就对整体系统误差的贡献而言,测得的 3.6 位噪声相对于 ADC 的满量程范围贡献了约 0.000 07% 的误差。AD7793 的积分非线性误差为 0.001 5%。

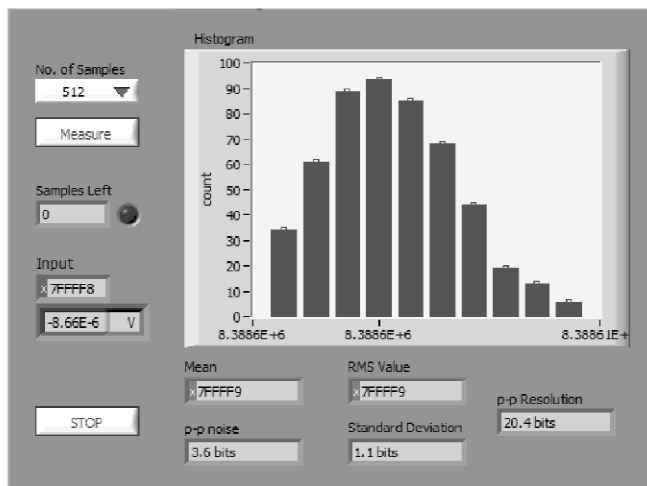


图 2 输入模块直方图(AD7793,512 个样本,数据速率为 4.17 Hz,增益为 1,输入为 2.5 V 基准电压)

本设计还含有外部保护功能(如标准保护二极管和 TVS 器件等),且成功通过测试,符合表 1 所列的 IEC 61000 标准。关于外部保护技术的详细讨论,请参考 Colm Slattery、Derrick Hartmann 和 Li Ke 合作撰写的“PLC 评估板简化工业过程控制系统设计”一文(《模拟对话》,43-04,2009 年 4 月)。

表 1 符合 IEC 标准

测试项目	描 述	结 果
EN & IEC 61000-4-2	静电放电(ESD),±4 kV VCD	最大偏差:0.32%(CH3, Class B)
	静电放电(ESD),±8 kV HCD	最大偏差:0.28%(CH3, Class B)
EN & IEC 61000-4-3	辐射抗扰度 80 MHz ~ 1 GHz(10 V/m),垂直天线极化	最大偏差:0.09%(CH1),0.30%(CH3, Class B)
	辐射抗扰度 80 MHz ~ 1 GHz(10 V/m),水平天线极化	最大偏差:−0.04%(CH1),0.22%(CH3, Class B)
	辐射抗扰度 1.4 GHz ~ 2 GHz(3 V/m),垂直天线极化	最大偏差:0.01%(CH1),−0.09%(CH3, Class B)
	辐射抗扰度 1.4 GHz ~ 2 GHz(3 V/m),水平天线极化	最大偏差:0.01%(CH1),0.09%(CH3, Class B)
EN & IEC 61000-4-4	电快速瞬变(EFT) ±2 kV 电源端口	最大偏差:−0.12%(CH3, Class B)
	电快速瞬变(EFT) ±1 kV 信号端口	最大偏差:−0.02%(CH3, Class A)
EN & IEC 61000-4-5	电源线突波,±0.5 kV	未发生电路板或器件损坏情况,符合 Class B 要求
EN & IEC 61000-4-6	对电源线执行抗扰度测试,10 V/m、5 分钟	最大偏差:0.09%(CH3, Class B)
	对 I/O 电缆执行抗扰度测试,10 V/m、5 分钟	最大偏差:−0.93%(CH3, Class B)
EN & IEC 61000-4-8	磁场抗扰度,水平天线极化	最大偏差:−0.01%(CH3, Class A)
	磁场抗扰度,垂直天线极化	最大偏差:−0.02%(CH3, Class A)

第二部分 模数转换器(ADC)应用电路

基于 24 位 $\Sigma\text{-}\Delta$ 型 ADC AD7793、数字隔离器 ADuM5401 和高性能仪表放大器的全隔离输入模块(CN0067)

电路类型:ADC 电路/驱动器;优化特性:高分辨率、隔离;应用:过程控制

<http://www.analog.com/en/verifiedcircuits/CN0067/vc.html>

电路功能与优势

图 1 所示电路提供一种完整的工业控制输入模块解决方案。该设计适合过程控制可编程逻辑控制器(PLC)和分布式控制系统(DCS)模块,这些模块必须对标准 4 mA~20 mA 电流输入及单极性或双极性输入电压范围进行数字化处理。仪表放大器 AD8220 用来对双极性信号进行电平转换,向 AD7793 ADC 提供 0 V~5 V 输入信号。ADuM5401 提供微控制器与 ADC 之间所需的全部信号隔离和电源。本电路还含有标准外部保护功能,且经过测试和验证,完全符合 IEC 61000 标准。

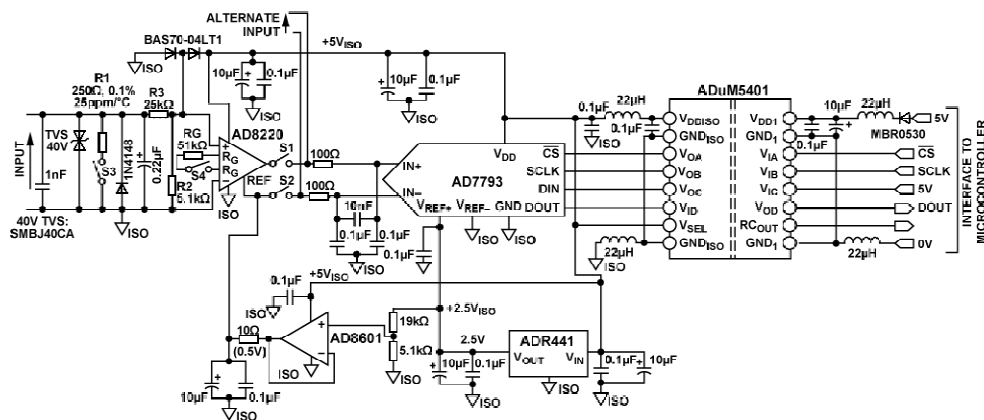


图 1 24 位隔离式工业控制电压输入模块(原理示意图)

电路描述

对于工业控制模块,模拟输入电压和电流范围包括 $\pm 5\text{ V}$ 、 $\pm 10\text{ V}$ 、 $0\text{ V}\sim 5\text{ V}$ 、 $0\text{ V}\sim 10\text{ V}$ 、

4 mA~20 mA 或 0 mA~20 mA。输入端的电阻分压器(R2-R3)用来衰减高压输入,使其符合 AD8220 的最大输入范围(采用+5 V 单电源供电时为-0.1 V~+2.5 V)。AD8220 用来对输入信号进行电平转换,并提供增益,使其符合 AD7793 的输入范围。它还具有这些应用需要的出色共模抑制比(CMRR)。跳线(为清晰起见,图中显示为开关)用来切换硬件中的电流和电压范围,以及设置 AD8220 的增益。例如,当输入设置为接收 4 mA~20 mA 电流时,开关配置为在输入端提供 250 Ω 负载电阻(R1),以提供 5 V 满量程电压。

与 REF 引脚相连的共模信号用来偏置 AD8220 的输出。该基准信号产生自与 AD7793 相同的基准电压源,经过分压后,提供 0.5 V 偏置电压。该偏置电压利用 AD8601 进行缓冲,并与 AD8220 的 REF 引脚相连。AD8220 的 REF 输入应始终采用低阻抗、深度去耦源驱动。

本电路选择 ADR441 为基准电压源。它具有 0.04% 的出色精度特性,温度漂移最大值为 3 ppm/ $^{\circ}\text{C}$ 。

ADuM5401 是一款采用 ADI 公司 iCoupler 技术并集成 isoPower 技术的 4 通道隔离器。它可用在现场端与系统微控制器之间实现隔离,隔离额定值为 2.5 kV(均方根值)。ADuM5401 还集成了 DC-DC 转换器,可在 5 V 或 3.3 V 时提供 500 mW 的稳压隔离电源。本设计利用 ADuM5401 提供的 5 V 电压为输入模块上的所有模拟电路供电。使用 4 条线:3 条用于发射(/CS、SCLK、DIN),1 条用于接收(DOUT),这些线与标准 SPI 接口相连。

图 2 所示为采用 ± 10 V 输入范围连接一个 2.5 V 输入信号时,该输入模块的噪声图。输出端测得的噪声以峰峰分辨率表示。19.2 位峰峰无噪声码分辨率表示:相对于 ADC 的 24 位分辨率,ADC 输出端有 4.8 位“闪烁噪声”。因此,ADC 的无噪声码分辨率为 19.2 位。就对整体系统误差的贡献而言,测得的 4.8 位噪声相对于 ADC 的满量程范围贡献了约 0.0001% 的误差。AD7793 的积分非线性误差为 0.0015%。

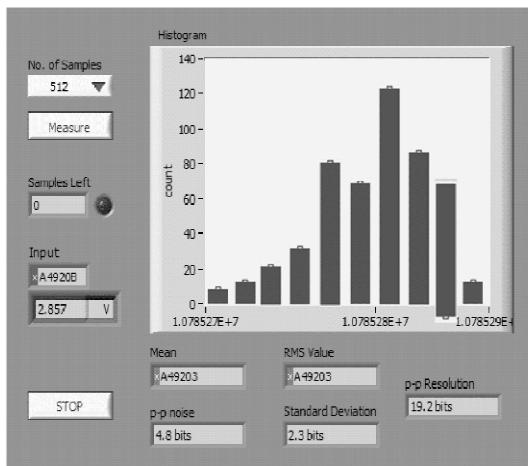


图 2 输入模块直方图(更新速率为 4.7 Hz,增益为 1,输入为 2.5 V 基准电压)

第二部分 模数转换器(ADC)应用电路

本设计还含有外部保护功能(如标准保护二极管和 TVS 器件等),且成功通过测试,符合表 1 所列的 IEC 61000 标准。关于外部保护技术的详细讨论,请参考 Colm Slattery、Derrick Hartmann 和 Li Ke 合作撰写的“PLC 评估板简化工业过程控制系统设计”一文(《模拟对话》, 43-04, 2009 年 4 月)。

表 1 符合 IEC 标准

测试项目	描 述	结 果
EN & IEC 61000-4-2	静电放电 (ESD), ± 4 kV VCD	最大偏差: 0.32% (CH3, Class B)
	静电放电 (ESD), ± 8 kV HCD	最大偏差: 0.28% (CH3, Class B)
EN & IEC 61000-4-3	辐射抗扰度 80 MHz ~ 1 GHz (10 V/m), 垂直天线极化	最大偏差: 0.09% (CH1), 0.30% (CH3, Class B)
	辐射抗扰度 80 MHz ~ 1 GHz (10 V/m), 水平天线极化	最大偏差: -0.04% (CH1), 0.22% (CH3, Class B)
	辐射抗扰度 1.4 GHz ~ 2 GHz (3 V/m), 垂直天线极化	最大偏差: 0.01% (CH1), -0.09% (CH3, Class B)
	辐射抗扰度 1.4 GHz ~ 2 GHz (3 V/m), 水平天线极化	最大偏差: 0.01% (CH1), 0.09% (CH3, Class B)
EN & IEC 61000-4-4	电快速瞬变 (EFT) ± 2 kV 电源端口	最大偏差: -0.12% (CH3, Class B)
	电快速瞬变 (EFT) ± 1 kV 信号端口	最大偏差: -0.02% (CH3, Class A)
EN & IEC 61000-4-5	电源线突波, ± 0.5 kV	未发生电路板或器件损坏情况, 符合 Class B 要求
EN & IEC 61000-4-6	对电源线执行抗扰度测试, 10 V/m, 5 分钟	最大偏差: 0.09% (CH3, Class B)
	对 I/O 电缆执行抗扰度测试, 10 V/m, 5 分钟	最大偏差: -0.93% (CH3, Class B)
EN & IEC 61000-4-8	磁场抗扰度, 水平天线极化	最大偏差: -0.01% (CH3, Class A)
	磁场抗扰度, 垂直天线极化	最大偏差: -0.02% (CH3, Class A)

利用精密模拟微控制器 AD μ C7061 和外部 RTD 构建基于 USB 的温度监控器(CN0075)

电路类型:ADC 电路/驱动器、滤波、接口、电源;优化特性:高精度、高分辨率、低噪声和低失真、温度稳定性;应用:楼宇控制、仪器仪表、计量、过程控制

<http://www.analog.com/en/verifiedcircuits/CN0075/vc.html>

电路功能与优势

图 1 所示电路显示如何在精密 RTD 温度监控应用中使用精密模拟微控制器 AD μ C7061。AD μ C7061 集成双通道 24 位 Σ - Δ ADC、双通道可编程电流源、14 位 DAC、1.2 V 内部基准电压源、ARM7 内核、32 KB 闪存、4 KB SRAM 以及各种数字外设,例如 UART、定时器、SPI 和 I²C 接口等。它与一个 100 Ω RTD 相连。

111

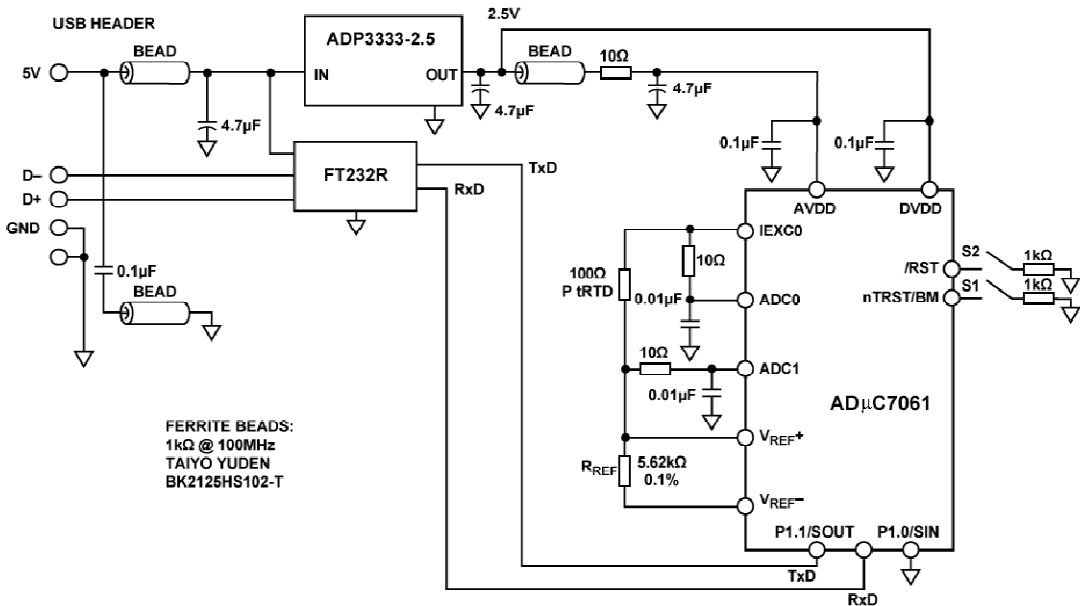


图 1 具有 RTD 接口、用作温度监控器控制器的 AD μ C7061(原理示意图,所有连接均未显示)

第二部分 模数转换器(ADC)应用电路

在源代码中,ADC 采样速率选择 100 Hz。当 ADC 输入 PGA 的增益配置为 32 时,ADuC7061 的无噪声分辨率大于 18 位。

电路描述

图 1 所示电路完全通过 USB 接口供电。利用 2.5 V 低压差线性稳压器 ADP3333,可将 USB 接口提供的 5 V 电源调节至 2.5 V,进而向 ADuC7061 提供 DVDD 电压。AD μ C7061 的 AVDD 电源经过额外滤波处理,如图所示。在线性稳压器的输入端也放置一个滤波器,对 USB 电源进行滤波。

本应用中用到 AD μ C7061 的下列特性:

- 内置可编程增益放大器(PGA)的 24 位 Σ - Δ 型主 ADC;PGA 的增益在本应用的软件中设置为 32。
- 可编程激励电流源,用来强制受控电流流经 RTD;双通道电流源可在 $0\ \mu\text{A}\sim 2\ \text{mA}$ 范围内以 $200\ \mu\text{A}$ 步进配置。本例设置为 $200\ \mu\text{A}$ 。
- AD μ C7061 中 ADC 的外部基准电压源;对于本应用,我们采用比率式设置,将一个外部基准电阻(R_{REF})连接在外部 $V_{\text{REF}+}$ 和 $V_{\text{REF}-}$ 引脚上。或者,也可以在 ADuC7061 中提供 1.2 V 内部基准电压源。
- ARM7TDMI 内核;功能强大的 16/32 位 ARM7 内核集成了 32 KB 闪存和 SRAM 存储器,用来运行用户代码,可配置并控制 ADC,通过 RTD 处理 ADC 转换,以及控制 UART/USB 接口的通信。
- UART;UART 用作与 PC 主机的通信接口。
- 两个外部开关用来强制该器件进入闪存引导模式;使 S1 处于低电平,同时切换 S2,AD μ C7061 将进入引导模式,而不是正常的用户模式。在引导模式下,通过 UART 接口可以对内部闪存重新编程。

本电路使用的 RTD 为 $100\ \Omega$ 铂 RTD,型号为 Enercorp PCS 1.1503.1。它采用 0805 表贴封装,温度变化率为 $0.385\ \Omega/^{\circ}\text{C}$ 。

请注意,基准电阻 R_{REF} 应为精密 $5.62\ \text{k}\Omega$ ($\pm 0.1\%$) 电阻。

AD μ C7061 的 USB 接口通过 FT232R UART 转 USB 收发器实现,它将 USB 信号直接转换为 UART。

除图 1 所示的去耦外,USB 电缆本身还应采用铁氧体磁珠来增强 EMI/RFI 保护功能。本电路所用铁氧体磁珠为 Taiyo Yuden #BK2125HS102-T,它在 100 MHz 时的阻抗为 $1\ 000\ \Omega$ 。

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的迷团”、教程 MT-101——“去耦技术”以及 AD μ C7061 评估板布局)。

代码说明

用于测试本电路的源代码可从以下网址下载(zip 压缩文件):

www.analog.com/cn0075_source。

UART 配置为波特率 9600、8 数据位、无极性、无流量控制。如果本电路直接与 PC 相连,则可以使用“超级终端”(HyperTerminal)等通信端口查看程序来查看该程序发送给 UART 的结果(请参考图 2)。源代码附有注释说明,方便了解、使用。

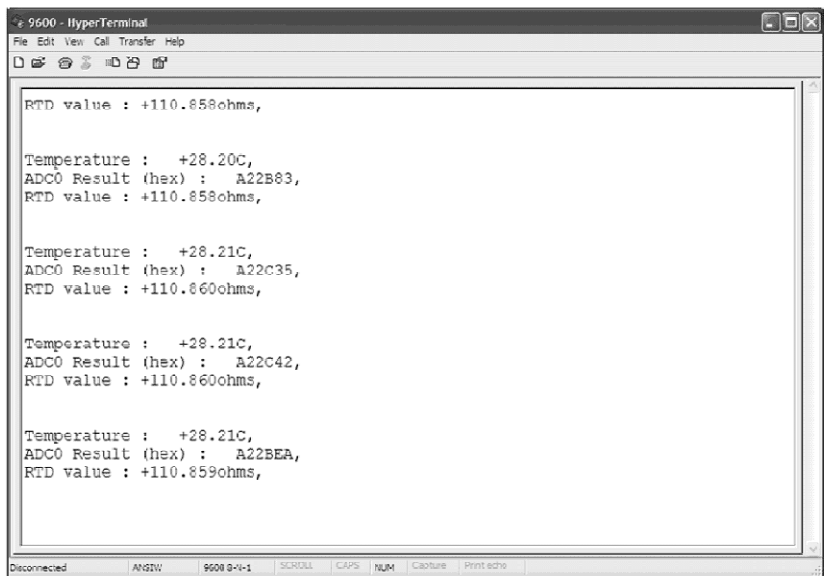


图 2 “超级终端”通信端口查看程序的输出

欲了解有关线性化和实现最佳电路性能的详细信息,请参考应用笔记 AN-0970:“利用 AD μ C706x 微控制器实现 RTD 接口和线性化”(格式:pdf,大小:341 字节)。

常见变化

ADP120-2.5 可以代替 ADP3333-2.5,前者具有更宽的工作温度范围($-40^{\circ}\text{C}\sim+125^{\circ}\text{C}$),功耗更低(典型值为 $20\mu\text{A}$,而后者为 $70\mu\text{A}$),但最大输入电压较低(前者为 5.5V ,后者为 12V)。如果微控制器上需要更多 GPIO 引脚,则可以选择采用 48-LFCSP 或 48-LQFP 封装的 AD μ C7060。请注意,AD μ C7060/AD μ C7061 可以通过标准 JTAG 接口编程或调试。对于标准 UART 至 RS-232 接口,可以用 ADM3202 等器件代替 FT232R 收发器,前者需采用 3V 电源供电。

第二部分 模数转换器(ADC)应用电路

16 位、6 MSPS PulSAR ADC AD7625 的高速、精密、差分交流耦合驱动电路(CN0080)

<http://www.analog.com/zh/verifiedcircuits/CN0080/vc.html>

电路功能与优势

图 1 所示电路提供一种用来驱动 16 位、6 MSPS PulSAR 差分 ADC AD7625 的交流耦合差分输入信号的方法。该电路能够提供充足的建立时间和低失真,从而确保 AD7625 实现最高性能。它利用 AD7625 的缓冲 VCM 输出电压来设置各放大器的共模电平。

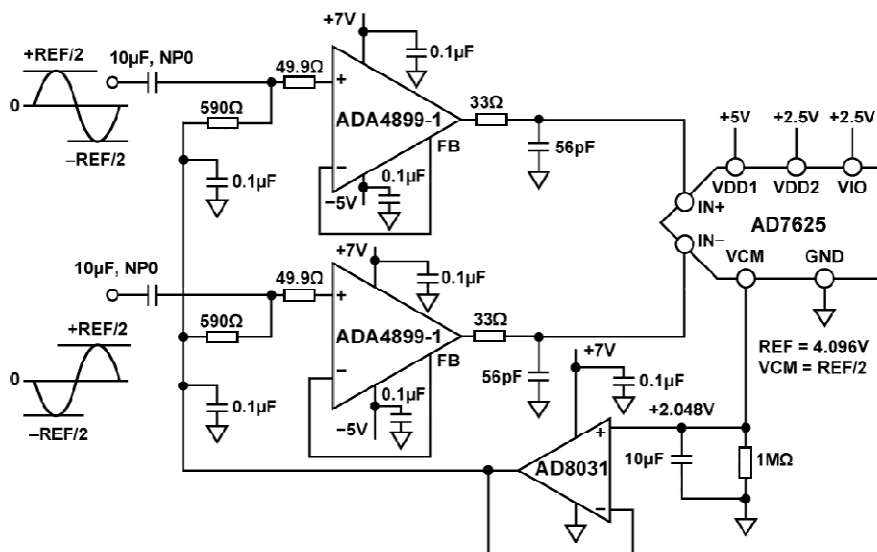


图 1 AD7625 ADC 的交流耦合差分驱动电路(原理示意图,所有连接和去耦均未显示)

电路描述

AD7625 所施加的信号源应当经过缓冲,以便驱动 AD7625 开关电容前端,并保持低失

真。各输入端利用 ADA4899-1 提供所需的驱动、失真和建立时间,使 16 位、6 MSPS ADC AD7625 实现最高性能。

图 1 显示,差分交流耦合源提供的信号彼此之间相位相差 180° ,各输入的电压摆幅接近地电压。测试设置通过 Audio Precision AP2700 系列发生器来产生差分输入信号。利用 2 个 $10\ \mu\text{F}$ NP0 电容将信号耦合至驱动器电路。2 个放大器 ADA4899-1 采用单位增益同相配置相连(ADA4899-1 为单位增益稳定型),以便调理 AD7625 的模拟输入,从而与转换器开关电容瞬变实现充分隔离,同时设置正确的共模输入电压。对于 AD7625,共模电压为内部基准电压的一半,即 $\text{REF}/2$,其中 $\text{REF} = 4.096\ \text{V}$ 。

AD7625 的 VCM 输出引脚很有用,可以提供 AD7625 内部所用的一半基准电压。该 VCM 输出利用轨到轨放大器 AD8031 进行缓冲,从而为模拟输入放大器提供精密共模电压。

请注意,ADA4899-1 的反馈引脚(FB)与其输出引脚内部相连,从而使寄生电容和电感达到最小。ADA4899-1 还有一个散热用裸露焊盘,应将其与接地层进行电气连接。

为了在运算放大器 ADA4899-1 输出为 $+4.096\ \text{V}$ 和 $0\ \text{V}$ 时提供充足的裕量,两个器件均采用 $+7\ \text{V}$ 和 $-5\ \text{V}$ 电源供电。由于放大器与 ADC 以不同电源电压工作,因此如教程 MT-036 所述,ADC 输入端可能需要保护电路。

为了使本文所讨论的电路达到理想的性能,必须采用出色的布局、接地和去耦技术(请参考教程 MT-031 和教程 MT-101)。至少应采用 4 层 PCB:一层为接地层,一层为电源层,另 2 层为信号层。AD7625 数据手册中也有该器件布局和去耦做法的相关说明。

图 2 和图 3 显示利用该电路所获得的出色失真与噪声性能。

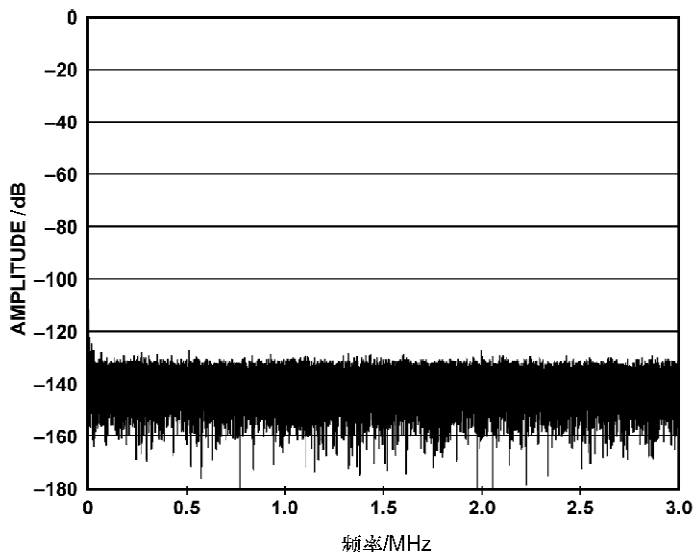


图 2 2 kHz 输入信号音和 6 MSPS 采样速率时的 FFT 输出

第二部分 模数转换器(ADC)应用电路

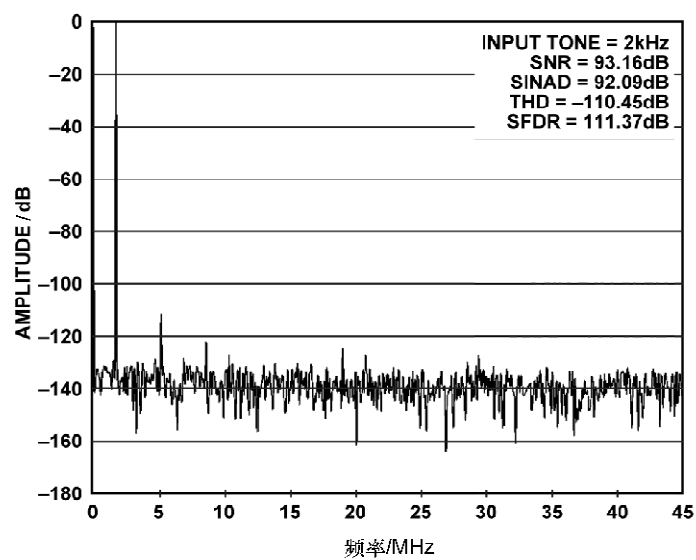


图3 2 kHz 输入信号音和 6 MSPS 采样速率时 FFT 的展开图

电容数字转换器(CDC) AD7150 用于近程传感应用(CN0095)

<http://www.analog.com/zh/verifiedcircuits/CN0095/vc.html>

电路功能与优势

图 1 所示电路为利用电容数字转换器(CDC) AD7150 的近程传感应用开发提供了一个基础。

AD7150 CDC 测量两个电极之间的电容,并将测量结果与一个阈值相比较;该阈值可以是固定值,也可以由片内自适应阈值算法引擎动态调整。

如果输入电容发生改变(例如手靠近过来),就会设置一个输出标志,指示电容已超过阈值,表明有物体接近。

湿度或温度等环境变化可能会导致传感电容缓慢变化,而利用该片内自适应阈值算法引擎,AD7150 便能适应这种变化,而不会丧失近程传感的能力。

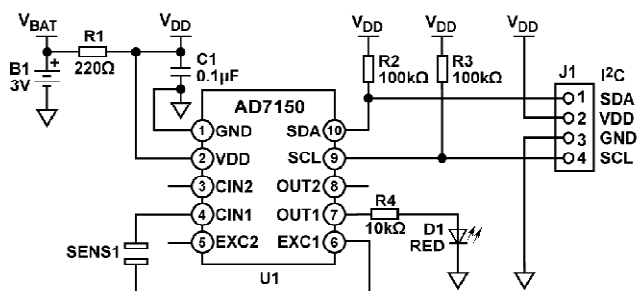


图 1 AD7150 作为近程检测器独立工作

电路描述

采用 AD7150 独立工作的近程传感应用只需非常少的外围元件,如图 1 所示。该电路需要一个电源电压(电池 B1)、对电源电压进行一些滤波处理(R1、C1)以及 I²C 兼容 I/O 引脚上较弱的上拉电阻(R2、R3)。如果 AD7150 检测到有物体接近(例如手),红色 LED D1 将提供

第二部分 模数转换器(ADC)应用电路

视觉指示。该电路需采用一个容性传感元件(SENS1),它可以简单地由 FR4 PCB 上的两片轨道组成,如图 2 所示。

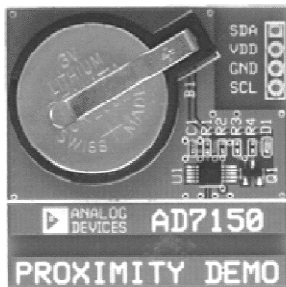


图 2 AD7150 近程检测器演示板

常见变化

AD7150 近程电路的变化形式取决于环境和目标应用。例如,汽车应用必须能够承受系统级的较高水平 EMC 噪声和瞬变脉冲。因此,此类应用要求设计须适合恶劣的电气和物理环境。

AD7150 独特的浮地式电容传感器测量设计允许将一个滤波器结构放在容性前端中。该滤波器结构(R1 至 R6、C1 至 C6)如图 3 所示,可滤除耦合到传感器电极中的噪声。可选网络由 R7、R8、C7 和 C8 组成,可防止来自外部 I²C 兼容接口的噪声回耦至电路中。

AD7150 经过大量的 EMC 测试。AD7150 EMC 性能的测试结果可参考应用笔记 AN-1011:“AD7150 的 EMC 保护”。

用来驱动容性传感器的激励电压(EXC1、EXC2)由 AD7150 内部电路产生,这些电路由 VDD 供电。因此,高噪声电源电压会在容性输入端产生干扰噪声信号。

图 3 所示的电压供应电路使用 ADP1720 LDO(3.3 V 工作模式)滤除电池噪声,并抑制汽车应用中的瞬变脉冲。

如果 AD7150 的输出未与微控制器直接相连,则可能需要调理,以便转换电平和/或信号极性。OUT1 和 OUT2 的典型调理电路如图 3 所示。DMOS FET(Q1 和 Q2)充当开漏输出驱动器,27 V 压敏电阻(V1 和 V2)则可保护电路不受较大外部瞬变影响。

当 AD7150 与微控制器相连时,通过 I²C 兼容接口,片内自适应阈值算法引擎所用的一些寄存器可通过编程来实现上电默认设置以外的其他设置,因而该器件适合要求不同的各种应用。欲了解更多信息,请参考 AD7150 数据手册。

表 1 和表 2 显示在不同灵敏度和容性输入范围设置条件下,车门把手演示板的典型近程性能。

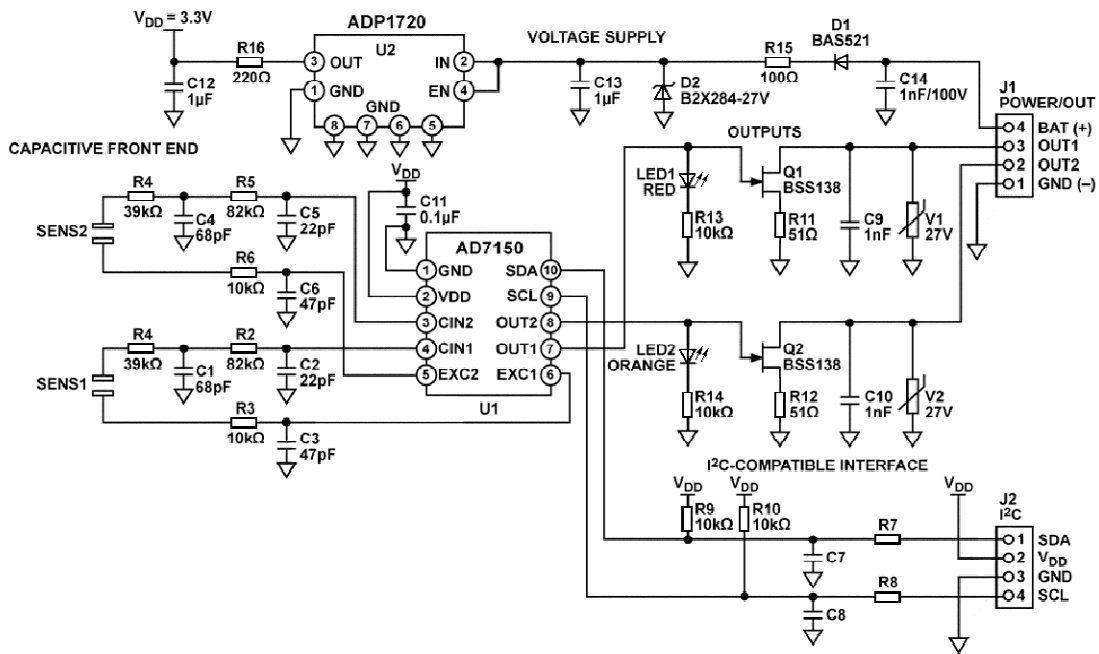


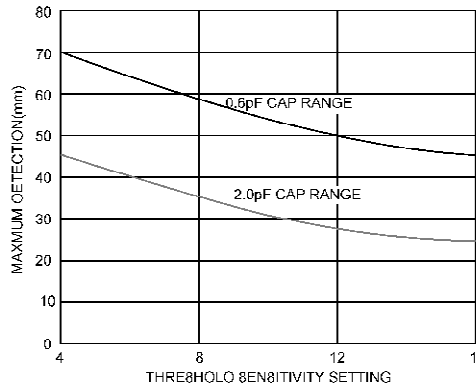
图 3 AD7150 在车门把手应用中独立工作

表 1 车门把手演示板上传感器 1 的典型近程性能

Cap Range	Sensitivity Setting	Proximity Max/mm	
0.5 pF	4	38	
	8	31	
	12	27	
	16	24	
2.0 pF	4	25	
	8	17	
	12	12	
	16	10	

第二部分 模数转换器(ADC)应用电路

表 2 车门把手演示板上传感器 2 的典型近程性能

Cap Range	Sensitivity Setting	Proximity Max/mm	 The graph plots Maximum Detection (mm) on the y-axis (0 to 80) against Threshold Sensitivity Setting on the x-axis (4 to 16). Two curves are shown: one for 0.5pF CAP RANGE (upper curve) and one for 2.0pF CAP RANGE (lower curve). Both curves show a decreasing trend as the sensitivity setting increases.
0.5 pF	4	70	
	8	58	
	12	50	
	16	45	
2.0 pF	4	45	
	8	35	
	12	28	
	16	24	

AD7150 独特的浮地式电容传感器测量设计使它可耐受对地寄生电容。因此,可以使用接地层来屏蔽容性前端信号,使之不受片上其他模拟或数字信号的影响,或者彼此不会相互影响。图 4 所示为 AD7150 车门把手演示板,其中演示板上传感器 2 的整个顶层上有一个接地层,可防止当人靠在汽车门把手上进行近程检测。传感器电极置于底层,与所示的传感器 1 电极放置方式相同。因此,传感器 2 只会在手接近车门把手后面时进行近程检测。



图 4 AD7150 车门把手演示板

121

电路功能与优势

AD8331/AD8332/AD8334 分别是单通道/双通道/4 通道、超低噪声、线性 dB 可变增益放大器(VGA),针对超声系统进行了优化,可以用作低噪声可变增益元件,工作频率最高达 120 MHz。

各通道内置一个超低噪声前置放大器(LNA)、一个 48 dB 增益范围的 X-AMP® VGA 以及一个具有可调输出限制功能的可选增益后置放大器。LNA 增益为 19 dB,具有单端输入和差分输出。LNA 输入阻抗可以利用一个电阻来调节,以便与信号源相匹配,且不影响噪声性能。

第二部分 模数转换器(ADC)应用电路

VGA 的 48 dB 增益范围使这些器件适合各种不同的应用。带宽在整个增益范围内可保持出色的一致性。对于 40 mV~1 V 范围内的控制电压,增益控制接口可提供精确的 50 dB/V 线性 dB 调整。通过工厂调整可确保器件间及通道间具有出色的增益匹配特性。

电路描述

VGA 和现代 ADC 的功能已远远超越早期 ADC 设计所用的传统运算放大器。在本例所用的 VGA 中,增益由外部控制。针对 10 位或 12 位转换器映射的增益值可通过引脚选择,低噪声级的阻抗则可通过一个串联 R-C 网络调整,以获得各种不同的阻抗值。借助简单的引脚搭接便可使用高速转换器产品。

图 1 所示电路展现了典型 VGA 与 ADC 的互连情况。对于本例,AD8331 VGA 与 AD9215 ADC 在频率范围和差分接口匹配方面兼容。为简明起见,图中未显示电源去耦。

AD8331 内置一个低噪声前置放大器,后接一个差分衰减器和增益级。此 VGA 仅需 5 V 单电源供电。ADC 的低噪声 3 V 电源可由与 5 V 电源相连的 LDO 提供,例如 ADP3339。该 VGA 的差分输出用于驱动具有差分输入的 ADC,其输入范围为 1 V 峰峰值至约 4.5 V 峰峰值。AD9215 的输入范围可以设置在 1 V 峰峰值差分与 2 V 峰峰值差分之间。对于本电路,ADC 输入范围设置为 2 V 峰峰值差分。

与大多数单电源器件一样,AD8331 需要一个电压为供电电压中间值的内部基准电压源,用于一对镜像放大器,它可在输出端(折合到共模电压 CMV)提供相等但极性相反的信号。关于此功能的更多信息,请参考 AD8331 数据手册。VGA 的引脚 11 (VCM)既可以作为输入,也可以作为输出。作为输出时,VCM 电路可以在引脚 11 上进行去耦,或者可以通过一个电压源驱动该引脚,以修改共模电压的值,从而适应具有不同输入范围的各种 ADC。如果保持浮地,VCM 电压将为电源电压的一半,这对于交流耦合应用是最佳值。

引脚 12 (CLMP)将输出摆幅箝位在 ADC 差分输入的限制内,从而避免出现可能会严重影响转换器的过驱问题。利用一个简单的电阻控制箝位幅度。如果 CLMP 引脚上没有任何连接,则箝位电压为以 2.5 V 共模电压为中心的差分 4.5 V 峰峰值。

测试波形选择 1 MHz 正弦波,利用 ADC Analyzer 软件恢复的波形如图 2 所示。采样频率为 65 MSPS,对应于 AD9215 的 65 MSPS 版本。LNA 输入信号为 70 mV 峰峰值,经过外部低通和高通滤波器处理,可滤除信号发生器的杂散。VGA 增益为 29 dB,可将信号放大到大约 ADC 满量程输入电压的一半。VGA 与 ADC 之间的高通和低通滤波组合可衰减 50 kHz 以下的低频噪声(33 Ω 和 100 nF 可产生 48 kHz 的低频截止频率),以及 100 MHz 以上的频率(42 pF 和 33 Ω 可产生 114 MHz 的高频截止频率)。

通过减小 LNA 输入端以及 LNA 与 VGA 输入端之间的串联电容值,可以进一步实现高通滤波。

如果 VOH 和 VOL 上的 PCB 走线杂散电容约超过 25 pF,则可能需要一个输出去耦网络,它由 100 Ω 固定电阻与 AD8331 各输出端串联插入的一个铁氧体磁珠并联组成。否则,便

不需要这一网络。

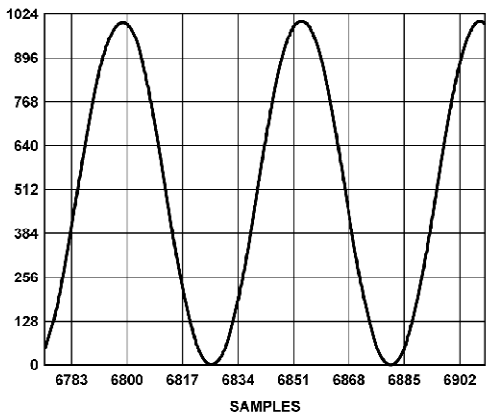


图 2 重建的满量程 2 V 峰峰值 1 MHz 正弦波,采样速率为 65 MSPS

大部分现代 ADC 都可以通过引脚接入内部基准电压源。AD9215 的内部基准电压为 1 V,外部电阻使共模输入电压偏置 3 V 电源电压的一半。

数据捕捉板与笔记本电脑接口。ADC Analyzer 软件可启动转换器,并提供波形或 FFT 显示。关于 AD9215 配置的详细信息,请参考 AD9215 数据手册。

图 3 是该测试设置的简化框图。评估板上装有一个 20 引脚、双排接头,它与转换器接口板上的连接器一半相结合。评估板由标准笔记本电脑上运行的 ADC Analyzer 软件进行控制。

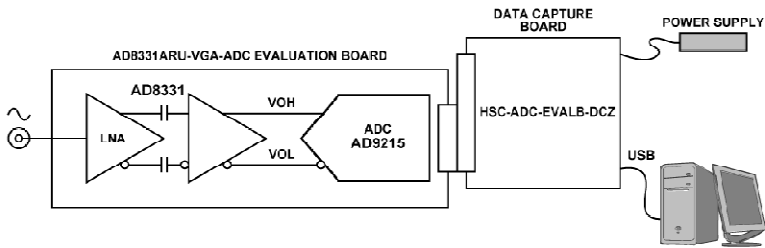


图 3 测试配置框图

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

常见变化

其他单通道、10 位 ADC 包括 AD9214(适合较低输入频率)或 AD9411(适合较高采样速度应用)。

第二部分 模数转换器(ADC)应用电路

利用差动放大器 AD629、运算放大器 AD8603、基准电压源 AD780 和 12 位 ADC AD7453 等单电源器件测量 -48 V 高端电流(CN0100)

<http://www.analog.com/zh/verifiedcircuits/CN0100/vc.html>

电路功能与优势

-48 V 供电轨广泛用于无线基站和电信设备中。用于网络中央交换局时,它可以在 -48 V ~ -60 V 之间变化。测量该电压下的电流时,通常需要采用双电源(例如 ± 15 V)供电的器件。一般而言,只有直接与 -48 V 供电轨接口的前端调理放大器使用双电源,系统其余部分则采用单电源供电。不过,去掉负电源可以简化电路、降低成本。图 1 所示电路使用 AD629 和 AD8603,仅采用正电源供电,但也能测量 -48 V ~ -60 V 时的电流。

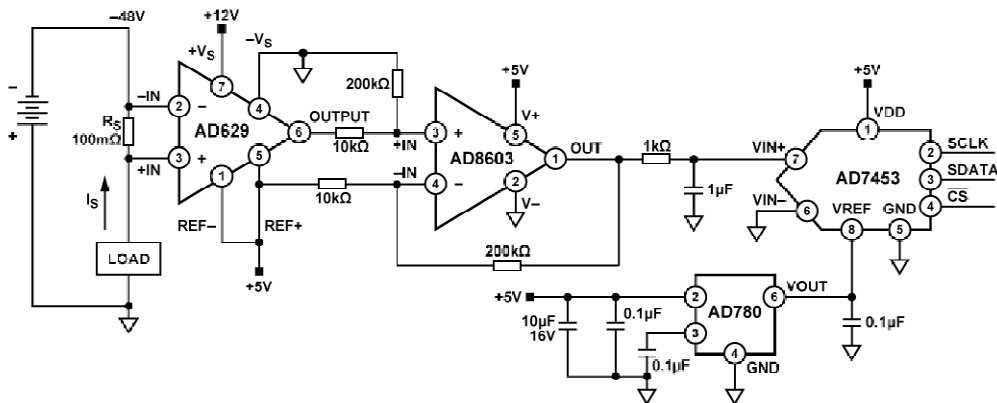


图 1 测量 -48 V 电流的电路(原理示意图)

与低端电流检测相比,高端电流检测可以抑制接地噪声,并能在工作期间检测短路状况。

电路描述

本电路使用差动放大器 AD629 调理超出其电源的电压。最小和最大容许输入共模电压

由下列公式确定:

$$V_{\text{COM_MAX}} = 20 \times (+V_s - 1.2) - 19 \times V_{\text{REF}}$$

$$V_{\text{COM_MIN}} = 20 \times (-V_s + 1.2) - 19 \times V_{\text{REF}}$$

当 $V_{\text{REF}} = +5 \text{ V}$ 、 $+V_s = 12 \text{ V}$ 且 $-V_s = 0 \text{ V}$ 时, AD629 共模输入范围为 -71 V 至 $+121 \text{ V}$, 足以涵盖 -48 V 供电轨的整个预期范围。差动放大器 AD629 检测差分电压 $I_s \times R_s$, 它由流经分流电阻的电流产生。AD629 具有固定增益 1, 因此其输出电压等于 $I_s \times R_s + V_{\text{REF}}$ 。

分流电阻为 $100 \text{ m}\Omega$, 容差为 0.1% , 最大额定功率为 1 W 。选择分流电阻时, 电流测量精度和自发热效应均应考虑。

AD8603 配置为减法器, 因而能抑制 5 V 共模电压, 并放大目标信号 $I_s \times R_s$ 。该信号放大 20 倍, 以配合 AD7453 ADC 的 2.5 V 满量程输入范围。ADC 的满量程 2.5 V 输入信号对应于一 48 V 电源的 1.25 A 电流。选择 AD8603 的原因是其具有低输入偏置电流、低失调漂移以及轨到轨输入和输出特性。轨到轨输出使得 AD8603 能够与 ADC 共用同一电源。应当注意, 由于存在输出级, AD8603 的输出只能降至地以上约 50 mV , 对应的输入电流 I_s 约为 25 mA 。因此, 本电路无法测量约低于 25 mA 的电流。不过, 通常并不要求以高精度测量非常低的电流。

构成减法器的四个电阻的比率必须匹配, 才能获得最大共模抑制 (CMR) 性能。在这一级中, 减法器必须抑制 AD629 的 5 V 共模信号。

使用 12 位 ADC AD7453 的原因在于其具有伪差分输入, 能够简化 AD8603 与 ADC 的接口。此外, 该 ADC 采用小尺寸封装, 成本低, 因此适合对成本敏感或尺寸受限的应用。

AD780 精度高且易于使用, 所以 12 位 ADC AD7453 选其作为基准电压源。

我们已针对 -48 V 和 -60 V 供电轨对本电路进行了测试, 测得的数字化输出电压与电流的函数关系如图 2 所示。从图中可以看出, 实际值与预期值高度相关, 并且本电路在不同共模电压下均具有良好的线性。

AD629 的 CMR 引起的误差最大。总失调误差会被放大 20 倍, 即差动放大器 AD8603 的信号增益, 因此可能高达 156 mV (折合到 AD8603 输出端)。

另外, 由计算可知, 输入差动放大器的 CMR 对于实现低失调非常重要。如果该电流检测电路用在室外, 则温度特性 (初始增益漂移、失调电压漂移和整个温度范围内的 CMR) 十分重要, AD629 将是此类应用的理想之选。

AD8603 的失调电压 (最大值为 0.3 mV) 和偏置电流 (1 pA) 会引起一定的误差。当噪声增益为 21 时, 它产生的最大输出失调误差约为 6.3 mV 。最大总输出失调误差为 AD629 (156 mV) 和 AD8603 (6.3 mV) 各自引起的误差之和, 即 162.3 mV (折合到 AD8603 输出端)。幸运的是, 这一误差可通过系统校准予以消除。

同时, 如果我们采用典型特性值而不是最大值, 则 AD8603 输出端的失调电压约为 45 mV 。

AD629 的失调误差可以利用最大特性值计算, 如表 1 所列。

第二部分 模数转换器(ADC)应用电路

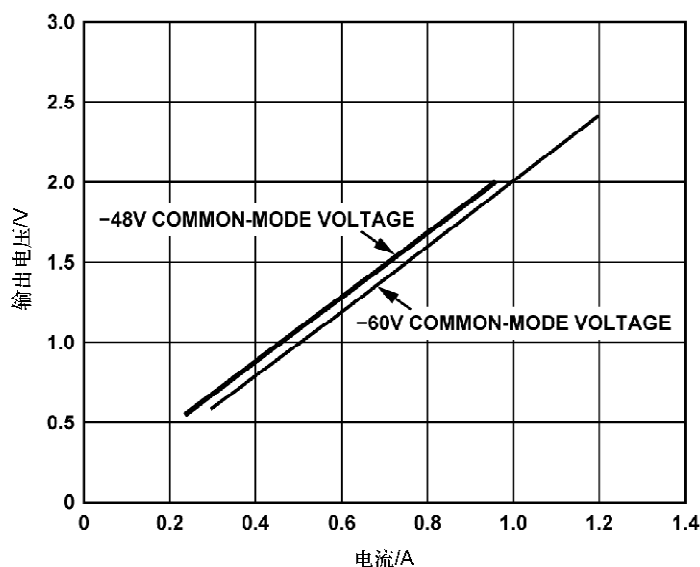


图2 -48 V 和 -60 V 共模电压下数字化输出电压与电流的关系

表1 AD629A 直流误差

初始增益误差	0.05 mV	直流 CMR (77 dB)	6.768 mV
失调电压	1 mV	总失调	7.818 mV

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

常见变化

基准电压源的另一个选择是 ADR361,它具有小尺寸、低功耗和高精度特性。

AD8223 或 AD8226 等集成式仪表放大器可以取代 AD8603,从而省去 AD8603 电路的外部电阻匹配要求。如果增益可以为 1,则也可使用带有集成电阻的 AD8276 等差动放大器代替 AD8603。

AD629B 的 CMR 比 AD629A 高 9 dB,失调电压则为后者的一半,增益误差也几乎为后者的一半,这在无法进行系统校准的情况下至关重要。

如果转换器需要集成度更高的解决方案,则集成 12 位、1 MSPS ADC 的 ADuC70xx 系列 ARM7TDMI 精密模拟微控制器是不错的选择。

利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7190 实现精密电子秤设计 (CN0102)

电路类型:接口; 优化特性:高性能、高分辨率、低噪声和低失真; 应用:工业、仪器仪表
<http://www.analog.com/en/verifiedcircuits/CN0102/vc.html>

电路功能与优势

图 1 所示电路为电子秤系统,采用超低噪声、低漂移、内置 PGA 的 24 位 Σ - Δ 型 ADC AD7190。该器件将大多数系统构建模块置于芯片内,因此能够简化电子秤设计。

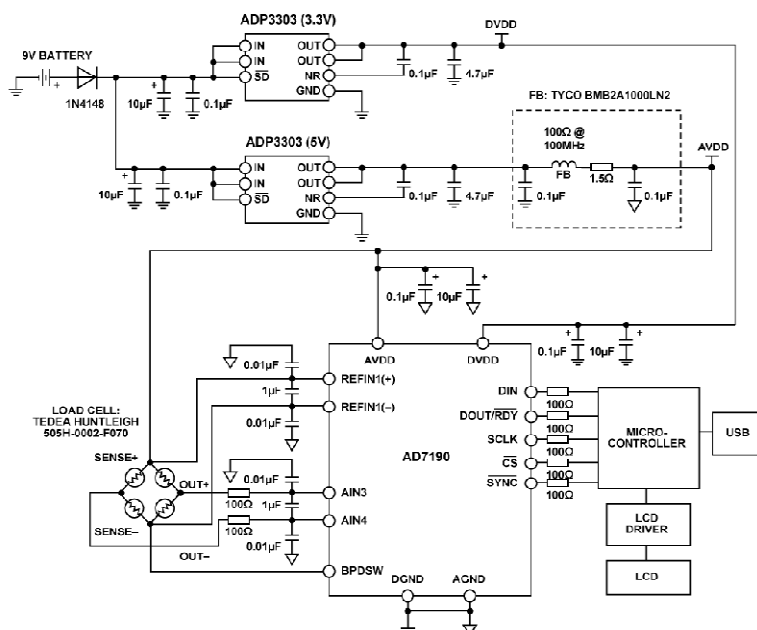


图 1 采用 AD7190 的电子秤系统(原理示意图;未显示所有连接)

在 4.7 Hz~4.8 kHz 的完整输出数据速率范围内,AD7190 均能保持良好的性能,可用于以较低速度工作的电子秤系统,以及料斗秤等较高速电子秤系统。

第二部分 模数转换器(ADC)应用电路

电路描述

AD7190 提供集成式电子秤解决方案,可以直接与称重传感器接口。只需在模拟输入端采用一些滤波器,在基准电压引脚上配置一些电容等外部元件,以满足电磁屏蔽(EMC)要求。来自称重传感器的低电平信号由 AD7190 的内置 PGA 放大。该 PGA 经过编程,以 128 的增益工作。AD7190 的转换结果送至微控制器,将数字信息转换为重量并显示在 LCD 上。

图 2 所示为实际的测试设置。为实现最佳系统性能,该测试设置使用一个 6 线式称重传感器。除激励、接地和 2 个输出连接外,6 线式称重传感器还有 2 个检测引脚。这些检测引脚分别与惠斯登电桥的高端和低端相连。因此,尽管线路电阻会引起压降,但仍能精确测量该电桥上产生的电压。此外,AD7190 具有差分模拟输入,接受差分基准电压。称重传感器差分 SENSE 线路与 AD7190 基准电压输入端相连,可构成一个比率式配置,既不受电源激励电压的低频变化影响,也无需精密基准电压源。如果采用 4 线式称重传感器,则不存在检测引脚,ADC 基准电压引脚将与激励电压和地相连。这种配置中,由于存在线路电阻,激励电压与 SENSE+ 之间将有压降,因此系统不是完全比率式。另外,低端上也会有线路电阻引起的压降。

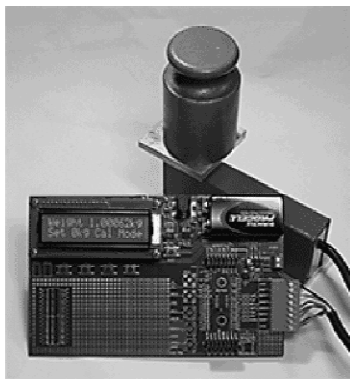


图 2 采用 AD7190 的电子秤系统设置

AD7190 具有单独的模拟电源引脚和数字电源引脚。模拟部分必须采用 5 V 电源供电。数字电源独立于模拟电源,可以为 2.7 V~5.25 V 范围内的任意电压。微控制器采用 3.3 V 电源。因此,DVDD 也采用 3.3 V 电源供电。这样就无需外部电平转换,从而可以简化 ADC 与微控制器之间的接口。

图 3 显示增益等于 128 时,AD7190 在不同输出数据速率下的均方根噪声。此图显示,均方根噪声随着输出数据速率增加而增加。不过,在整个输出数据速率范围内,该器件均能保持良好的噪声性能。

如果使用灵敏度为 2 mV/V 的 2 kg 称重传感器,则激励电压为 5 V 时,来自称重传感器的满量程信号为 10 mV。称重传感器具有相关失调电压或 TARE。此 TARE 的幅度最高可达称重传感器满量程输出信号的 50%。称重传感器还有最高可达满量程±20%的增益误差。一些客户利用 DAC 来消除或抵消 TARE。如果 AD7190 采用 5 V 基准电压,则增益设置为 128 且器件配置为双极性工作模式时,其模拟输入范围等于±40 mV。相对于称重传感器的满量程信号(10 mV)而言,AD7190 的模拟输入范围较宽,这有利于确保称重传感器的失调电压和增益误差不会使 ADC 前端过载。

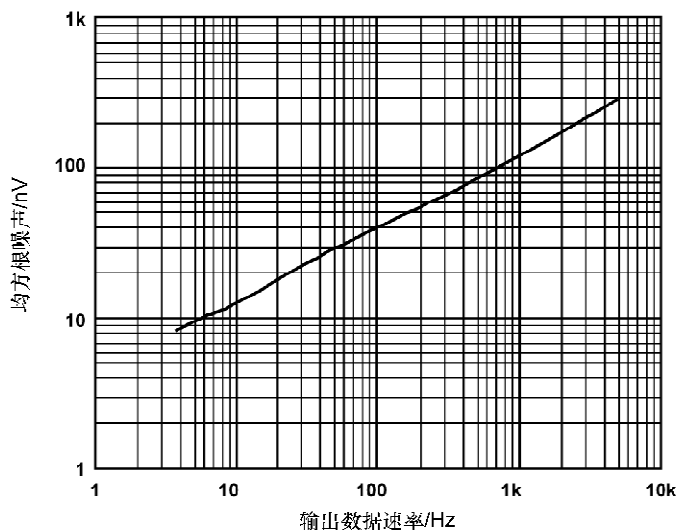


图3 AD7190 在不同输出数据速率下的均方根噪声

当输出数据速率为 4.7 Hz 时,AD7190 的均方根噪声为 8.5 nV。无噪声采样数等于

$$\frac{10 \text{ mV}}{6.6 \times 8.5 \text{ nV}} = 178\,250$$

其中系数 6.6 用来将均方根电压转换为峰峰值电压。因此,以克(g)为单位表示的分辨率等于

$$\frac{2 \text{ kg}}{178\,250} = 0.01 \text{ g}$$

无噪声分辨率等于

$$\log_2(178\,250) = \frac{\log_{10}(178\,250)}{\log_{10}(2)} = 17.4 \text{ bits}$$

在实际操作中,称重传感器本身会引入一定的噪声。AD7190 的漂移也会导致称重传感器发生一定的时间和温度漂移。为确定完整系统的精度,可以将该电子秤通过 USB 连接器与 PC 相连,然后利用 LabVIEW 软件评估电子秤系统的性能。图 4 显示将 1 kg 重物置于称重传感器上并收集 500 次转换结果所测得的输出性能。软件计算出的系统噪声为 12 nV(均方根值)和 88 nV(峰峰值),相当于 113 600 无噪声采样数或 16.8 位无噪声码分辨率。

图 5 显示重量方面的性能。相对于 500 个码,输出的峰峰值变化量为 0.02 g。因此,该电子秤系统的精度达到 0.02 g。

上图所示为连接负荷传感器之后,从 AD7190 回读得到的实际(原始)转换结果。在实际操作中,电子秤系统会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高无噪声采样数,但数据速率会降低。

第二部分 模数转换器(ADC)应用电路

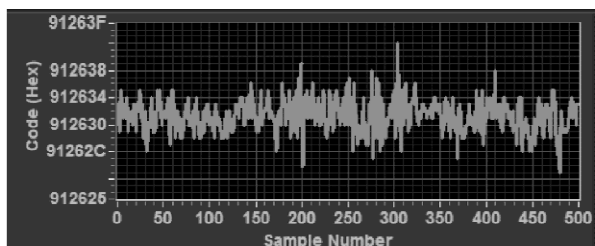


图 4 500 次采样所测得的输出码,显示出噪声的影响

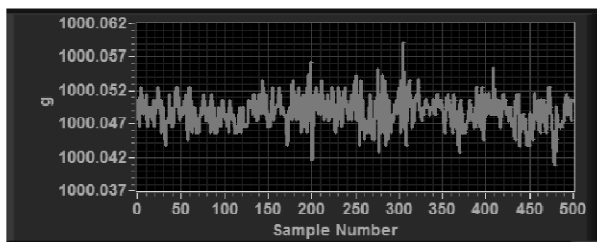


图 5 500 次采样所测得的输出(单位为克),显示出噪声的影响

常见变化

注意:本文的所有噪声规格均相对于 PGA 增益为 128 而言。

AD7190 是一款高精度 ADC,适用于高端电子秤。其他合适的 ADC 有 AD7192 和 AD7191。AD7192 与 AD7190 引脚兼容,但前者的均方根噪声略高。当输出数据速率均为 4.7 Hz 时,AD7192 的均方根噪声为 11 nV,AD7190 的均方根噪声为 8.5 nV。AD7191 是一款引脚可编程器件,具有四种输出数据速率和四种增益设置。由于它具有引脚可编程能力,并且功能较少,因此易于使用。AD7191 的均方根噪声与 AD7192 相同。

AD7799 适用于中端电子秤。当输出数据速率为 4.17 Hz 时,其均方根噪声为 27 nV。

AD7798、AD7781 和 AD7780 均适用于低端电子秤。AD7798 与 AD7799 的功能组合相同。在 4.17 Hz 时,其均方根噪声为 40 nV。AD7780 和 AD7781 均有一路差分模拟输入,并且引脚可编程,输出数据速率可以为 10 Hz 和 17.6 Hz,增益可设置为 1 或 128。当输出数据速率为 10 Hz 时,均方根噪声为 44 nV。

与其他高精度电路一样,必须采用适当的布局、接地和去耦技术。欲了解更多信息,请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”。

采用 PMU AD5522 及 16 位 ADC AD7685 的 ATE 应用参数测量单元和支持器件(CN0104)

电路类型:ADC 电路/驱动器、开关、基准电压源;优化特性:高精度

<http://www.analog.com/en/verifiedcircuits/CN0104/vc.html>

电路功能与优势

图 1 所示电路由一个 4 通道参数测量单元(PMU)和支持器件组成,可用于最少 4 个受测

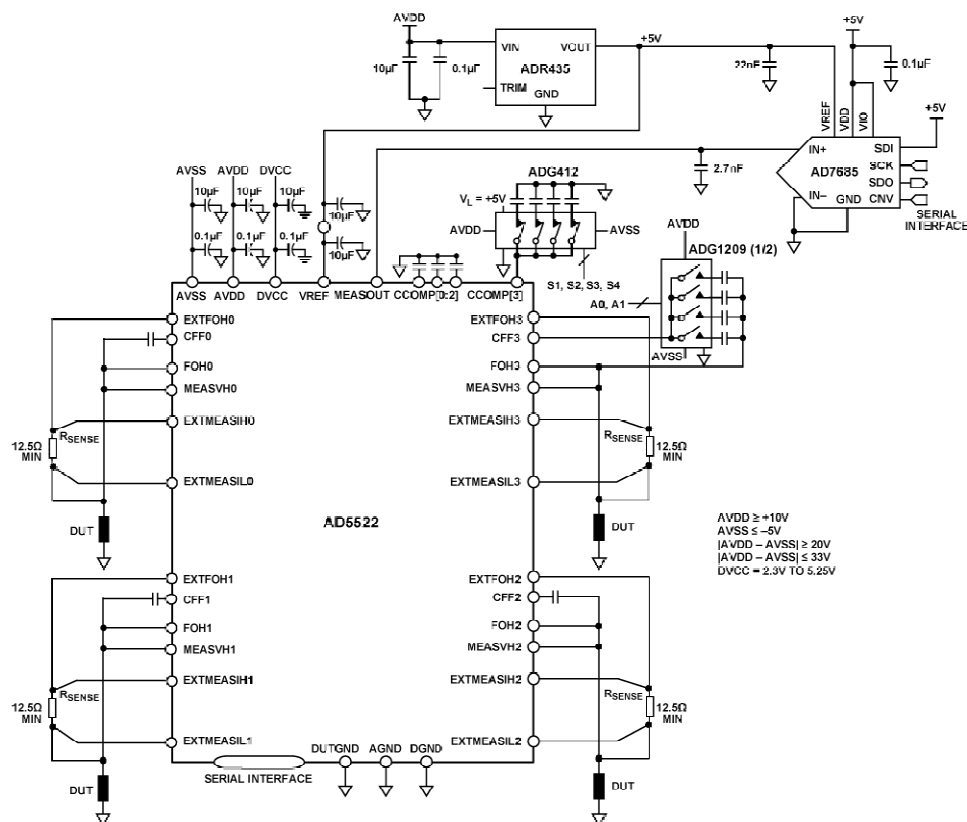


图 1 参数测量单元及支持器件(原理示意图)

第二部分 模数转换器(ADC)应用电路

器件(DUT)通道。PMU 通道通常由数个 DUT 通道共用。虽然 AD5522 高度集成并能提供 4 通道的完整 PMU 解决方案,但仍然至少需要一个外部基准电压源和一个 ADC 才能构成 ATE 信号链。该基准电压源和 ADC 通常可由多个 PMU 封装共用。为进一步提高灵活性,可以增加外部开关,通过扩展 AD5522 可驱动 DUT 电容范围来扩充 PMU 的能力。

电路描述

4 通道 PMU AD5522 可为 DUT 提供强制函数和测量函数,但 PMU 外部需要进行数字化处理。这可以通过下述方法实现:

- 每个 PMU 通道均有一个专用的 ADC,从而可提供最快的吞吐速率和结果。
- 多个通道可共用一个 ADC。图 1 中,4 个 PMU 通道共用一个 ADC AD7685。在一些应用中,可能有更多通道共用一个 ADC,例如 8 个或 16 个 PMU 通道。

利用各 MEASOUT_x 引脚的内部禁用功能,可以实现多个通道共用一个 ADC。这就要求对 PMU 寄存器执行写入命令,以使能/禁用相应的开关。如果选择这种方法,则应注意,一次只能选择一个 MEASOUT_x 通道。

或者,可利用外部 4:1 多路复用器来控制测量通道选择。以这种方式,可以使能所有四个 MEASOUT_x 路径,由多路复用器选择测量通道。类似地,采用 8:1 或 16:1 多路复用器,可实现更多测量路径共享一个 ADC。多路复用器的选择将取决于所用的 ADC 及其输入电压范围。对于双极性输入 ADC,ADG1404/ADG1204 系列器件将是理想之选;若采用单电源,则 ADG706 和 ADG708 更合适。除开关阻抗外,MEASOUT_x 路径的输出阻抗通常为 60 Ω 。因此,应考虑使用 ADA4898-1 等 ADC 缓冲器来驱动 ADC(图中未显示缓冲器)。

16 位、250 kSPS ADC AD7685 能够处理 MEASOUT_x 路径的 0 V 至 4.5 V 输出范围,所以适合本应用。此外,如果希望升级路径,速度更快但尺寸相同的其他 ADC(例如 16 位、500 kSPS AD7686)也是颇具吸引力的选择。

如果需要 20 V 输出范围,则 AD5522 要求使用一个 5 V 基准电压源。选择 5 V XFET 基准电压源 ADR435 的原因在于,它具有低温系数(A 级为 10 ppm/°C;B 级为 3 ppm/°C)、低噪声(8 μ V 峰峰值,0.1 Hz~10 Hz)以及能够驱动多个 PMU 通道(30 mA 源电流,20 mA 吸电流)特性。

一些应用要求 PMU 能够驱动各种大小的 DUT 电容,尤其在 PMU 与电源引脚相连,或者 PMU 用作器件电源,且存在 DUT 的去耦/旁路电容的应用中。这种情况下,将一个外部开关而不是固定电容与 CCOMP 引脚相连,可使附加 CCOMP 电容得以接通或断开,从而优化各种容性负载条件下的建立时间和稳定性。本电路所选的开关为 4 通道 SPST 开关 ADG412,其导通电阻小于 50 Ω 。由于大多数多路复用器一次只允许接通多个通道中的一个通道,所以才选用 4 通道 SPST 开关,而不是多路复用器。利用 4 通道开关,各漏极可以连在

一起,源极则可以与各补偿电容相连,从而提供 $2^4 - 1$ 种可能的 CCOMP 组合。

同样,本电路采用差分多路复用器 ADG1209,以适应与 CFF_x 引脚相连、范围更宽的前馈电容,从而使 AD5522 能够驱动更宽范围的 DUT 电容。所用多路复用器的串联电阻应使得 $1/(2\pi \times R_{ON} \times C_{DUT}) > 100 \text{ kHz}$ 。本例中,ADG1209 用于切换 AD5522 的两个通道。

开关和电容将发生与 AD5522 FOH 引脚的电压范围相同的电压偏移。因此,开关和电容的额定电压应考虑这一点。CFF 电容可以具有 10% 或以下的公差,这一额外变量会直接影响建立时间,特别是在低电流的测量电流模式下。所选的 CCOMP 电容公差应不大于 5%。表 1 列出了不同负载电容下补偿电容 CCOMP 和 CFF 的建议标称值。图 2 为不同 CCOMP 值对应的输出电压步进响应。

表 1 建议的补偿电容选择

C _{LOAD}	CCOMP	CFF	C _{LOAD}	CCOMP	CFF
≤ 1 nF	100 pF	220 pF	≤ 100 nF	C _{LOAD} /100	C _{LOAD} /10
≤ 10 nF	100 pF	1 nF			

本电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”)。

请注意,图 1 为原理示意图,并未显示所有必需的去耦。

精心考虑电源和接地回路布局有助于确保达到额定性能。安装 AD5522 所用的印刷电路板(PCB)应采用模拟部分与数字部分分离设计,并限制在电路板的一定区域内。如果 AD5522 所在系统中有多个器件要求 AGND 至 DGND 连接,则只能在一个点进行连接。星形接地点尽可能靠近该器件。

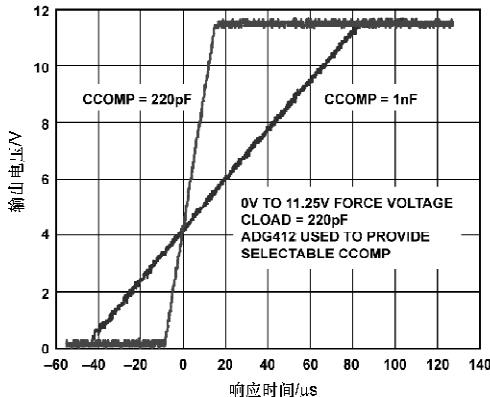


图 2 不同 CCOMP 值对应的输出电压步进响应(强制电压步进为 11.25 V,负载为 220 pF,使用 ADG412 SPST 开关)

第二部分 模数转换器(ADC)应用电路

图3~图6为不同情况下的积分线性性能。

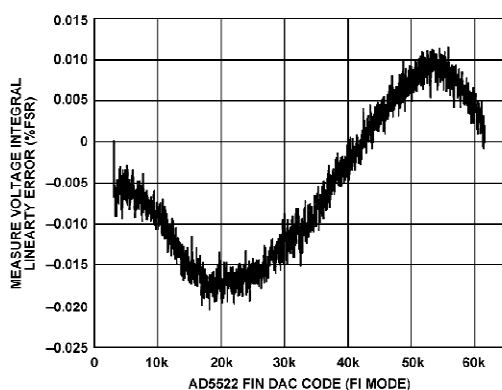


图3 积分线性性能(使用 AD7685 测量 FIMV 误差, FI 范围=±2 mA,测量输出增益=0.2)

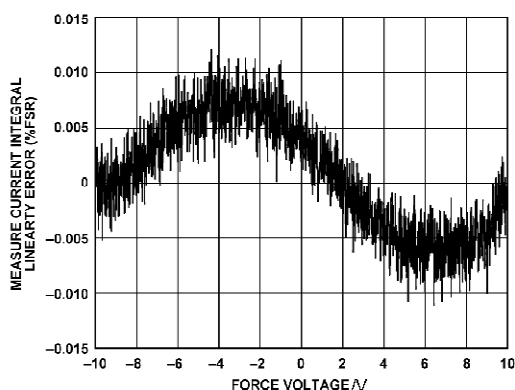


图4 积分线性性能(使用 AD7685 测量 FVMI 误差, FV 范围=±10 V, 2 mA 范围, 5.6 kΩ 负载)

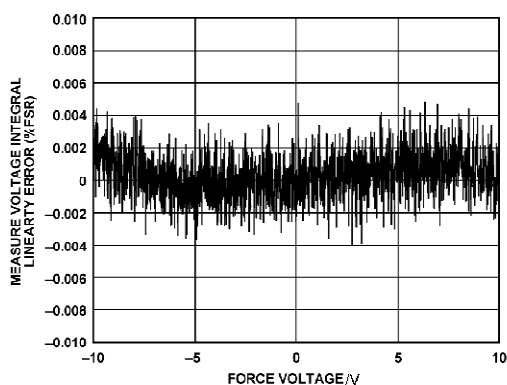


图5 积分线性性能(使用 AD7685 测量 FVMV 误差, FV 范围=±10 V,测量输出增益=0.2)

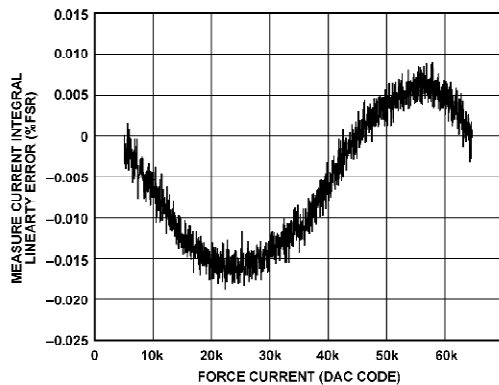


图6 积分线性性能(使用 AD7685 测量 FIMI 误差, FI 范围=±2 mA,测量输出增益=0.2)

对于具有多个引脚(AV_{SS} 和 AV_{DD})的电源,建议将这些引脚连在一起,并且每个电源仅去耦一次。

AD5522 应具有足够大的 $10\ \mu\text{F}$ 电源去耦电容,与每个电源上的 $0.1\ \mu\text{F}$ 电容并联,并且尽可能靠近封装,最好是正对着该器件。 $10\ \mu\text{F}$ 电容为钽珠型电容。 $0.1\ \mu\text{F}$ 电容应具有低有效串联电阻(ESR)和低有效串联电感(ESL)——高频时提供低阻抗接地路径的普通陶瓷型电容通常就是如此,能够处理内部逻辑开关所引起的瞬态电流。

应避免在该器件下方布设数字线路,否则会将噪声耦合至该器件。不过,可以将模拟接地层放在 AD5522 下方,以避免噪声耦合(此做法仅适用于焊盘朝上的封装)。AD5522 的电源线路应采用尽可能宽的走线,以提供低阻抗路径,并减小电源线路上的突波效应。快速开关数字信号应利用数字地屏蔽起来,以免向电路板上的其他器件辐射噪声,并且绝不应靠近参考输

入。必须将所有 V_{REF} 线路上的噪声降至最低。

应避免数字信号与模拟信号交叠。电路板相反两侧上的走线应彼此垂直,以减小电路板的馈通效应。像所有薄型封装一样,必须避免弯曲封装,并且在组装过程中必须避免封装表面上出现点负载。

另外请注意,AD5522 的裸露焊盘与负电源 AVSS 相连。

常见变化

PMU 电路并非始终需使用 AD5522 的 20 V 完整输出范围,许多应用只需要其中的一部分。例如,用户使用 2.5 V 基准电压源 ADR421 可以实现 ± 5.6 V 的标称输出电压范围,利用片内 OFFSET DAC 可进一步调整该范围,以适应 DUT 要求。(更多信息请参考 AD5522 数据手册。)另外,能够使用较低供电轨也是额外的优势,特别是以每通道 80 mA 完整电流范围工作时,这有助于降低 AD5522 的功耗。

按 ADC 通道划分 PMU 测量通道有多种方式,多个 PMU 通道也可以共用一个 ADC 通道(有时以 8:1 或 16:1 的比率)。另外,也可以使用片内 MEASOUT 禁用功能或模拟多路复用器来实现。多路复用器会增加测量路径的串联电阻;因此,ADC 输入端之前可能需要缓冲。

其他变化包括使用能够处理双极性信号范围的 ADC,或者采样速率更快的 ADC。

第二部分 模数转换器(ADC)应用电路

利用内置 PGA 的 24 位 Σ - Δ 型 ADC AD7780
实现电子秤设计 (CN0107)

<http://www.analog.com/zh/verifiedcircuits/CN0107/vc.html>

电路功能与优势

图 1 所示电路为采用 AD7780 构建的电子秤系统。AD7780 是一款引脚可编程、低功耗、低漂移 24 位 Σ - Δ 型 ADC, 内置 PGA, 采用内部时钟。该器件将大多数系统构建模块置于芯片内, 因此能够简化电子秤设计。该器件的典型功耗仅为 $330\ \mu\text{A}$, 适合所有低功耗或电池供电应用。AD7780 还提供省电模式, 不执行转换时, 用户可以切断对桥式传感器的供电, 并使该器件进入省电模式, 从而延长电池使用时间。

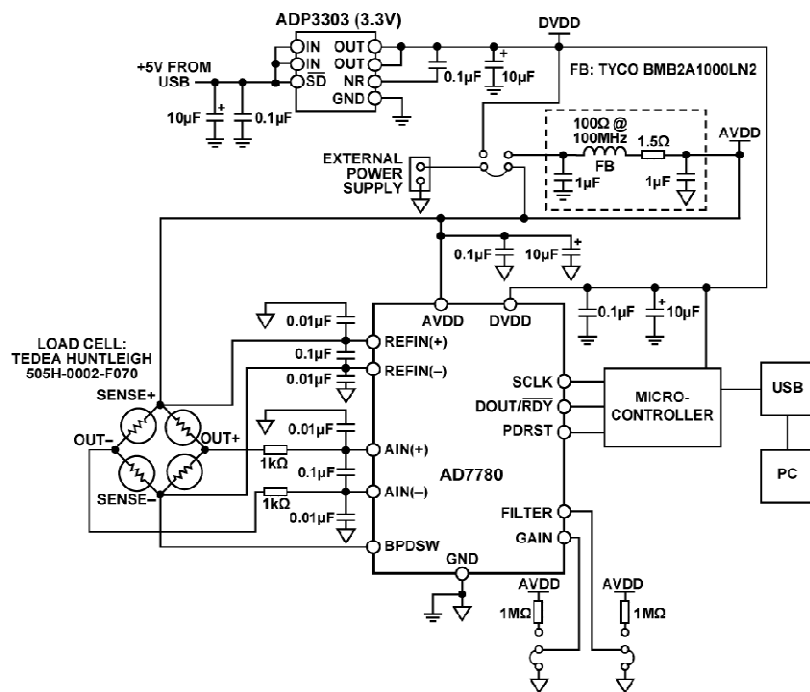


图 1 采用 AD7780 的电子秤系统(原理示意图;未显示所有连接)

电路描述

AD7780 提供一种集成式电子秤解决方案,可以直接与称重传感器接口。只需在模拟输入端用一些滤波器,在基准电压引脚上配置一些电容等外部元件,便可满足电磁屏蔽(EMC)要求。来自称重传感器的低电平信号由 AD7780 的内置 PGA 放大。该 PGA 经过编程,以 128 的增益工作。AD7780 的转换结果通过 USB 接口送至 PC,由 PC 将数字信息转换为重量。

图 2 所示为实际的测试设置。为实现最佳系统性能,该测试设置使用一个 6 线式称重传感器。除激励、接地和 2 个输出连接外,6 线式称重传感器还有 2 个检测引脚。这些检测引脚分别与惠斯登电桥的高端和低端相连。因此,尽管线路电阻会引起压降,但仍能精确测量该电桥上产生的电压。此外,AD7780 具有一路差分模拟输入,接受差分基准电压。称重传感器差分 SENSE 线路与 AD7780 基准电压输入端相连,可构成一个比率式配置,不受电源激励电压的低频变化影响,如果采用 4 线式称重传感器,则不存在检测引脚,ADC 基准电压引脚将与激励电压和地相连。这种配置中,由于存在线路电阻,激励电压与 SENSE+ 之间将有压降,因此系统不是完全比率式。另外,低端上也会有线路电阻引起的压降。



图 2 采用 AD7780 的电子秤系统设置

AD7780 具有单独的模拟电源引脚和数字电源引脚。模拟电源和数字电源彼此独立,因此 AVDD 和 DVDD 可以处于不同的电位。微控制器采用 3.3 V 电源。因此,DVDD 也采用 3.3 V 电源供电。这样就无需外部电平转换,从而可以简化 ADC 与微控制器之间的接口。3.3 V 数字电源可利用 ADP3303(3.3 V)稳压器产生。

有多种方法可以为该电子秤系统供电,例如:利用主电源总线,或者利用 ADP3303(3.3 V)。用 5 V 电压激励电子秤时,必须使用主电源总线。用 3.3 V 电压激励称重传感器时,可以使用主电源总线或 ADP3303(3.3 V)。ADP3303(3.3 V)是一款低噪声稳压器。此外,按照 ADP3303(3.3 V)数据手册的建议,在稳压器输出端配有降噪电容。为优化电磁屏蔽,稳压器输出先经过滤波,然后再给 AD7780 和称重传感器供电。由于电源或接地层上的任何噪声都会给系统带来噪声,导致电路性能降低,因此必须用低噪声稳压器产生供给 AD7780 和称重传感器的电源。

如果使用灵敏度为 2 mV/V 的 2 kg 称重传感器,则激励电压为 5 V 时,来自称重传感器

第二部分 模数转换器(ADC)应用电路

的满量程信号为 10 mV。称重传感器具有相关失调电压或 TARE。此 TARE 的幅度最高可达称重传感器满量程输出信号的 50%。称重传感器还有最高可达满量程±20%的增益误差。一些客户利用 DAC 来消除或抵消 TARE。如果 AD7780 采用 5 V 基准电压,则增益设置为 128 时,其模拟输入范围等于±40 mV。相对于称重传感器的满量程信号(10 mV)而言,AD7780 的模拟输入范围较宽,这有利于确保称重传感器的失调电压和增益误差不会使 ADC 前端过载。

当输出数据速率为 10 Hz 时,AD7780 的均方根噪声为 49 nV。无噪声采样数等于

$$\frac{10 \text{ mV}}{6.6 \times 49 \text{ nV}} = 30\,920$$

其中系数 6.6 用来将均方根电压转换为峰峰值电压。

因此,以克(g)为单位表示的分辨率等于

$$\frac{2 \text{ kg}}{30\,920} = 0.07 \text{ g}$$

无噪声分辨率等于

$$\log_2 30\,920 = \frac{\log_{10} 30\,920}{\log_{10} 2} = 14.9 \text{ bits}$$

在实际操作中,称重传感器本身会引入一定的噪声。AD7780 的漂移也会导致称重传感器发生一定的时间和温度漂移。为确定完整系统的精度,可以将该电子秤通过 USB 连接器与 PC 相连,然后利用 LabView 软件评估电子秤系统的性能。图 3 显示将 1 kg 重物置于称重传感器上,并收集 500 次转换结果所测得的输出性能(使用 5 V 激励电压)。软件计算的系统噪声为 50 nV(均方根值),相当于 30 300 无噪声采样数或 14.9 位无噪声码分辨率。

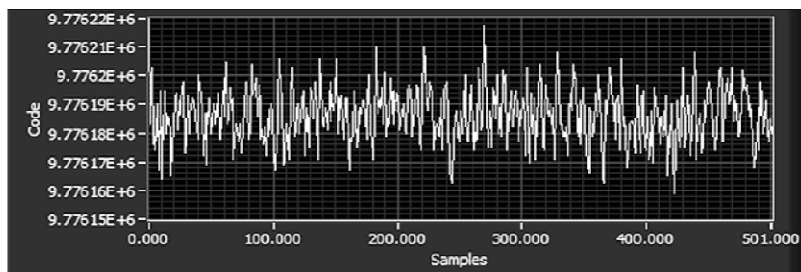


图 3 500 次采样所测得的输出码,体现出噪声的影响

图 4 显示重量方面的性能。相对于 500 个码,输出的峰峰值变化量为 0.075 g。因此,该电子秤系统的精度达到 0.075 g。

下图所示为连接称重传感器之后,从 AD7780 回读得到的实际(原始)转换结果。在实际操作中,电子秤系统会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高采样数,但数据速率会降低。

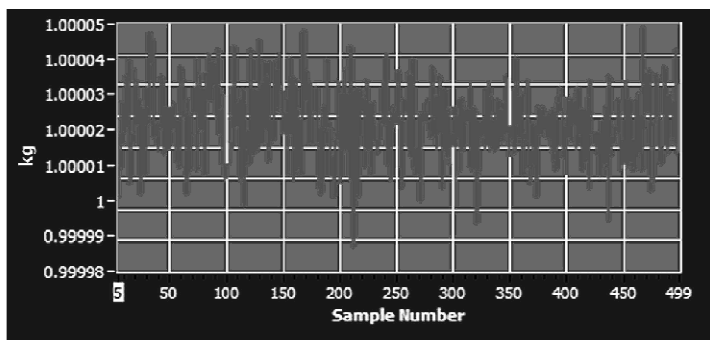


图4 500次采样所测得的输出(单位为 kg),体现出噪声的影响

常见变化

注意:本文的噪声规格相对于 PGA 增益为 128 而言。

AD7780 是一款低噪声、低功耗 ADC,适合电子秤设计。其他合适的 ADC 有 AD7798 和 AD7781。AD7781 与 AD7780 的功能组合相同,但前者为 20 位 ADC。AD7798 的输出数据速率选择范围更宽。在 4.17 Hz 时,其均方根噪声为 40 nV。

AD7799 适用于中端电子秤。当输出数据速率为 4.17 Hz 时,其均方根噪声为 27 nV。

AD7190、AD7192 和 AD7191 适用于精密电子秤设计。当输出数据速率设置为 4.7 Hz 时,AD7190 的均方根噪声为 8.5 nV。它也具有较宽的输出数据速率范围。它的工作速率最高可达 4.8 kHz,同时仍能保持良好的性能。AD7192 与 AD7190 引脚兼容,但前者的均方根噪声略高。当输出数据速率为 4.7 Hz 时,AD7192 的均方根噪声为 11 nV。AD7191 是一款引脚可编程器件,具有 4 种输出数据速率和 4 种增益设置。由于它具有引脚可编程能力,并且功能较少,因此易于使用。AD7191 的均方根噪声与 AD7192 相同。

与其他高精度电路一样,必须采用适当的布局、接地和去耦技术。欲了解更多信息,请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”。

第二部分 模数转换器(ADC)应用电路

利用内置 PGA 的 20 位 Σ - Δ 型 ADC AD7781 实现电子秤设计 (CN0108)

<http://www.analog.com/zh/verifiedcircuits/CN0108/vc.html>

电路功能与优势

图 1 所示电路为采用 AD7781 构建的电子秤系统。AD7781 是一款引脚可编程、低功耗、低漂移 20 位 Σ - Δ 转换器,内置 PGA,采用内部时钟。该器件将大多数系统构建模块置于芯片内,因此能够简化电子秤设计。该器件的典型功耗仅为 $330\ \mu\text{A}$,适合所有低功耗或电池供电应用。AD7781 还提供省电模式,不执行转换时,用户可以切断对桥式传感器的供电,并使该器件进入省电模式,从而延长电池使用时间。

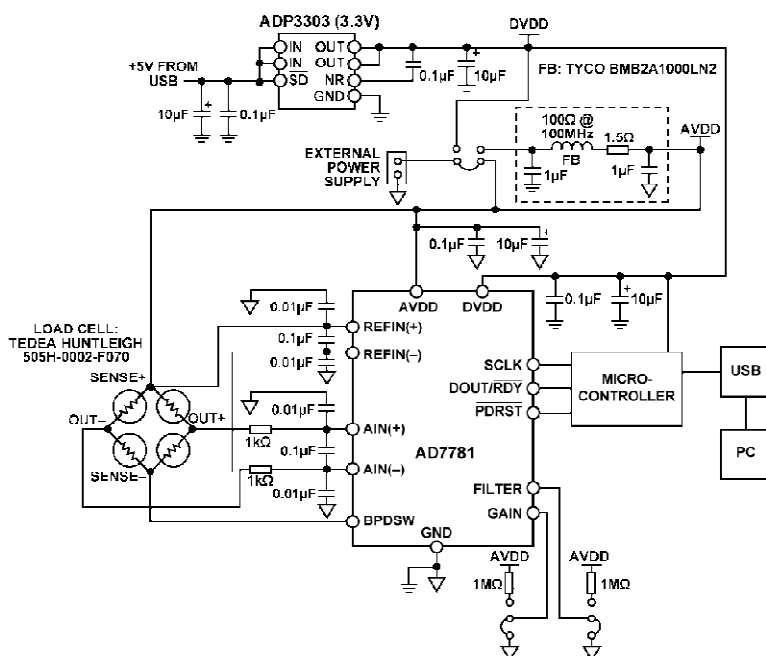


图1 采用 AD7781 的电子秤系统(原理示意图;未显示所有连接)

电路描述

AD7781 提供一种集成式电子秤解决方案,可以直接与称重传感器接口。只需在模拟输入端用一些滤波器,在基准电压引脚上配置一些电容等外部元件,便可满足电磁屏蔽(EMC)要求。来自称重传感器的低电平信号由 AD7781 的内置 PGA 放大。该 PGA 经过编程,以 128 的增益工作。AD7781 的转换结果通过 USB 接口送至 PC,由 PC 将数字信息转换为重量。

图 2 所示为实际的测试设置。为实现最佳系统性能,该测试设置使用一个 6 线式称重传感器。除激励、接地和 2 个输出连接外,6 线式称重传感器还有 2 个检测引脚。这些检测引脚分别与惠斯登电桥的高端和低端相连。因此,尽管线路电阻会引起压降,但仍能精确测量该电桥上产生的电压。此外,AD7781 具有一路差分模拟输入,接受差分基准电压。称重传感器差分 SENSE 线路与 AD7781 基准电压输入端相连,可构成一个比率式配置,不受电源激励电压的低频变化影响。如果采用 4 线式称重传感器,则不存在检测引脚,ADC 基准电压引脚将与激励电压和地相连。这种配置中,由于存在线路电阻,激励电压与 SENSE+ 之间将有压降,因此系统不是完全比率式。另外,低端上也会有线路电阻引起的压降。

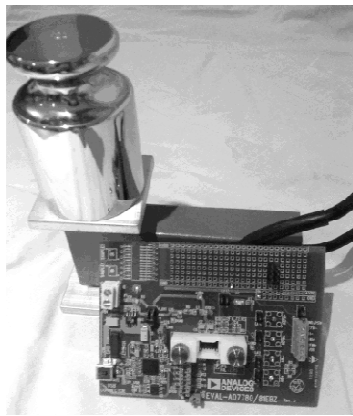


图 2 采用 AD7781 的电子秤系统

AD7781 具有单独的模拟电源引脚和数字电源引脚。模拟电源和数字电源彼此独立,因此 AVDD 和 DVDD 可以处于不同的电位。微控制器采用 3.3 V 电源。因此,DVDD 也采用 3.3 V 电源供电。这样就无需外部电平转换,从而可以简化 ADC 与微控制器之间的接口。3.3 V 数字电源可利用 ADP3303(3.3 V)稳压器产生。

有多种方法可以为该电子秤系统供电,例如:利用主电源总线,或者利用 ADP3303(3.3 V)。用 5 V 电压激励电子秤时,必须使用主电源总线。用 3.3 V 电压激励称重传感器时,可以使用主电源总线或 ADP3303(3.3 V)。ADP3303(3.3 V)是一款低噪声稳压器。此外,按照 ADP3303(3.3 V)数据手册的建议,在稳压器输出端配有降噪电容。为优化电磁屏蔽,稳压器输出先经过滤波,然后再给 AD7781 和称重传感器供电。由于电源或接地层上的任何噪声都会给系统带来噪声,导致电路性能降低,因此必须用低噪声稳压器产生供给 AD7781 和称重传感器的电源。

如果使用灵敏度为 2 mV/V 的 2 kg 称重传感器,则激励电压为 5 V 时,来自称重传感器

第二部分 模数转换器(ADC)应用电路

的满量程信号为 10 mV。称重传感器具有相关失调电压或 TARE。此 TARE 的幅度最高可达称重传感器满量程输出信号的 50%。称重传感器还有最高可达满量程±20%的增益误差。一些客户利用 DAC 来消除或抵消 TARE。如果 AD7781 采用 5 V 基准电压,则增益设置为 128 时,其模拟输入范围等于±40 mV。相对于称重传感器的满量程信号(10 mV)而言,AD7781 的模拟输入范围较宽,这有利于确保称重传感器的失调电压和增益误差不会使 ADC 前端过载。

当输出数据速率为 10 Hz 时,AD7781(C 级)的均方根噪声为 49 nV。采样数等于

$$\frac{10 \text{ mV}}{6.6 \times 49 \text{ nV}} = 30\,920$$

其中系数 6.6 用来将均方根电压转换为峰峰值电压。以克(g)为单位表示的分辨率等于

$$\frac{2 \text{ kg}}{30\,920} = 0.07 \text{ g}$$

无噪声分辨率等于

$$\log_2 30\,920 = \frac{\log_{10} 30\,920}{\log_{10} 2} = 14.9 \text{ bits}$$

在实际操作中,称重传感器本身会引入一定的噪声。AD7781 的漂移也会导致称重传感器发生一定的时间和温度漂移。为确定完整系统的精度,可以将该电子秤通过 USB 连接器与 PC 相连,然后利用 LabVIEW 软件评估电子秤系统的性能。图 3 显示将 1 kg 重物置于称重传感器上,并收集 500 次转换结果所测得的输出性能(使用 5 V 激励电压)。软件计算的系统噪声为 50 nV(均方根值),相当于 30,300 无噪声采样数或 14.9 位无噪声码分辨率。

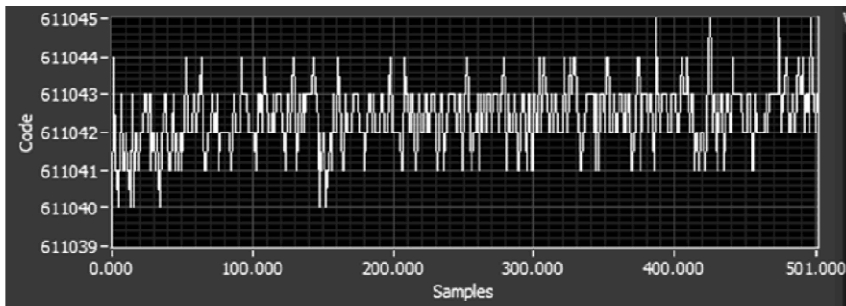


图 3 500 次采样所测得的输出码,体现出噪声的影响

图 4 显示重量方面的性能。相对于 500 个码,输出的峰峰值变化量为 0.075 g。因此,该电子秤系统的精度达到 0.075 g。

下图所示为连接称重传感器之后,从 AD7781 回读得到的实际(原始)转换结果。在实际操作中,电子秤系统会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高无噪声采样数,但数据速率会降低。

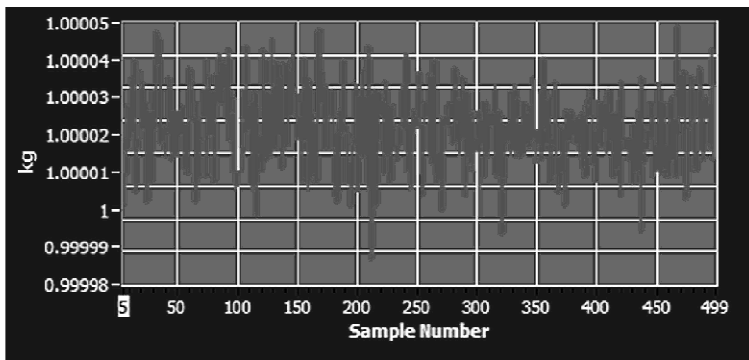


图4 500次采样所测得的输出(单位为 kg),体现出噪声的影响

常见变化

注意:本文的噪声规格相对于 PGA 增益为 128 而言。

AD7781 是一款低噪声、低功耗 ADC,适合电子秤设计。其他合适的 ADC 有 AD7798 和 AD7780。AD7780 与 AD7781 的功能组合相同,但前者为 24 位 ADC。AD7798 的输出数据速率选择范围更宽。在 4.17 Hz 时,其均方根噪声为 40 nV。

AD7799 适用于中端电子秤。当输出数据速率为 4.17 Hz 时,其均方根噪声为 27 nV。

AD7190、AD7192 和 AD7191 适用于精密电子秤设计。当输出数据速率设置为 4.7 Hz 时,AD7190 的均方根噪声为 8.5 nV。它也具有较宽的输出数据速率范围。它的工作速率最高可达 4.8 kHz,同时仍能保持良好的性能。AD7192 与 AD7190 引脚兼容,但前者的均方根噪声略高。当输出数据速率为 4.7 Hz 时,AD7192 的均方根噪声为 11 nV。AD7191 是一款引脚可编程器件,具有 4 种输出数据速率和 4 种增益设置。由于它具有引脚可编程能力,并且功能较少,因此易于使用。AD7191 的均方根噪声与 AD7192 相同。

与其他高精度电路一样,必须采用适当的布局、接地和去耦技术。欲了解更多信息,请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”,以及教程 MT-101——“去耦技术”。

第二部分 模数转换器(ADC)应用电路

使用差分放大器 ADL5562 驱动高 IF 交流耦合应用中的宽带宽 ADC (CN0110)

<http://www.analog.com/zh/verifiedcircuits/CN0110/vc.html>

电路功能与优势

图 1 所示电路采用高性能、差分、低噪声、超低失真、高输出线性度、引脚可搭接增益放大器 ADL5562 和高速 ADC, 可提供高性能、高频采样。ADL5562 针对驱动高频 IF 采样 ADC 进行了优化。与 AD9445、AD9246 或 AD6655 等高速 ADC 配合使用时, 在 100 MSPS 以上、最大增益条件下, 它可提供出色的 SFDR(无杂散动态范围)性能。

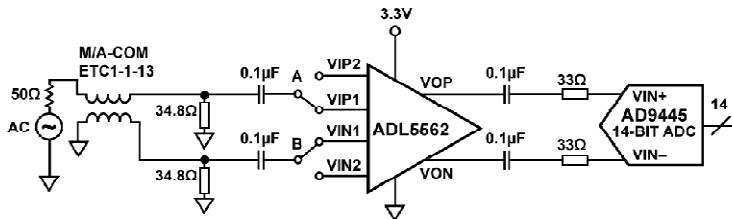


图 1 ADL5562 与 AD9445 的宽带 ADC 接口示例(原理示意图, 未显示所有连接和去耦)

电路描述

该电路采用高输出线性度放大器 ADL5562, 能够为 AD9445 等高速 ADC 提供可变增益、隔离和源阻抗匹配。利用该电路, 当 ADL5562 的增益为 6 dB(最小增益)时, 在输入信号为 140 MHz、采样速率为 125 MSPS 的条件下, SFDR 性能可达到 84 dBc, 如图 2 所示。

ADL5562 应通过宽带 1:1 传输线巴伦(或阻抗变压器)以差分方式驱动(来获得最佳性能), 紧跟巴伦接两个 34.8 Ω 电阻, 与 ADL5562 的输入阻抗并联。这样就可实现与图 1 所示 50 Ω 源阻抗的宽带匹配。请注意, 针对各增益设置, ADL5562 具有不同的输入阻抗(400 Ω、200 Ω 和 133 Ω 分别对应于 6 dB、12 dB 和 15.5 dB 的增益设置)。对于 12 dB 增益, 34.8 Ω 电阻可提供最佳匹配; 对于 6 dB 或 15.5 dB 增益, 同样的电阻也可以提供足够好的匹配。图 1 所示的 ADL5562 连接对应于 6 dB 的增益。ADL5562 的输出采用交流耦合, 以消除共模直流负

载,并使得该放大器能够偏置到内部产生的供电电压中间值。借助 $33\ \Omega$ 串联电阻,可以改善 ADL5562 与模数采样保持输入电路中存在的任何开关电流之间的隔离性能。

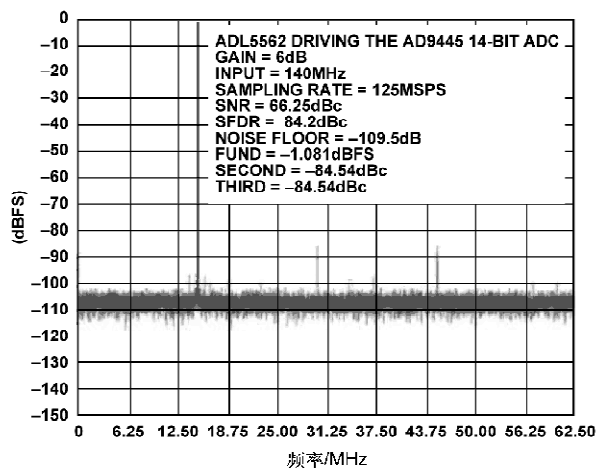


图2 图1所示电路在140 MHz输入信号、125 MSPS采样速率时测得的单音性能

使用 ADL5562 时,有多种配置方式可供设计人员选择。图1显示了一个简化的宽带接口,其中 ADL5562 驱动 AD9445。AD9445 为 14 位、105 MSPS/125 MSPS 模数转换器,具有缓冲宽带输入,由此产生 $2\ \text{k}\Omega \parallel 3\ \text{pF}$ 差分负载阻抗,要求具有 2 V 峰峰值差分输入摆幅才能达到满量程。本电路可为 AD9445 提供可变增益、隔离和源阻抗匹配。利用该电路,当 ADL5562 的增益为 6 dB 时,可获得图3所示的宽带系统性能,其 3 dB 带宽约为 700 MHz。在

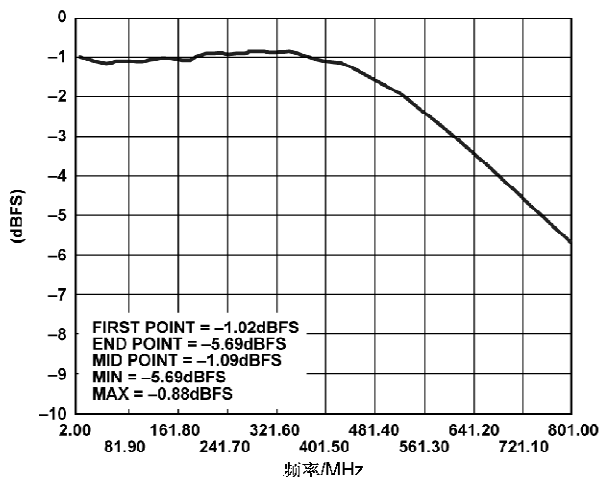


图3 图1所示宽带电路的频率响应测量结果

第二部分 模数转换器(ADC)应用电路

预失真接收器设计和仪器仪表等宽带应用中,宽带频率响应也是一个优势。但是,若针对较宽的模拟输入频率范围进行设计,由于高频噪声会混叠至第一奈奎斯特频率区域,因此级联 SNR(信噪比)性能会有所下降。

常见变化

图 4 提供了另一种窄带方法。通过在 ADL5562 与目标 ADC 之间设计一个窄带通抗混叠滤波器,目标奈奎斯特频率区域外的 ADL5562 输出噪声得以衰减,有助于保持 ADC 的可用 SNR 性能。

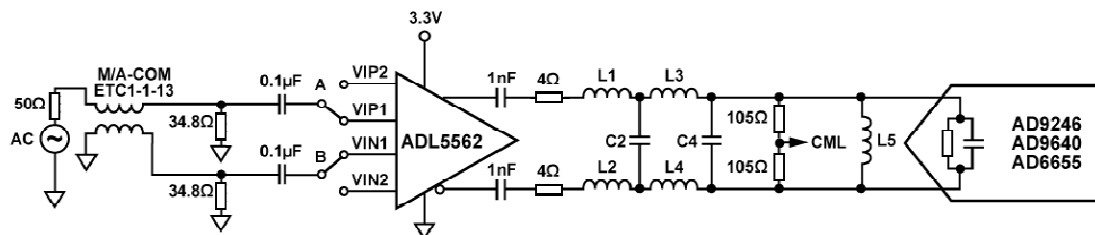


图 4 无缓冲开关电容 ADC 输入的窄带 IF 采样解决方案(原理示意图;未显示去耦和所有连接)

一般而言,若用一个恰当阶数的抗混叠滤波器时,SNR 性能会提高数个 dB。本例采用一个低损耗 1:1(阻抗比)输入变压器,使 ADL5562 的平衡输入与 50Ω 不平衡源阻抗相匹配,从而将输入的插入损耗降至最低。

图 4 所示窄带电路针对驱动 ADI 的一些颇受欢迎的无缓冲输入 ADC 进行了优化,如 AD9246、AD9640 和 AD6655 等。表 1 列出了针对常用的 IF 采样中心频率,相关抗混叠滤波器元件的推荐值。电感 L5 与片内 ADC 输入电容及 C4 所提供电容的一部分并联,构成一个谐振电路。该谐振电路有助于确保 ADC 输入在目标中心频率条件下像个真实的电阻。此外,在直流时电感 L5 会使 ADC 输入短路,从而将一个零点引入传递函数。1 nF 交流耦合电容会将更多零点引入传递函数。最终的整体频率响应呈现出带通特性,有助于抑制目标奈奎斯特频率区域外的噪声。表 1 提供了一些初步建议值供原型设计使用。可能还需要考虑一些经验优化方法,帮助补偿实际的 PCB 寄生效应。关于级间滤波器设计的详细信息,请参考应用笔记 AN-827——“放大器与开关电容 ADC 接口的匹配方法”和 AN-742——“开关电容 ADC 的频域响应”。

在图 1 所示电路中,两个 34.8Ω 电阻均要求精度为 1%(1/10 W)其他电阻的精度可以为 10%(1/10 W)。电容应为 10% 陶瓷芯片。在图 4 所示电路中,两个 105Ω 电阻要求精度为 1%(1/10 W)。其他电阻、电容和电感的精度可以为 10%。推荐使用 Coilcraft 0603CS 或类似的电感。

表 1 针对不同 IF 采样频率的级间滤波器建议值

中心频率/MHz	1 dB 带宽/MHz	L1/nH	C2/pF	L3/nH	C4/pF	L5/nH
96	28	3.3	47	27	75	100
140	33	3.3	47	27	33	120
170	32	3.3	56	27	22	110
211	30	3.3	47	27	18	56

为了使本文所讨论的电路达到理想的性能,必须采用出色的布线、接地和去耦技术。至少应采用 4 层 PCB:一层为接地层,一层为电源层,另 2 层为信号层。

所有 IC 电源引脚都必须采用 0.01 μF 至 0.1 μF 低电感多层陶瓷电容(MLCC),对接地层去耦(为简明起见,图中未显示),并应遵循各数据手册的相关建议。

有关布线方式和关键器件定位的建议,请参考产品评估板,可以通过器件的产品主页查询评估板。

即使 ADL5562 和 AD9445(或其他 ADC)采用不同电源供电,因为 ADC 的输入信号为交流耦合信号,所以时序控制也不是问题。

关于 AVDD 和 DVDD 电源的正确时序(如果使用独立的电源),应参考相应的 ADC 数据手册。

可以用高 IP3、低噪声系数 AD8375 可变增益放大器(VGA)来代替低失真差分放大器 ADL5562。AD8375 是一款数字控制、可变增益、宽带宽放大器,可以在较宽的 24 dB 增益范围内提供精密增益控制,分辨率为 1 dB。AD8376 是 AD8375 的双通道版本。(参见 CN-0002)。

另一款替代差分放大器是 AD8352(参见 CN-0046)。

电路功能与优势

图1 采用 AD7191 的电子秤系统(原理示意图,未显示所有连接)

电路描述

AD7191 提供一种集成式电子秤解决方案,可以直接与称重传感器接口。只需在模拟输入端用一些滤波器,在基准电压引脚上配置一些电容等外部元件,便可满足电磁屏蔽(EMC)要求。来自称重传感器的低电平信号由 AD7191 的内置 PGA 放大。该 PGA 经过编程,以 128 的增益工作。AD7191 的转换结果送至微控制器,将数字信息转换为重量并显示在 LCD 上。

图 2 所示为实际的测试设置。为实现最佳系统性能,该测试设置使用一个 6 线式称重传感器。除激励、接地和 2 个输出连接外,6 线式称重传感器还有 2 个检测引脚。这些检测引脚分别与惠斯登电桥的高端和低端相连,因此可以精确测量电桥上产生的电压。此外,AD7191 具有差分模拟输入,接受差分基准电压。称重传感器差分 SENSE 线路与 AD7191 基准电压输入端相连,可构成一个比率式配置,不受电源激励电压的低频变化影响。如果采用 4 线式称重传感器,则不存在检测引脚,ADC 基准电压引脚将与激励电压和地相连。这种配置中,由于存在线路电阻,激励电压与 SENSE+ 之间将有压降,因此系统不是完全比率式。另外,低端上也会有线路电阻引起的压降。

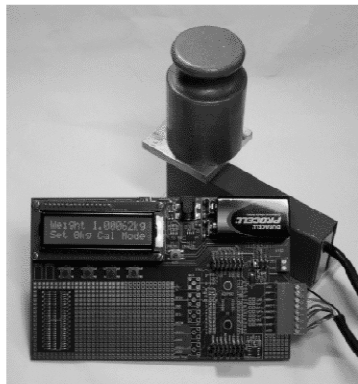


图 2 采用 AD7191 的电子秤系统

AD7191 具有单独的模拟电源和数字电源。模拟部分必须采用 5 V 电源供电。数字电源独立于模拟电源,可以为 2.7 V~5.25 V 范围内的任意电压。微控制器采用 3.3 V 电源。因此,DVDD 也采用 3.3 V 电源供电。这样就无需外部电平转换,从而可以简化 ADC 与微控制器之间的接口。

有多种方法可以为该电子秤系统供电,例如:利用主电源或利用电池(如图 1 所示)供电。一个 5 V 低噪声稳压器用来确保 AD7191 和称重传感器获得低噪声电源。低噪声稳压器 ADP3303(5 V)用来产生 5 V 电源。虚线框内显示的滤波器网络用来确保系统获得低噪声 AVDD。此外,按照 ADP3303(5 V)数据手册的建议,在稳压器输出端配有降噪电容。为优化电磁屏蔽性能,稳压器输出先经过滤波,然后再给 AD7191 和称重传感器供电。3.3 V 数字电源可利用 ADP3303(3.3 V)稳压器产生。由于电源或接地层上的任何噪声都会给系统带来噪声,导致电路性能降低,因此必须用低噪声稳压器产生供给 AD7191 和称重传感器的全部电源。

如果使用灵敏度为 2 mV/V 的 2 kg 称重传感器,则激励电压为 5 V 时,来自称重传感器的满量程信号为 10 mV。称重传感器具有相关失调电压或 TARE。此 TARE 的幅度最高可

第二部分 模数转换器(ADC)应用电路

达称重传感器满量程输出信号的 50%。称重传感器还有最高可达满量程±20%的增益误差。一些客户利用 DAC 来消除或抵消 TARE。如果 AD7191 采用 5 V 基准电压,则增益设置为 128 时,其模拟输入范围等于±40 mV。相对于称重传感器的满量程信号(10 mV)而言,AD7191 的模拟输入范围较宽,这有利于确保称重传感器的失调电压和增益误差不会使 ADC 前端过载。

当输出数据速率为 10 Hz 时,AD7191 的均方根噪声为 15 nV。无噪声采样数等于

$$\frac{10 \text{ mV}}{6.6 \times 15 \text{ nV}} = 101\,000$$

其中系数 6.6 用来将均方根电压转换为峰峰值电压。

因此,以克(g)为单位表示的分辨率等于

$$\frac{2 \text{ kg}}{101\,000} = 0.02 \text{ g}$$

无噪声码分辨率等于

$$\log_2 101\,000 = \frac{\log_{10} 101\,000}{\log_{10} 2} = 16.6 \text{ bits}$$

在实际操作中,称重传感器本身会引入一定的噪声。AD7191 的漂移也会导致称重传感器发生一定的时间和温度漂移。为确定完整系统的精度,可以将该电子秤通过 USB 连接器与 PC 相连,然后利用 LabVIEW 软件评估电子秤系统的性能。图 3 显示将 1 kg 重物置于称重传感器上,并收集 500 次转换结果所测得的输出性能。软件计算的系统噪声为 17 nV(均方根值)和 98 nV(峰峰值),相当于 102 000 无噪声采样数或 16.6 位无噪声码分辨率。

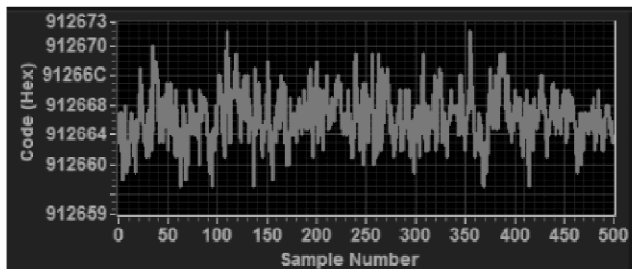


图 3 500 次采样所测得的输出码,体现出噪声的影响

图 4 显示重量方面的性能。相对于 500 个码,输出的峰峰值变化量为 0.02 g。因此,该电子秤系统的精度达到 0.02 g。

下图所示为连接称重传感器之后,从 AD7191 回读得到的实际转换结果。在实际操作中,电子秤系统会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高无噪声采样数,但数据速率会降低。

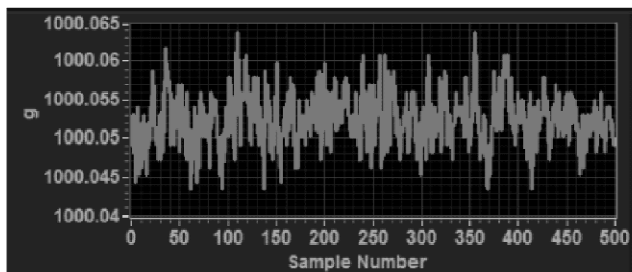


图4 500次采样所测得的输出(单位为g),体现出噪声的影响

常见变化

注意:本文的所有噪声规格均相对于PGA增益为128而言。

AD7191是一款引脚可编程ADC,适用于高端电子秤。其他合适的ADC有AD7190和AD7192。当输出数据速率设置为4.7 Hz时,AD7190的均方根噪声为8.5 nV。它也具有较宽的输出数据速率范围。它的工作速率最高可达4.8 kHz,同时仍能保持良好的性能。AD7192与AD7190引脚兼容,但前者的均方根噪声略高。当输出数据速率为4.7 Hz时,AD7192的均方根噪声为11 nV。

AD7799适用于中端电子秤。当输出数据速率为4.17 Hz时,其均方根噪声为27 nV。

AD7798、AD7781和AD7780均适用于低端电子秤。AD7798与AD7799的功能组合相同。在4.17 Hz时,其均方根噪声为40 nV。AD7780和AD7781均有一路差分模拟输入,并且引脚可编程,输出数据速率可以为10 Hz和17.6 Hz,增益可设置为1或128。当输出数据速率为10 Hz时,均方根噪声为44 nV。

与其他高精度电路一样,必须采用适当的布局、接地和去耦技术。欲了解更多信息,请参考教程MT-031——“实现数据转换器的接地并解开AGND和DGND的谜团”,以及教程MT-101——“去耦技术”。

第二部分 模数转换器(ADC)应用电路

利用内置 PGA 的 24 位 Σ - Δ 型
ADC AD7192 实现精密电子秤设计(CN0119)

<http://www.analog.com/zh/verifiedcircuits/CN0119/vc.html>

电路功能与优势

图 1 所示电路为采用 AD7192 构建的电子秤系统。AD7192 是一款超低噪声、低漂移 24 位 Σ - Δ 转换器,内置 PGA。该器件将大多数系统构建模块置于芯片内,因此能够简化电子秤设计。该器件可在 4.7 Hz~4.8 kHz 的完整输出数据速率范围内工作,并保持良好的性能,因此可用于以较低速度工作的电子秤系统,以及料斗秤等较高速电子秤系统。

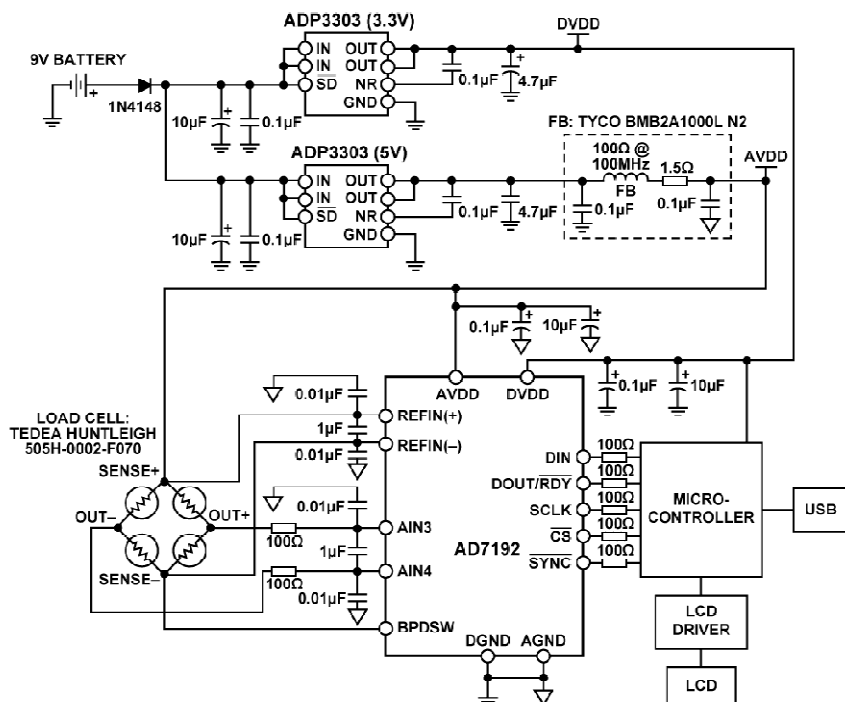


图 1 采用 AD7192 的电子秤系统(原理示意图,未显示所有连接)

电路描述

AD7192 提供一种集成式电子秤解决方案,可以直接与称重传感器接口。只需在模拟输入端用一些滤波器,在基准电压引脚上配置一些电容等外部元件,便可满足电磁屏蔽(EMC)要求。来自称重传感器的低电平信号由 AD7192 的内置 PGA 放大。该 PGA 经过编程,以 128 的增益工作。AD7192 的转换结果送至微控制器,将数字信息转换为重量并显示在 LCD 上。

图 2 所示为实际的测试设置。为实现最佳系统性能,该测试设置使用一个 6 线式称重传感器。除激励、接地和 2 个输出连接外,6 线式称重传感器还有 2 个检测引脚。这些检测引脚分别与惠斯登电桥的高端和低端相连,因此可以精确测量电桥上产生的电压。此外,AD7192 具有差分模拟输入,接受差分基准电压。称重传感器差分 SENSE 线路与 AD7192 基准电压输入端相连,可构成一个比率式配置,不受电源激励电压的低频变化影响。如果采用 4 线式称重传感器,则不存在检测引脚,ADC 基准电压引脚将与激励电压和地相连。这种配置中,由于存在线路电阻,激励电压与 SENSE+ 之间将有压降,因此系统不是完全比率式。另外,低端上也会有线路电阻引起的压降。

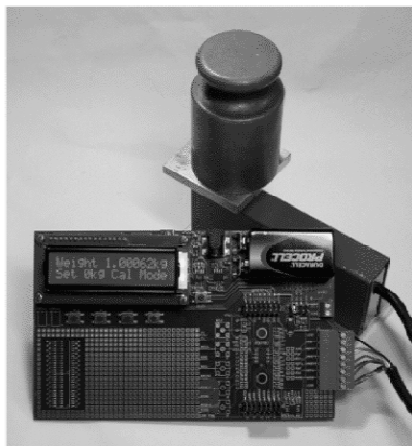


图 2 采用 AD7192 的电子秤系统

AD7192 具有单独的模拟电源和数字电源。模拟部分必须采用 5 V 电源供电。数字电源独立于模拟电源,可以为 2.7 V~5.25 V 范围内的任意电压。微控制器采用 3.3 V 电源。因此,DVDD 也采用 3.3 V 电源供电。这样就无需外部电平转换,从而可以简化 ADC 与微控制器之间的接口。

有多种方法可以为该电子秤系统供电,例如:利用主电源或利用电池(如图 1 所示)供电。一个 5 V 低噪声稳压器用来确保 AD7192 和称重传感器获得低噪声电源。低噪声稳压器 ADP3303(5 V)用来产生 5 V 电源。虚线框内显示的滤波器网络用来确保系统获得低噪声 AVDD。此外,按照 ADP3303(5 V)数据手册的建议,在稳压器输出端配有降噪电容。为优化电磁屏蔽性能,稳压器输出先经过滤波,然后再给 AD7192 和称重传感器供电。3.3 V 数字电源可利用 ADP3303(3.3 V)稳压器产生。由于电源或接地层上的任何噪声都会给系统带来噪声,导致电路性能降低,因此必须用低噪声稳压器产生供给 AD7192 和称重传感器的全部电源。

第二部分 模数转换器(ADC)应用电路

如果使用灵敏度为 2 mV/V 的 2 kg 称重传感器,则激励电压为 5 V 时,来自称重传感器的满量程信号为 10 mV。称重传感器具有相关失调电压或 TARE。此 TARE 的幅度最高可达称重传感器满量程输出信号的 50%。称重传感器还有最高可达满量程±20%的增益误差。一些客户利用 DAC 来消除或抵消 TARE。如果 AD7192 采用 5 V 基准电压,则增益设置为 128 且器件配置为双极性工作模式时,其模拟输入范围等于±40 mV。相对于称重传感器的满量程信号(10 mV)而言,AD7192 的模拟输入范围较宽,这有利于确保称重传感器的失调电压和增益误差不会使 ADC 前端过载。

当输出数据速率为 4.7 Hz 时,AD7192 的均方根噪声为 11 nV。无噪声采样数等于

$$\frac{10 \text{ mV}}{6.6 \times 11 \text{ nV}} = 137\,740$$

其中系数 6.6 用来将均方根电压转换为峰峰值电压。以克(g)为单位表示的分辨率等于

$$\frac{2 \text{ kg}}{137\,740} = 0.015 \text{ g}$$

无噪声码分辨率等于

$$\log_2(137\,740) = \frac{\log_{10}(137\,740)}{\log_{10}(2)} = 17 \text{ bits}$$

在实际操作中,称重传感器本身会引入一定的噪声。AD7192 的漂移也会导致称重传感器发生一定的时间和温度漂移。为确定完整系统的精度,可以将该电子秤通过 USB 连接器与 PC 相连,然后利用 LabVIEW 软件评估电子秤系统的性能。图 3 显示将 1 kg 重物置于称重传感器上,并收集 500 次转换结果所测得的输出性能。软件计算的系统噪声为 14 nV 和 98 nV (峰峰值),相当于 102 000 无噪声采样数或 16.6 位无噪声码分辨率。

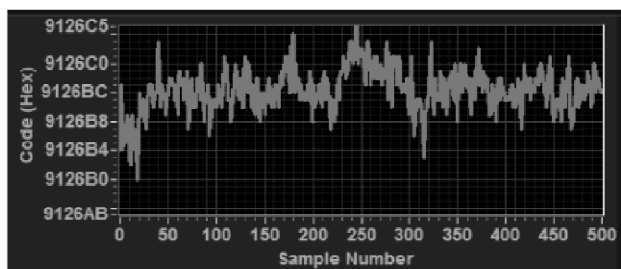


图 3 500 次采样所测得的输出码,体现出噪声的影响

图显示重量方面的性能。相对于 500 个码,输出的变化量为 0.02 g。因此,该电子秤系统的精度达到 0.02 g。

下图所示为连接称重传感器之后,从 AD7192 回读得到的实际转换结果。在实际操作中,电子秤系统会采用数字后置滤波器。在后置滤波器中另外执行均值计算会进一步提高无噪声采样数,但数据速率会降低。

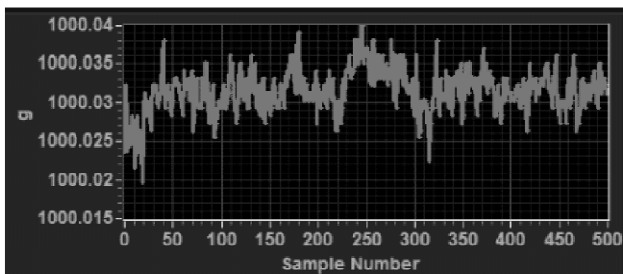


图4 500次采样所测得的输出码,体现出噪声的影响

常见变化

注意:本文的所有噪声规格均相对于PGA增益为128而言。

AD7192是一款高精度ADC,适用于高端电子秤。其他合适的ADC有AD7190和AD7191。AD7190与AD7192引脚兼容,但前者的均方根噪声略低。当输出数据速率均为4.7 Hz时,AD7190的均方根噪声为8.5 nV,AD7192的均方根噪声为11 nV。AD7191是一款引脚可编程器件,具有四种输出数据速率和四种增益设置。由于它具有引脚可编程性能,并且功能较少,因此易于使用。AD7191的均方根噪声与AD7192相同。

AD7799适用于中端电子秤。当输出数据速率为4.17 Hz时,其均方根噪声为27 nV。

AD7798、AD7781和AD7780均适用于低端电子秤。AD7798与AD7799的功能组合相同。在4.17 Hz时,其均方根噪声为40 nV。AD7780和AD7781均有一路差分模拟输入,并且引脚可编程,输出数据速率可以为10 Hz和17.6 Hz,增益可设置为1或128。当输出数据速率为10 Hz时,均方根噪声为44 nV。

与其他高精度电路一样,必须采用适当的布局、接地和去耦技术。欲了解更多信息,请参考教程MT-031——“实现数据转换器的接地并解开AGND和DGND的谜团”,以及教程MT-101——“去耦技术”。

第二部分 模数转换器(ADC)应用电路

扩展电容数字转换器 AD7745/AD7746 的容性输入范围(CN0129)

<http://www.analog.com/zh/verifiedcircuits/CN0129/vc.html>

电路功能与优势

图 1 所示电路提供一种扩展 AD7745/AD7746 容性输入范围的方法。同时,还说明如何充分利用片内 CapDAC,使范围扩展系数最小,从而优化电路,实现最佳性能。AD7745 具有 1 个电容输入通道,AD7746 则有 2 个通道。每个通道均可配置为单端输入或差分输入方式。

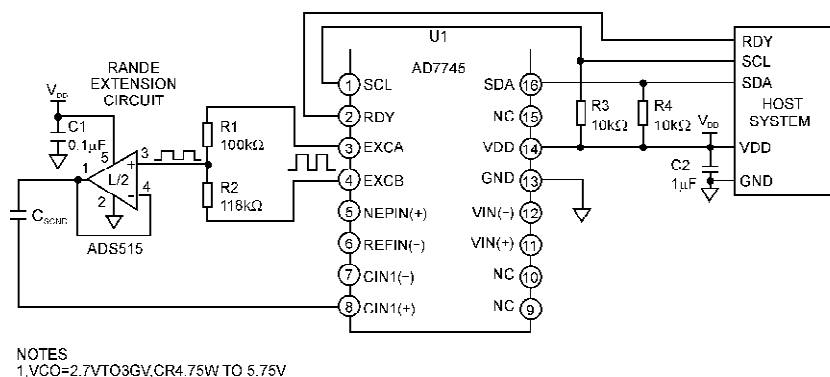


图 1 AD7745 容性输入范围扩展电路(原理示意图,未显示去耦和所有连接)

电路描述

电容数字转换器 AD7745/AD7746 利用开关电容技术构建电荷平衡电路来测量电容。电荷与电压和电容的乘积成正比,即 $Q=V \times C$,而且激励电压 EXC_x 和内部基准电压 V_{REF} 均为固定的已知值,因此转换结果代表输入电容 C_{SENS} 与内部基准电容 C_{REF} 之间的比值。

范围扩展电路必须确保检测电容 C_{SENS} 内的电荷转移始终在 AD7745/AD7746 的输入范围内。为此,激励电压需要减小 F 倍,以便与输入端相连的检测电容能增大 F 倍。

AD7745/AD7746 具有两个独立的激励源 EXCA 和 EXCB。为实现范围扩展,必须将

EXCB 配置为等于 EXCA 的倒数。电阻 R1 和 R2 的连接如图 1 所示,由此获得的范围扩展系数 F 等于 AD7746 激励电压($V_{EXC(A-B)}$,位于 EXCA 与 EXCB 之间)与运算放大器 AD8515 正输入端的衰减激励信号(V_{EXCS})的比值。范围扩展系数 F 的计算公式如下:

$$F = \frac{V_{EXC(A-B)}}{V_{EXCS}} = \frac{R1+R2}{R1-R2}$$

通过利用两个激励源,衰减激励电压 EXCS 的平均值将保持在 $V_{DD}/2$ 左右。

电路中的运算放大器 AD8515 用作低阻抗信号源,确保 AD7745/AD7746 开始采样时,检测电容 C_{SENS} 已充满电。

容性湿度传感器的特性

下面我们以常见容性聚合物湿度传感器元件为例,说明扩展 AD7745/AD7746 的输入范围需要如何计算并考虑哪些问题。这种容性传感器元件的典型技术数据如表 1 所列。

表 1 容性传感器元件的典型技术数据

Humidity Range	0% to 100% Relative Humidity(RH)
Capacitance	150 pF±50 pF(at23 ℃ and30%RH)
Rate of Rise	0.25 pF/%RH

计算所需的范围扩展系数 F

首先要找出哪一个传感器参数是所需范围扩展的主要因素。传感器的大电容可能高达 200 pF,因此所需范围扩展系数为

$$F_{FIX} = \frac{200 \text{ pF}}{17 \text{ pF}} = 11.76$$

传感器的动态范围计算如下:

$$C_{DYN} = (0.25 \text{ pF}/\%RH) \times 100\%RH = 25 \text{ pF}$$

该动态范围所需的范围扩展系数计算如下:

$$F_{DYN} = \frac{25 \text{ pF}}{8.192 \text{ pF}} = 3.05$$

计算表明,决定范围扩展系数的参数是传感器大电容;因此,后续计算将使用 $F=11.76$ 。

选择电阻值 R1 和 R2

选择 R1 值为 100 kΩ。然后计算 R2 的电阻值,并将其向下舍入为标准 E96 系列中的值:

第二部分 模数转换器(ADC)应用电路

$$R2 = \frac{R1 \times (F+1)}{(F-1)}$$

其中, $F=11.76$

$$R2 = \frac{100 \text{ k}\Omega \times (11.76+1)}{(11.76-1)} = 118.587 \text{ k}\Omega$$

$R2=118 \text{ k}\Omega$ (from E96 resistor table)

由于 $R1=100 \text{ k}\Omega$, $R2=118 \text{ k}\Omega$, 所以

$$F = \frac{100 \text{ k}\Omega + 118 \text{ k}\Omega}{100 \text{ k}\Omega - 118 \text{ k}\Omega} = 12.111$$

使用 CapDAC

可以用 AD7745/AD7746 的 CapDAC 来补偿传感器元件的大电容。对于 AD7745/AD7746, CapDAC 的满量程最小值为 17 pF, 典型值为 21 pF。因此, 对于给定 CapDAC 设置, 电容可能会因器件不同而有很大差别。

其原因在于, AD7745/AD7746 片内电容可能会随各批次所采用的生产工艺不同而有所变化。不过, 片内电容之间的比率变化非常小。

AD7745/AD7746 容性输入经过工厂校准。此校准系数存储在电容增益寄存器 (Cap Gain Register) 中。电容增益寄存器中存储的校准系数计算如下:

$$F_{\text{GAIN_CAL}} = \frac{(2^{16} + \text{GAIN_CAL})}{2^{16}}$$

因此, 内部基准电容 C_{REF} 可以定义为 AD7745/AD7746 的容许满量程输入电容与增益校准系数的乘积。

$$C_{\text{REF}} = 4.096 \text{ pF} \times F_{\text{GAIN_CAL}}$$

对于 AD7745/AD7746, 满量程 CapDAC 电容与内部基准电容 C_{REF} 之间的比值为 3.2。因此, CapDAC 满量程电容计算如下:

$$C_{\text{CAPDAC}} = C_{\text{REF}} \times 3.2$$

如果增益校准系数为 1.4, 则得到的 C_{REF} 和 C_{CAPDAC} 值为:

$$C_{\text{REF}} = 4.096 \text{ pF} \times 1.4 = 5.7344 \text{ pF}$$

$$C_{\text{CAPDAC}} = C_{\text{REF}} \times 3.2 = 18.3501 \text{ pF}$$

$$C_{\text{LSBCAPDAC}} = \frac{18.3501 \text{ pF}}{127} = 0.1445 \text{ pF}$$

范围扩展电路确保检测电容 C_{SENS} 内的电荷转移始终在 AD7745/AD7746 的输入范围内。CapDAC 接受 C_{IN} 输入端检测电容的电荷, 导致测得的电容减小, 这可以用来补偿传感器的大电容。CapDAC 电容的一个 LSB 代表对检测电容补偿:

$$C_{\text{DACEFF}} = C_{\text{LSBCAPDAC}} \times F$$

$$C_{DACEFF} = 0.1445 \text{ pF} \times 12.111 = 1.7499 \text{ pF}$$

计算所需的 CapDAC 设置

CapDAC 有一定的动态非线性(DNL)误差。建议通过 CapDAC 设置,让应用的目标校准点位于容性输入范围的零电平。然后,利用现有系统失调校准功能,就可轻松消除其余失调。

对于本文的湿度传感器元件示例,所需 CapDAC 设置计算如下:

$$\text{DAC}_{\text{SET}} = \frac{C_{\text{SENSOR}}}{C_{\text{DACEFF}}}$$

$$\text{DAC}_{\text{SET}} = \frac{150 \text{ pF}}{1.7499 \text{ pF}} = 85.72 \rightarrow 86(0 \times 56)$$

系统失调校准将补偿其余的较小失调。

利用范围扩展电路进行测量

使用带有范围扩展电路的 AD7746 演示板进行测量。测量过程中使用可变电容。该板与 AD7746 标准评估板相连;用标准评估板软件配置器件,并读取转换结果。此类电路必须构建在具有较大面积接地层的多层电路板上。为实现最佳性能,必须采用适当的布局、接地和去耦技术(请参考教程 MT-031——“实现数据转换器的接地并解开 AGND 和 DGND 的谜团”以及教程 MT-101——“去耦技术”)。

利用精密 LCR 测量计将可变电容设置为确定的值。然后,将此电容与范围扩展板相连,其中 CapDAC 设置为此确定大电容 C_{BULK} 的计算值。执行系统失调校准,使零点位于 C_{BULK} 。

每进行一次测量,均应利用 LCR 测量计将该电容设置为所需值,然后将其与范围扩展板相连,以测量 AD7746 所面对的电容。最后,利用依据所测电阻值得到的系数,计算扩展电容值。可用下列大电容值: $C_{\text{BULK}} = 100 \text{ pF}$ 、 150 pF 和 200 pF 。

范围扩展电路的计算

由上述计算可知,所需电阻值为 $100 \text{ k}\Omega$ 和 $118 \text{ k}\Omega$ 。测量所用电阻,其值如下: $R1 = 100.004 \text{ k}\Omega$, $R2 = 118.060 \text{ k}\Omega$ 。

计算由此获得的范围扩展系数 F:

$$F = \frac{100.004 \text{ k}\Omega + 118.060 \text{ k}\Omega}{100.004 \text{ k}\Omega - 118.060 \text{ k}\Omega}$$

$$F = 12.07709$$

计算动态容性输入范围:

$$C_{\text{DYN}} = 12.07709 \times (\pm 4.096 \text{ pF}) = \pm 49.4678 \text{ pF}$$

第二部分 模数转换器(ADC)应用电路

因此,测量范围为 ± 45 pF,以 15 pF 为步进。

计算增益校准系数值读数: $0x5FBD=24509$

$$F_{\text{GAIN_CAL}} = \frac{2^{16} + 24509}{2^{16}} = 1.373978$$

因此,CapDAC 值和设置分别为:

$$C_{\text{CAPDAC}} = 4.096 \text{ pF} \times 1.373978 \times 3.2 = 18.009 \text{ pF}$$

$$C_{\text{LSBCAPDAC}} = \frac{18.009 \text{ pF}}{127} = 0.141803 \text{ pF}$$

$$C_{\text{DACEFF}} = 0.1418 \text{ pF} \times 12.07709 = 1.71257 \text{ pF}$$

$$\text{DAC}_{\text{SET100}} = \frac{100 \text{ pF}}{1.71257 \text{ pF}} = 58.39 \rightarrow 58(0x3A)$$

$$\text{DAC}_{\text{SET150}} = \frac{150 \text{ pF}}{1.71257 \text{ pF}} = 87.59 \rightarrow 88(0x58)$$

$$\text{DAC}_{\text{SET200}} = \frac{200 \text{ pF}}{1.71257 \text{ pF}} = 116.78 \rightarrow 117(0x75)$$

测量误差

图 2 所示的测量结果表明,范围扩展电路导致的误差并不取决于所测的大电容值,而是取决于范围扩展电路本身。所有 3 次测量均显示类似的特点,而且呈线性;因此,可以很容易地通过软件补偿范围扩展电路所引起的误差。

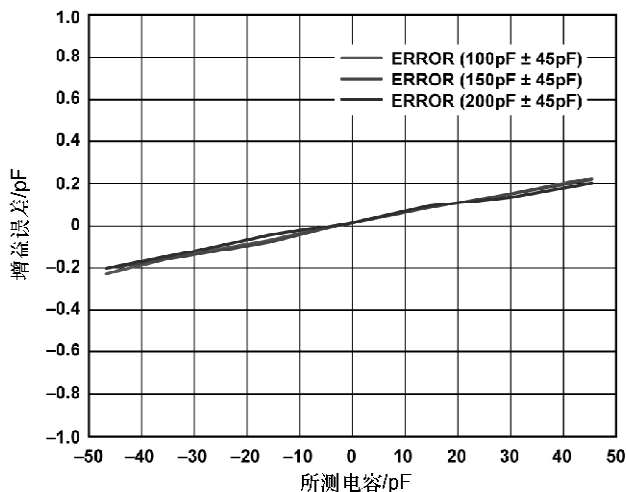


图 2 增益误差与所测电容的关系

利用精密模拟微控制器 AD μ C7024 和数字加速度计 ADXL345 检测低 g 加速度(CN0133)

<http://www.analog.com/zh/verifiedcircuits/CN0133/vc.html>

电路功能与优势

ADXL345 是一款小巧纤薄的低功耗三轴加速度计,可以对高达 $\pm 16\text{ g}$ 的加速度进行高分辨率(13 位)测量。数字输出数据为 16 位二进制补码格式,可通过 SPI(3 线或 4 线)或者 I²C 数字接口访问。

ADXL345 非常适合移动设备应用。它可以在倾斜检测应用中测量静态重力加速度,还可以测量运动或冲击导致的动态加速度。它具有高分辨率(4 mg/LSB),能够测量约 0.25° 的倾角变化。使用 ADXL345 等数字输出加速度计时,无需进行模数转换,从而可以节省系统成本和电路板面积。此外,ADXL345 内置多种功能。活动/非活动检测、单击/双击检测以及自由落体检测均在内部完成,无需主机处理器执行任何计算。内置 32 级 FIFO 存储缓冲器可以减轻主机处理器的负担,起到简化算法和省电的作用。利用内置的活动/非活动检测功能,将 ADXL345 用作“运动开关”(无活动时关闭整个系统,检测到活动时才开启),系统可以实现进一步省电。

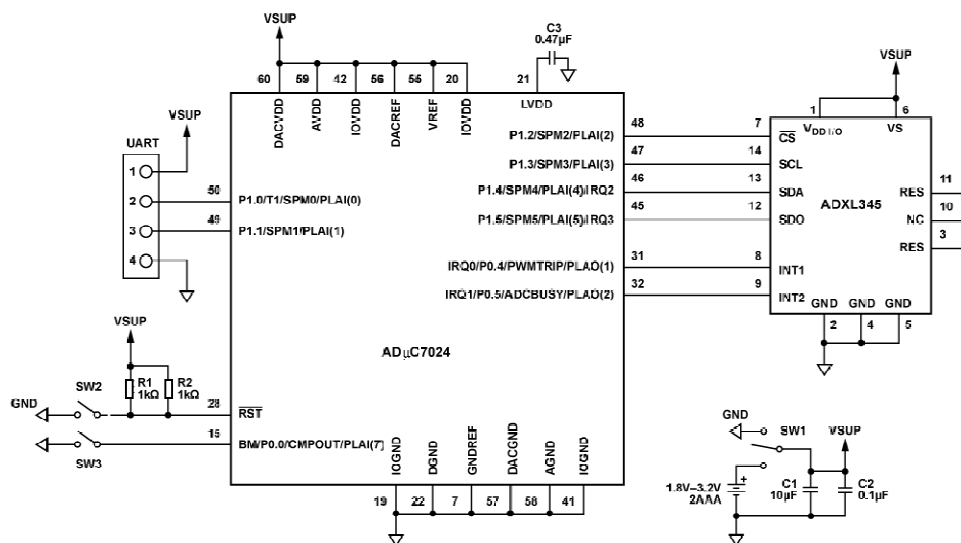
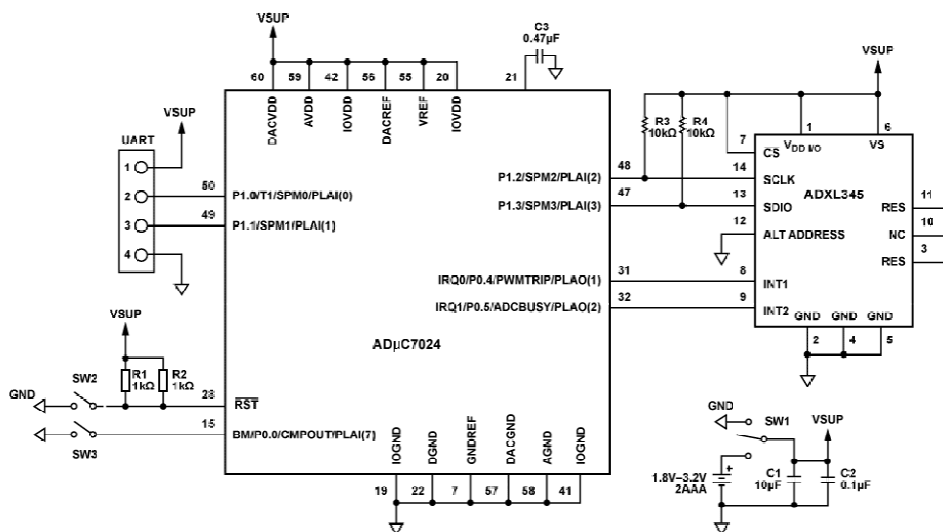
ADXL345 通过 I²C 或 SPI 接口进行通信。本文所述电路演示如何通过这些协议实现通信。

电路描述

本电路将精密模拟微控制器 AD μ C7024 和数字加速度计 ADXL345 配合使用。两款器件均支持 I²C 和 SPI 接口。图 1 显示 ADXL345 和 AD μ C7024 的 SPI 配置,图 2 显示这些器件的 I²C 配置。 $\overline{\text{CS}}$ 引脚(ADXL345 的引脚 7)用来选择所需的接口。如果 $\overline{\text{CS}}$ 引脚连接高电平($V_{\text{DDI/O}}$),则 I²C 模式使能。在 SPI 模式下,每次传输开始和结束时, $\overline{\text{CS}}$ 电平均会切换。如果 $\overline{\text{CS}}$ 被拉高,则表示没有 SPI 传输发生,或者 I²C 传输可能发生。

所示原理图均为示意图,但显示了必需的连接(电源、接地等)。在这些原理图中,AD μ C7024 通过 UART 进行编程(连接到引脚 49 和引脚 50)。SW2 和 SW3 分别是复位和下载按钮,用于微控制器编程。SW1 是电源开关。

第二部分 模数转换器(ADC)应用电路

图1 ADXL345 和 AD μ C7024 的 4 线 SPI 配置(原理示意图,未显示去耦和所有连接)图2 ADXL345 和 AD μ C7024 的 I²C 配置(原理示意图,未显示去耦和所有连接)

欲了解有关 AD μ C7024 编程的信息,请参考 AD μ C7024 数据手册。关于 I²C 配置的示例代码,请访问:http://www.analog.com/static/imported-files/circuit_notes/CN0133_Source_Code.zip。

常见变化

图 1 显示了 ADXL345 的 4 线式 SPI 配置，但它也能通过 3 线式 SPI 进行通信。图 3 显示了这种配置。

上述电路采用 AD μ C7024 微控制器。同样的配置可以适用于任何支持 SPI 或 I²C 的微控制器，如图 4 所示，其中采用标准 I²C 和 SPI 连接。表 1 列出了两种协议的引脚功能。

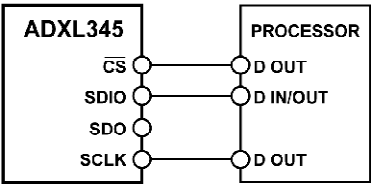


图 3 3 线式 SPI 连接图

表 1 SPI 和 I²C 通信模式下 ADXL345 的引脚功能

ADXL345 引脚编号	引脚名称	功 能	
		I ² C	SPI
7	CS	(连接到 VDD 以支持 I ² C)	片选
12	SDO/ALT ADDRESS	备选地址选择	串行数据输出
13	SDA/SDI/SDIO	串行数据	串行数据输入(4 线式 SPI)/ 串行数据输入和输出(2 线式 SPI)
14	SCL/SCLK	串行通信时钟	串行通信时钟

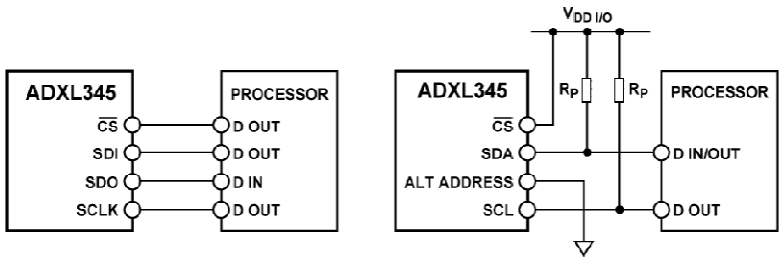


图 4 SPI(左)和 I²C(右)连接图

第二部分 模数转换器(ADC)应用电路

利用开关稳压器 PMU ADP5020 为 8 通道超声 ADC /LNA/VGA/AAF AD9272 供电,以提高效率 (CN0135)

<http://www.analog.com/zh/verifiedcircuits/CN0135/vc.html>

电路功能与优势

图 1 所示电路利用电源管理单元 ADP5020 提供八通道 LNA/VGA/AAF/ADC 和交叉点开关 AD9272 所需的各供电轨。

ADP5020 是一款低噪声电源管理单元(PMU),可提供三路输出:两个同步降压通道(分别为 600 mA 和 250 mA)和一个低压差线性稳压器(LDO)通道(150 mA)。该电路的输入电压采用+5.5 V。

AD9272 针对超声应用进行了优化,具有一条时间增益压缩路径,它采用八通道低噪声放大器(LNA)、衰减范围为 42 dB 的可变增益放大器(VGA)、8 MHz 至 18 MHz 抗混叠滤波器以及 12 位 10 MSPS 至 80 MSPS ADC。CW 多普勒路径含有一个 8 通道、完全差分交叉点开关,用于电流输出求和。对于低功耗至关重要的便携式超声应用,若需使用多个 AD927x 器件,这就是一种理想的解决方案。

电路描述

图 1 显示该 ADP5020 电源解决方案,它为 8 通道 LNA/VGA/AAF/ADC 和交叉点开关 AD9272 提供所需的全部输入供电轨。ADP5020 的输入为+5.5 V 低纹波直流总线电源。ADP5020 输出经过配置,与 AD9272 所需的各电源相连,包括 AVDD2(+3.0 V/363 mA)电源、AVDD1(+1.8 V/209 mA)电源和 DRVDD(+1.8 V/50 mA)电源。ADP5020 的开关频率为 3 MHz,允许使用较小、成本较低的电感。与利用 3 个独立的低压差(LDO)稳压器及其支持器件的方案相比,本电路所用器件的数量更少。

每个电源输出端均用一个简单的滤波器,它由一个表贴芯片铁氧体磁珠(FB)和并联的 10 μ F 电容与 0.1 μ F 电容组成。滤波器之后,这些电压分配至 PCB 的电源层,其中各 IC 均额外进行局部去耦。采用 5 MHz 模拟输入频率和 40 MSPS 采样时钟时,所产生的测试结果如图 2 所示。图中所示为最大增益设置(零衰减或+1.6 V)情况下 GAIN+引脚上的 FFT 输出频谱。

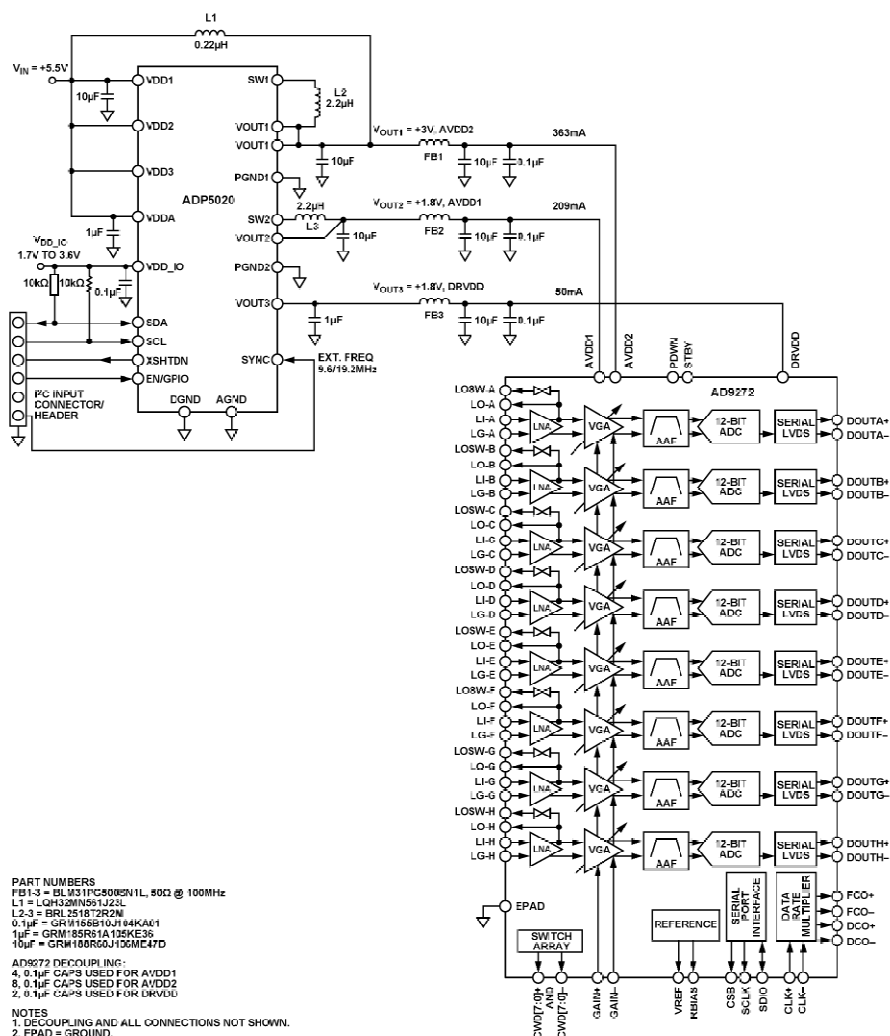


图1 ADP5020 与 AD9272 相连(原理示意图,未显示去耦和所有连接)

表1显示采用线性稳压器(ADP3339系列的1.8V和3.0V版本)和ADP5020两种情况下,AD9272上测得的数据。主要是针对两种VGA增益设置(0dB和-42dB)的满量程信噪比(SNRFS)和无杂散动态范围(SFDR)。

表1所列的另一项测试为动态范围测试。这种测试中,不施加任何信号,而是将输入端接,以便利用FFT测量本底噪声。

第二部分 模数转换器(ADC)应用电路

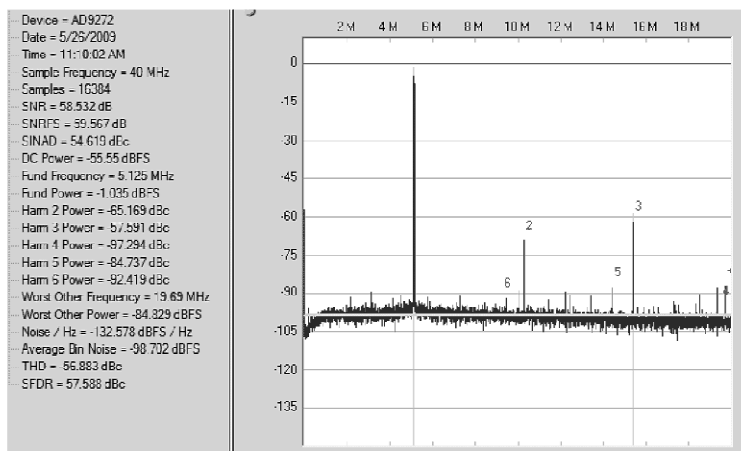


图2 5 MHz AIN、最高增益(0 dB 衰减)、采样速率=40 MSPS、采用 ADP5020 电源的输出频谱

表1 采用 ADP3339 系列 LDO 与采用 ADP5020 PMU 时的 AD9272 性能对比^①

施加信号条件	VGA 衰减器/dB	ADP3339 LDOs	ADP3339 LDO	ADP5020 PMU	
		SNRFS/dBFS	SFDR/dBc	SNRFS/dBFS	SFDR/dBc
FFT 性能测试: 施加 5 MHz 满量程信号	-42	62.9	52.0	62.9	51.3
FFT 性能测试: 施加 5 MHz 满量程信号	0	54.2	53.8	54.3	50.7
动态范围测试: 未施加满量程信号	-42	62.9	0.6	62.9	1.1
动态范围测试: 未施加满量程信号	0	53.2	0.2	53.3	0.3

总之,采用 ADP5020 开关稳压器设计时,SNR、SFDR 或动态范围性能没有任何下降。FFT 本底噪声响应几乎完全一致,并且没有任何与开关频率相关的可测量频率成分。

表2中的功效比计算将 LDO 稳压器设计与开关稳压器设计的整体功效比进行了比较。为了合理比较利用各稳压器方案的输入至输出计算得到的功率损失,本实验所用的两种评估板均采用相同的线内或总线电压。开关稳压器(ADP5020)设计的整体功率提高了 25%。对于单个 AD9272,这大约节省 800 mW 功耗。如果系统中使用多个器件,节省的功耗将相当可观。

^① 其他测试条件:LNA 增益=21 dB,PGA 增益=30 dB,采样频率=40 MSPS。

表 2 线性与开关稳压器功率对比

	ADP3339 LDO(总线电压=4.35 V)	ADP5020 PMU(总线电压=4.44 V)
输入电压/电流	3.0 V AVDD2; 4.35 V @ 0.363 A=1.58 W 1.8 V AVDD1; 4.35 V @ 0.209 A=0.909 W 1.8 V DRVDD; 4.35 V @ 0.05 A=0.218 W 总功耗=2.706 W	4.44 V @ 0.425 A=1.89 W 总功耗=1.89 W
输出电压/电流	3.0 V AVDD2; 2.895 V @ 0.363 A=1.08 W 1.8 V AVDD1; 1.788 V @ 0.209 A=0.374 W 1.8 V DRVDD; 1.798 V @ 0.05 A=0.09 W 总功耗=1.547 W	3.0 V AVDD2; 2.985 V @ 0.363 A=1.08 W 1.8 V AVDD1; 1.788 V @ 0.209 A=0.374 W 1.8 V DRVDD; 1.798 V @ 0.05 A=0.09 W 总功耗=1.547 W
整体功率	57%	82%

适当的布局和电路分割是确保设计成功的关键。PCB 堆叠(电源层和接地层)应紧密耦合,以改善旁路。开关稳压器电感应安装在 PCB 背面,以利于消除耦合至敏感器件的磁通量。充分的电源滤波至关重要。应使用两级输出滤波器,以降低纹波并衰减噪声。还应仔细了解电流流向,以及器件或相邻电路布局。电路之间应有良好的隔离。

ADC 负载电流基本上保持稳定,并与采样时钟频率成比例。因此,开关稳压器的瞬态响应不像在阶梯式负载应用设计中那样重要,例如驱动 FPGA 等。

该电路开关稳压器部分的布局尤其重要;应以 ADP5020 评估板为指南。

欲了解设计和测试结果的更多信息,请参考 Rob Reeder 和 Michael Cobb 主持的网络研讨会高速模数转换器应用中的开关稳压器设计,以及 Michael Cobb 撰写的技术文章“利用开关电源为高速模数转换器供电”。

常见变化

如果需要工厂设定的熔丝默认值($V_{OUT1}=3.3\text{ V}$ 、 $V_{OUT2}=1.2\text{ V}$ 、 $V_{OUT3}=1.8\text{ V}$)之外的电压,则必须通过 I²C 接口对 ADP5020 PMU 进行编程。ADP5022 是一款双通道、3 MHz、600 mA/300 mA 降压稳压器,内置一个 150 mA LDO。该器件的所有 3 个通道均有工厂可编程默认输出电压。2 个降压通道的输出电压可以在 1.1 V~3.3 V 范围内编程,LDO 通道的输出电压则可以在 1.2 V~3.3 V 范围内编程。

一般而言,配合 ADC 和 AFE 使用开关稳压器时,还可以考虑其他几种变化。AD9271、AD9273、AD9276 和 AD9277 均可代替 AD9272 使用。采用双输出开关稳压器 ADP2114 和 16 位、双通道、125 MSPS 模数转换器 AD9268 的相似电路,也在实验室中得到验证。若为 ADC 和高性能模拟前端(AFE)供电,低压差(LDO)稳压器与开关电路解决方案都可行。LDO 电路的能效比较低。开关解决方案可提高功率、降低功耗,ADC 性能则不会下降。使用多个器件时,可实现更高功率。

第二部分 模数转换器(ADC)应用电路

利用同步降压 DC-DC 稳压器 ADP2114 为双通道、16 位、125 MSPS 模数转换器 AD9268 供电,以提高效率(CN0137)

<http://www.analog.com/zh/verifiedcircuits/CN0137/vc.html>

电路功能与优势

图 1 所示电路利用双通道同步降压 DC-DC 稳压器 ADP2114,可提供双通道、16 位、125 MSPS、1.8 V ADC AD9268 所需的各供电轨。ADP2114 为 AD9268 供电的效率达到 85%,比传统线性稳压器解决方案高出 35%。

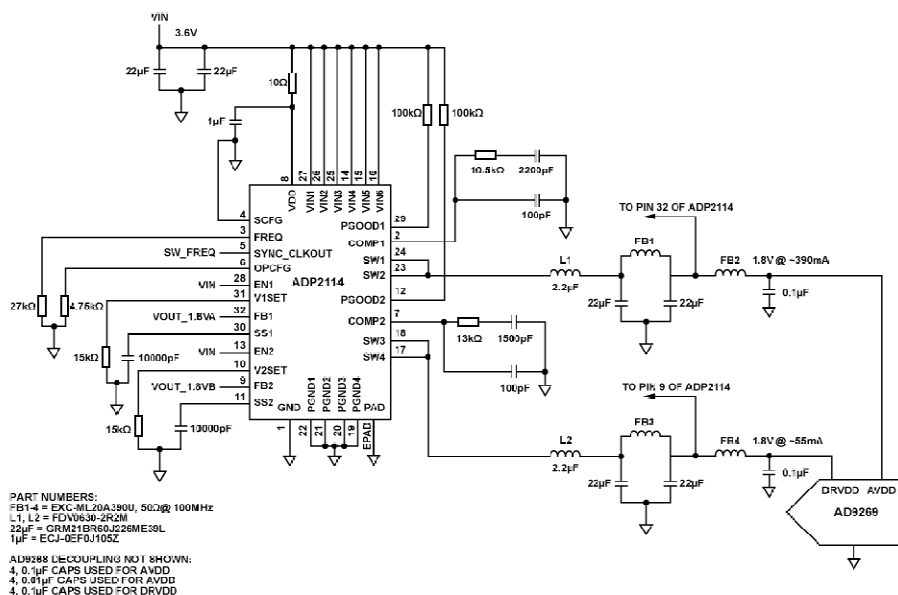


图1 ADP2114 与 AD9268 相连(原理示意图,未显示去耦和所有连接)

这种高效率可以降低系统级功耗,而 AD9268 的性能则不会下降。ADP2114 是一款低噪声 DC-DC 稳压器,提供两个同步降压通道(2 A/2 A 或 3 A/1 A 组合),效率最高可达 95%。该器件具有 300 kHz、600 kHz 或 1.2 MHz 的可选开关频率,也可以与 200 kHz 至 2 MHz 范

围内的外部频率同步。

AD9268 是一款低功耗 ADC, 针对通信应用进行了优化, 能够对最高 300 MHz 的模拟输入频率进行数字化处理。这款 ADC 的信噪比(SNR)超过 78 dB, 非常适合高动态范围和低功耗至关重要的通信应用。AD9268 内置片内时钟分频器(1:8), 可以改善输入时钟信号的抖动性能, 从而改善较高模拟输入频率时的噪声性能。可以使能 AD9268 的片内扰动功能, 以改善积分非线性(INL)和无杂散动态范围(SFDR)性能。

电路描述

图 1 显示该 ADP2114 电源解决方案, 它为 AD9268 ADC 提供所需的全部输入供电轨。ADP2114 的输入为 +3.6 V 低纹波直流总线电源。ADP2114 的两路输出与 AD9268 所需的两个电源相连, 包括 AVDD 供电轨(+1.8 V/390 mA)和 DRVDD 供电轨(+1.8 V/55 mA)。ADP2114 的开关频率通过与 FREQ 引脚相连的 27 k Ω 电阻设置为 1.2 MHz。高开关频率允许使用较小的外部器件, 从而降低该电源解决方案的整体电路板空间需求。与 OPCFG 引脚相连的电阻设置为 4.75 k Ω 时, 可将 ADP2114 设置为双 2 A 强制 PWM 输出模式。

各输出均采用一个 2 级 LC 滤波器, 第 1 级利用一个电感(L1/L2), 第 2 级则利用一个铁氧体磁珠(FB1/FB3), 反馈环路围住两级闭合。为保持稳定性, 环路交越频率必须较低。稳压器之后还有一个铁氧体磁珠(FB2/FB4), 以便进一步滤波。经过此铁氧体磁珠之后, 这些电压分配至 PCB 的电源层, 其中 AD9268 采用局部去耦。

图 2 显示 70 MHz 模拟输入频率和 125 MSPS 采样时钟时 AD9268 的 FFT。如图 2 所示, 与线性稳压器电源解决方案相比, FFT 本底噪声性能没有下降, 而且没有任何与开关频率相关的可测量频率成分或杂散。

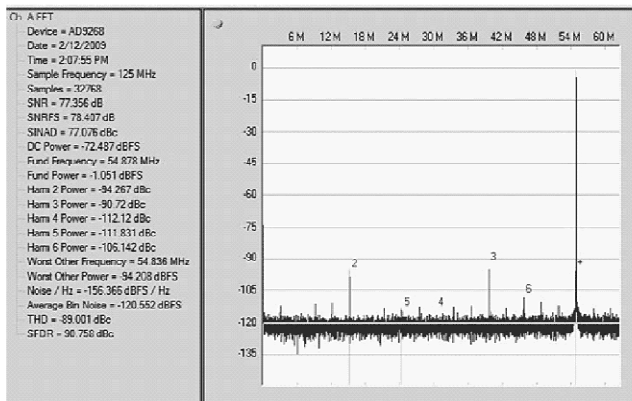


图 2 输出频谱(70 MHz AIN, -1 dBFS, 采样速率=125 MSPS, 采用 ADP2114 电源)

第二部分 模数转换器(ADC)应用电路

表 1 显示采用 ADP1706 系列线性稳压器和采用 DC-DC 稳压器 ADP2114 两种情况下, AD9268(125 MSPS)上测得的交流性能数据。主要是 10.3 MHz~200.3 MHz 的各种模拟输入频率范围内的满量程信噪比(SNRFS)和无杂散动态范围(SFDR)。结果表明,采用 ADP2114 开关稳压器设计与采用传统 LDO 解决方案相比,SNR、SFDR 或动态范围性能没有任何下降。

表 1 采用 ADP2106 系列 LDO 与采用 ADP2114 DC-DC 稳压器时的 AD9268 性能对比

模拟输入频率/MHz	线性电源		DC-DC 电源	
	SNR/dBFS	SFDR/dBc	SNR/dBFS	SFDR/dBc
10.3	79.2	92.2	79.2	92.3
70.0	78.5	91.0	78.4	90.8
100.3	77.8	85.8	77.7	85.6
140.3	76.9	85.0	76.9	84.8
170.3	76.2	84.3	75.9	84.6
200.3	75.0	76.9	75.0	77.0

表 2 中的效率结果将 LDO 稳压器设计与基于 ADP2114 的开关稳压器设计的整体效率进行了比较。为了合理比较利用各稳压器方案的输入至输出计算得到的功率损失,本实验所用的两种评估板均采用相同的 3.6 V 线内或总线电压。开关稳压器(ADP2114)设计的整体效率提高了 35%。对于单个 AD9268,这大约节省 600 mW 功耗。如果系统中使用多个器件,节省的功耗将相当可观。

表 2 线性与开关稳压器效率对比

	线性稳压器	ADP2114 开关稳压器
输入电压/电流	3.6 V/0.433 mA(1.5588 W)	3.6 V/0.255 mA(0.918 W)
输出电压/电流	1.8 V/0.433 mA(0.7794 W)	1.8 V/0.433 mA(0.7794 W)
整体效率	50%	80%

采用 ADP2114 等 DC-DC 稳压器时,适当的布局和电路分割是确保设计成功的关键。PCB 堆叠(电源层和接地层)应紧密耦合,以改善旁路。开关稳压器电感应远离 ADC 及 ADC 时钟和信号路径中的敏感器件而安装,或者安装在 PCB 背面,以利于消除耦合至敏感器件的磁通量。还应仔细了解电流流向,以及器件或相邻电路布局。电路之间应有良好的隔离。

欲了解设计和测试结果的更多信息,请参考 Rob Reeder 和 Michael Cobb 主持的网络研讨会高速模数转换器应用中的开关稳压器设计,以及 Michael Cobb 撰写的技术文章“利用开关电源为高速模数转换器供电”。

常见变化

AD9258、AD9251、AD9269、AD9231 和 AD9204 与 AD9268 尺寸兼容,在要求较低分辨率或采样速率的应用中可以代替 AD9268。ADP2114 的电流能力可以驱动一个以上的 AD9268。如果只需要为一个器件供电,则可以考虑 ADP2108。在这种情况下,只要 AVDD 与 DRVDD 供电轨之间提供适当的隔离滤波,就可以利用单个稳压器给这两个电源域供电。

若为 ADC 供电,低压差(LDO)稳压器与开关电路解决方案都可行。

LDO 电路的效率较低。开关解决方案可提高效率、降低功耗,ADC 性能则不会下降。使用多个器件时,可实现更高效率,并节省更多功耗。